



表面物理讲座第五讲 半导体表面

谢希德 (复旦大学)

在半导体器件发展的初期,人们就已经知道半导体器件的稳定性在很大程度上依赖于半导体表面的状况。由于在工艺过程中难以严格控制表面的条件,为了保证器件的稳定性,只得对表面尽量采取有效的钝化措施。近十余年来由于超高真空技术的发展,不仅可以制备清洁的表面,而且可以在超高真空中进行实验测量。如果将光子、电子和其它各种离子注入半导体表面,然后对经过相互作用之后所产生的粒子进行能谱分析,可以得到重复性极好的结果。因此,人们对半导体性质研究的兴趣已逐渐由体内转向表面,例如在半导体表面的结构和电子态;吸附了气体以后的表面电子态以及吸附气体原子、分子或离子的吸附位置;金属-半导体界面、半导体-半导体界面以及半导体-绝缘体界面的电子态等方面已经开展了工作。人们对原子尺度范围内的微观过程与宏观物理性质的关系特别关注,因为它们密切关系到技术的发展。本文将着重介绍在IV族半导体及III-V族化合物半导体方面所取得的研究结果。

一、表面结构及其对表面电子态的影响

体周期性在表面处的中断意味着在完整晶体中缺陷的出现。对大多数的共价半导体来说,由于表面的存在,将会出现一些悬挂键,表面原子附近的电荷分布将有变化,受力的情况也将与体内原子很不相同。在很多情况中表面原子常会有相对于表面的位移,以便使整个系统的能量降低,这种位移被称为弛豫。表面的弛

豫往往不限于第一层原子,还会波及到下面的几层原子。显然,这种弛豫的结果可能使表面原子的排列有异于体内的平移对称性。如果体内原胞的基矢是 \mathbf{a}_1 和 \mathbf{a}_2 ,则低能电子衍射(简称LEED)的实验结果指出表面原胞的基矢是 $n\mathbf{a}_1$ 和 $m\mathbf{a}_2$,常把这种现象称为 $(n \times m)$ 再构。目前,关于半导体表面的再构及导致再构的原因是表面科学工作者十分感兴趣的课题^[1]。

1. Si(111)面的再构

(111)面是金刚石结构半导体的天然解理面。理想的(111)面上每个原子都有一个悬挂键,如图1(a)所示。实验指出,根据所制备样品表面的情况,Si(111)面可以有三种不同的再构相:在25°C时真空解理的Si(111)面具有 (2×1) 结构,这种结构是亚稳的,它在350°C退火后则变成 (7×7) 的热力学稳定相。如果大约在800°C时对表面进行淬火,则可得到高

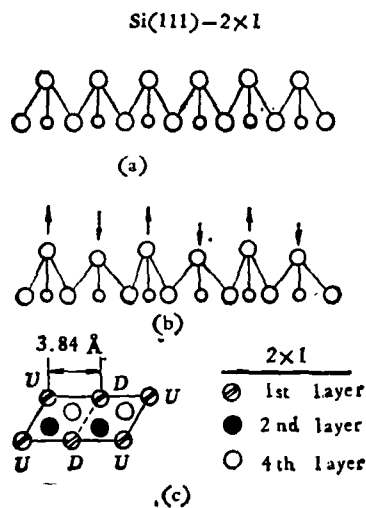


图1 (2×1) 再构示意图

温的 (1×1) 相。 (7×7) 结构常被称为超晶格，这是目前在清洁表面上最大的超晶格。

如果是理想的 (1×1) 面，则由于悬挂键的存在而引起的表面态是半满的。 (2×1) 再构把这个半满的悬挂键分成具有一个小能隙的满态和空态。 满态与价带相交迭。 可由内光反射^[2]、电子能量损失谱^[3]以及表面光伏等实验来测量能隙^[4]，其值约为 0.20eV 。 这些实验为建立适当的再构模型提供了线索。 Harrison^[5] 等用 Jahn Teller 畸变来解释 (2×1) 再构的形成。 由于每个悬挂键上有一个不配对的电子，但与此相应的能态可以容纳两个电子，因此有可能接受来自邻近的电子，而使另一些悬挂键上没有电子。 这种简并情况的出现可导致晶格弛豫，由于弛豫又导致简并度取消和使系统的能量降低。 一般认为向上弛豫的原子得到电子，而向下弛豫的则因失去电子而带正电，这就是目前被大多数工作者所赞同的关于 (2×1) 再构的起因[见图 1(b) 及图 1(c)]。

关于 Si(111) (7×7) 再构的形成曾提出过许多模型。 Lander 等^[6] 最早建议空位模型，如图 2 所示。 根据这个模型，在表面上有 13 个空位，形成 (7×7) 再构。 Harrison^[7] 则认为这是由于有外来的原子吸附在位于这 13 个位置的原子上而引起 (7×7) 再构。 上述模型都存在着一一定的缺点，例如在温度高达 $865\text{--}895^\circ\text{C}$ 时发现 (7×7) 结构会变成 (1×1) 结构。 在一般情况下，由于高温会引起更多的空位，因此很难用空位来说明 (7×7) 再构的形成。 更重要

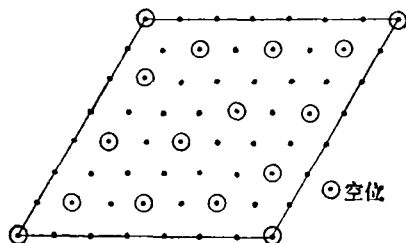


图 2 (7×7) 再构的 Lander 空位模型

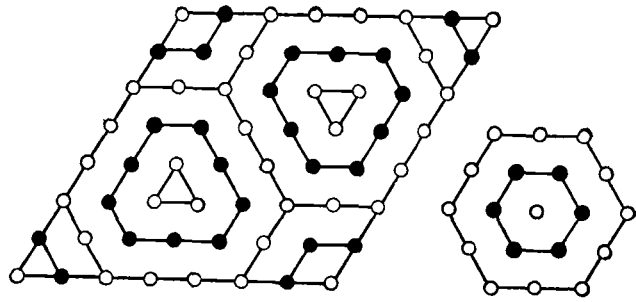


图 3 (7×7) 再构的 Chadi 模型

的是，利用空位或外加原子模型都不能说明电子衍射斑点强度与电子能量的关系以及不同斑点的相对强度。 Chadi^[8] 认为 (7×7) 再构的形成与 (2×1) 类似，也是由于表面硅的向上与向下的弛豫，而形成如图 3 所示的环状结构。 这种结构可以解释 LEED 斑点强度分布的三度转动对称性。 图 3 中的空心圆圈代表向上移动的硅原子，实心圆圈则代表向下的原子。 在原胞四个角上的原子向上弛豫的距离比其他原子要少 0.05 \AA 。 根据这个模型算出的 (7×7) 表面的弹性能略低于 (2×1) 表面，虽然二者的库仑能量是相近的。 早期实验认为 (7×7) 面具有金属性导电，悬挂键态不具有能隙，但最近 Henzler 等人认为在 (7×7) 表面上也具有数量级在 0.22eV 左右的能隙^[9]。 由于对 (7×7) 表面的理论处理比较困难，因此究竟是那种模型合适，以及相应的表面电态如何，关于这些问题目前还存在着一些争议。

既然表面再构与表面原子的悬挂键有关，那么当表面有外来原子吸附，从而使悬挂键饱和时，必然会使再构发生变化。 Pandey^[10] 研究了三种 Si(111) 再构相在有 H 吸附后的变化。 实验表明，当 H 的覆盖度趋于饱和时，解理面与淬火后的表面都有 (1×1) 结构，但对淬火的面用 H 饱和时，则有新的紫外光电子峰，对于退火的 Si(111) (7×7) 面，用 H 饱和时，则变成 (7×1) 再构。 Pandey 认为，对解理与退火的 (111) 面，H 吸附在悬挂键上， (1×1) 和 (7×7) 结构的区别反映了二者在长程序上的差别。

至于淬火的 Si(111) (1×1) 面上所吸附的却不是 H, 而是 SiH_3 . Si-Si 键的形成给出异于 Si-H 的紫外光电子峰. 至于吸附的 SiH_3 的相对于衬底的取向问题, 还有待于进一步的研究.

Hansson^[11] 等人最近研究了覆盖度 θ 小于 0.1ML (单原子层) 的镍, $\theta < 0.5\text{ML}$ 的铝以及 $\theta < 1$ 的银在 Si(111) 面上的再构以及测量相应的光电子谱. 他们认为, 当把金属蒸发到室温的 Si(111) (7×7) 面上并经过退火以后, 可形成有序的金属覆盖层, 而在光电子能谱中又呈现 (2×1) 结构所特有的悬挂键峰. 实验指出, 当镍的覆盖度 $\theta < 0.1\text{ML}$ 时, 在 800°C 退火后 LEED 图样呈 ($\sqrt{19} \times \sqrt{19}$) 再构, 如图 4 所示. 他们用类似于图 3 的模型来说明这种再构: 围绕着每一个镍原子有三个向上运动的硅原子, 外面有九个向下的硅原子, 再外面一层则有 15 个向上运动的硅原子. 因此向上和向下原子之比为 10:9. 在 ($\sqrt{19} \times \sqrt{19}$) 的模型中, 镍原子位于第一层硅原子和第二层硅原子之间的空位. 由此得到的 Ni-Si 距离和镍化物中的 Ni-Si 间距相近. 对于 $\theta < 0.5\text{ML}$ 的铝, 可得到 ($\sqrt{7} \times \sqrt{7}$) 结构; 对于银, 则得到 ($\sqrt{3} \times \sqrt{3}$) 结构.

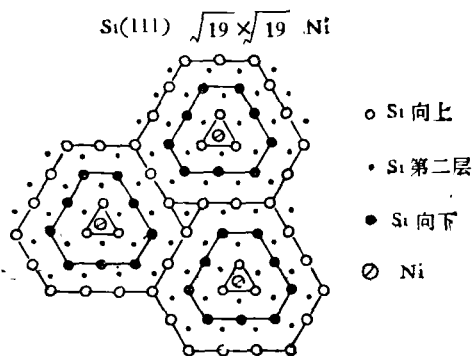


图 4 Ni/Si(111) ($\sqrt{19} \times \sqrt{19}$) 的模型

2. Si(100) 再构^[12]

理想的 Si(100) 面上每个原子有两个悬挂键. 由 LEED 图形中的较强的斑点可给出 (2×2) 结构. 此外还有一些较弱的斑点, 意味着 (4×2) 再构的存在. 为了解释上述实验结果,

曾设想诸如图 5 所示的几种再构模型. Chadi 认为, 采用不对称的配对模型可以比较好地说明实验结果.

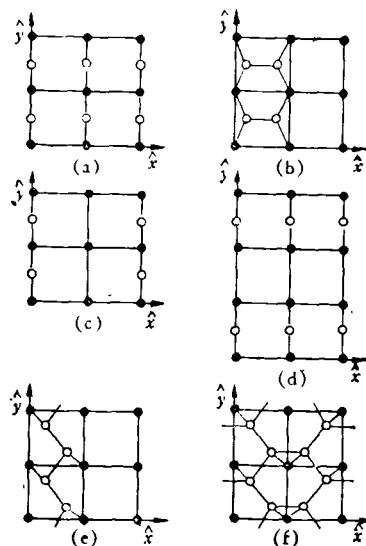


图 5 几种 Si(100) 的再构模型

(a) 理想无弛豫; (b) 对称地配对;
(c) 和 (d) 空位; (e) 共轭键; (f) 对共轭键

虽然锗和硅具有相同的晶格结构, 对于锗的 (111) 面, 它在解理后具有 (2×1) 再构, 但在 300°C 退火之后会变成 (2×8) 再构, 这可能是因为 Ge(111) 面和 Si(111) 面上悬挂键上电荷的分布情况不同造成的.

3. GaAs (110) 面

(110) 面是闪锌矿结构半导体的天然解理面, 在这个面上有数目相同的镓原子和砷原子. LEED 实验结果表明 GaAs (110) 面具有 (1×1) 结构. 虽然没有再构, 但是如果说明 LEED 斑点强度和电子能量的关系, 必须考虑表面砷原子和镓原子的弛豫. 目前看法比较一致的模型是, 砷原子离开表面向体外移动. 镓原子却向体内弛豫, 在垂直于表面方向的相对位移约有 0.65 \AA . 图 6 给出理想 (110) 面与弛豫后的 (110) 面的比较图. 新的镓砷键与原来的 (110) 面成 ω 角^[13]. 由于这种弛豫过程的存在, 使每个原胞的能量至少降低一个电子伏. 目前为较多的作者所公认的 ω 角的值是 27° . 实验上发现其他 III-V 族化合物半导体以及 II-VI

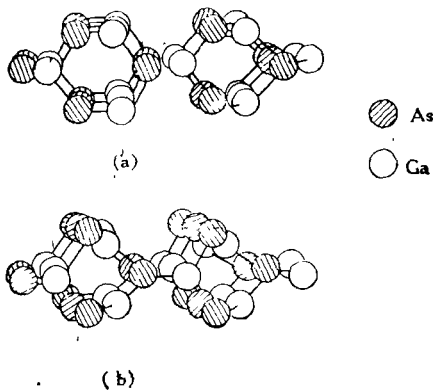


图6 弛豫与无弛豫的 GaAs (110) 面
(a) 理想的无弛豫; (b) 弛豫

族半导体的 (110) 面也有类似的弛豫。

GaAs (110) 面原子的弛豫对表面态有显著的影响。对于没有弛豫的理想 GaAs (110) 面, 砷悬挂键给出接近价带的满态, 而镓原子的悬挂键却给出导带底附近的空态。满态和空态的一部分都位于能隙中。然而表面光电子谱的研究结果却指出在砷化镓的能隙中不存在由悬挂键引起的表面态。如果考虑了前面提到的镓原子和砷原子的弛豫, 理论计算也可给出能隙中没有表面态的结果, 如图 7 所示^[14]。对许多其他 III-V 族和 II-VI 族化合物半导体的理论和实验研究指出, 考虑了表面原子的弛豫以后, 在 InSb (110), InP (110) 和 ZnTe (110) 的能隙中都没有表面态, 而 GaP (110) 却是例外,

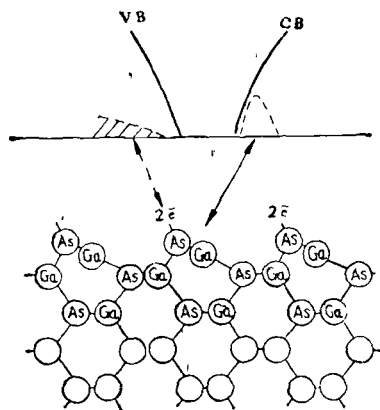


图7 GaAs (110) 面表面态示意图
CB 表示导带; VB 表示价带

即使计入表面原子的弛豫, 在能隙中仍有表面态。对于 $\text{GaAs}_{1-x}\text{P}_x$, 只要 $x \geq 0.05$, 能隙中就会出现表面态。

二、金属-半导体界面

1. 传统概念中的肖特基势垒和能隙中的表面态

利用金属和半导体接触制成的整流器是最早获得广泛应用的半导体器件。这种器件的非对称的电导主要发生在半导体和金属接触边界的附近。肖特基利用半导体和金属功函数的差别来说明, 二者在接触后, 半导体离界面处空间电荷区的形成。如果 n 型半导体的功函数小于金属的功函数, 二者接触以后, 空间电荷区内的电子数少于体内的电子数, 因而是一个高阻区。金属一方的电子必须越过高为 ϕ_B 的势垒才能到半导体的导带。

$$\phi_B = \phi_m - \chi_{sc}$$

式中 ϕ_m 是金属的功函数, χ_{sc} 则为半导体电子的亲合势 (图 8), 二者单位都用 eV。常把这个势垒叫做肖特基势垒。巴丁早就指出^[15], 如果半导体表面态的密度足够高, 即使没有外加电场, 半导体表面内也已经有一个势垒存在, 势垒高度主要取决于体费密能级和表面费密能级

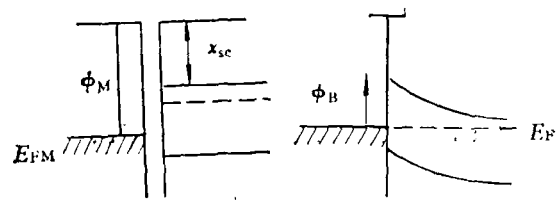


图8 肖特基势垒的形成

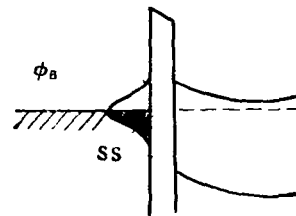


图9 巴丁模型
ss 表示表面态

(E_F^*) 之差。在平衡时, 费密能级被锁定在 E_F^* 之处, 在这种情况下肖特基势垒的高度主要取决于半导体本身固有的性质, 因此和金属无关 (图 9)。

Kurtin 和 McGill 等人认为可将 ϕ_B 表示为^[16]

$$\phi_B = S(s)(\phi_m - \phi_{sc}) + C,$$

式中 ϕ_{sc} 是半导体的功函数, $S(s)$ 是一个随半导体不同而不同的参数。当 $S(s)$ 有最大值时, 称为肖特基极限。而当 $S(s) \rightarrow 0$ 时, 则称为巴丁极限。如果将不同的半导体的 $S(s)$ 对半导体的离子性 ΔX 作图, 则可得到如图 10 的曲线, 图中

$$\Delta X = X_A - X_B,$$

式中 X_A 和 X_B 分别表示化合物 A, B 中两个元素的负电性。从图中可看出, 当半导体由共价性逐步过渡到离子性时, $S(s)$ 由 0 变到 1。

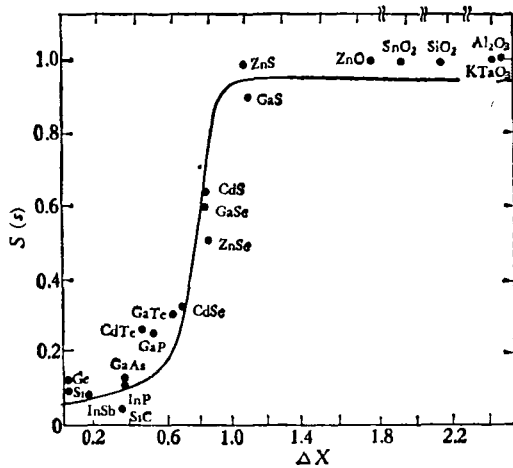


图 10 $S(s)$ 和离子性 ΔX 的关系

2. 能隙中没有表面态情况下费密能级的锁定 (或钉扎)

前面曾经指出, 清洁的 GaAs (110), GaSb (110), InP (110) 表面的能隙中不存在由悬挂键而引起的表面态。然而 Spicer 等人^[14]在对有氧及其它金属覆盖的 n 型和 p 型 GaAs (110), GaSb (110) 和 InP (110) 的研究过程中发现, 当覆盖度仅有 0.1ML 时, 费密能级钉扎的效应就已经完全。图 11 给出他们所得到的结果^[14], 可

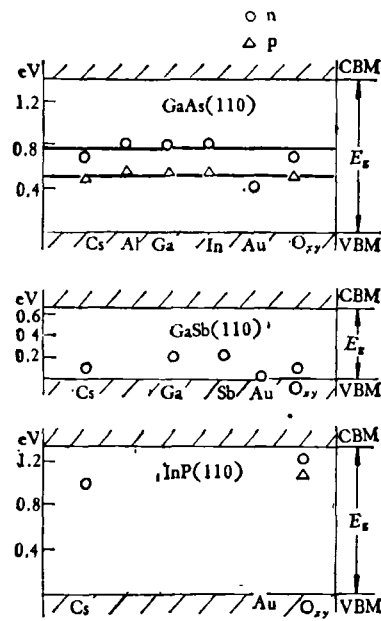


图 11 有金属覆盖后费密能级在不同半导体中的钉扎

以看出, 当用不同元素覆盖时, E_F 的大致位置是相同的。图中 CBM 表示导带底, VBM 表示价带顶。上述结果说明, 即使没有由悬挂键引起的表面态, 也还很可能存在着引起表面态的其他因素, 例如界面处的化学反应、外来原子或缺陷等。常把由这些因素引起的表面态称为非本征的表面态, 以区别由悬挂键引起的本征表面态。为了说明上述结果, 曾有不少人提出各自的模型。Spicer 等人^[14]认为, 当金属原子在较高温度下吸附在半导体表面后, 凝固时所放出的热量可能足以使半导体的体内原子运动到体外, 由此所产生的“空位”可在能隙中引入施主或受主。施主对 p 型半导体的 E_F 起锁定的作用; 受主则对 n 型半导体的 E_F 的钉扎起作用。表 1 列出 Spicer 等人的模型的要点^[14]。从

表 1 缺陷能级的位置(相对于价带顶, 单位是 eV)

	施 主	受 主	能隙 E_g
GaAs	缺 Ga, 0.5	缺 As, 0.75	1.4
InP	缺 In, 1.2	缺 P, 0.9	1.3
GaSb	?	缺 Sb, 0.1	0.7

表中可以看出, 根据 Spicer 等的模型, p 型样品 E_F 的钉扎取决于表面的施主, n 型样品则取决于受主. 对于 GaSb, 由于比较容易产生缺 Sb 的受主, 在实验上(图 11) 也是主要观察到 n 型 GaSb 中 E_F 的钉扎. Spicer 等人所提出的“空位”与一般所说的空位有所不同. 他们认为这种缺陷是一种“逆位缺陷”, 即正离子位于负离子的位置上. 最近 Nishida 等人用集团模型对上面的缺陷能级进行研究^[17], 得到如表 2 列出的结果, 他们认为只用正离子或负离子空位很难说明费密能级的钉扎, 而正离子在负离子位置上的“逆位缺陷”可能起更大的作用. 显然, 详细的机理还有待于进一步的研究.

表 2 缺陷能级的理论值^[17]
(相对于价带顶, 单位 eV)

	施 主	受 主
GaAs (110)	As 在 Ga 位, 0.6	Ga 在 As 位, 周围有两个 Ga 空位, 0.82
GaSb (110)		Ga 在 Sb 位, 0.01
InP (110)	In 在 P 位, 周围有两个 In 空位, 1.25	P 空位, 0.7

3. 铝和氧在半导体表面的吸附

由于铝是做肖特基结常用的金属, 而且实际的肖特基结的金属-半导体之间有一个近 20 Å 的天然氧化层, 因此近年来对于氧化铝在半导体表面上吸附后的表面态以及吸附位置做了大量的研究工作, 以便对实际的肖特基结或金属-氧化物-半导体 (MOS) 的特性有进一步的了解.

由图 11 可以看出氧或其它金属原子吸附在 GaAs (110) 表面后, 他们对于费密能级的锁定几乎起相同的作用, 因此有天然氧化层的或清洁的 GaAs (110) 表面与金属接触后, 费密能级锁定的位置基本相同. Garner 等还发现如果在金-砷化镓的肖特基结中存在一层砷的氧化物时, 则可使肖特基势垒大为降低^[18]. 可以用 n 型 GaAs 的表面被受主钉扎在 0.75eV 附近来说明这一点, 这个受主是由于存在砷空位而引起的. 由于氧化砷的不稳定性, 在淀积金的过

程中, 可能会有砷原子放出, 而这些砷填入空位后使表面的砷空位减少, 从而降低肖特基势垒.

此外, 对于氧化的 n 型 GaAs (110) 表面, 光电子谱的研究表明, 当氧逐渐增加时, 在表面首先形成 As_2O_3 , 增加表面应力, 由此产生的在 As_2O_3 与 GaAs 之间的界面态使 E_F 钉扎在禁带中央. 对于 n 型硅, 情况则刚好相反. 由于硅的能带中有本征表面态, 当氧开始吸附时, E_F 钉扎在能隙中央; 当氧的吸附量逐渐增加时, E_F 移到导带底的附近, 也就是说由于氧化而使悬挂键引起的表面态消失.

Bachrach^[19] 和 Brillson^[20] 等都认为必须知道界面的微观化学变化以及微观的结构变化,

才有可能建立有关界面态的正确模型, 例如当有铝覆盖在砷化镓上面时, 可能产生化学反应, 并引起砷化镓表面原子弛豫的变化. 许多作者认为镓原子会和铝原子置换, 形成 AlAs. 光电子谱研究表明, 在 GaAs 上有一个 AlAs 的界面层, 在更外面则有 Ga 和 AlAs 非均匀地分布着的覆盖层. 由于 AlAs 的存在, 表面具有负的偶极层. 当有铝覆盖后, GaAs (110) 面的弛豫可能发生变化, 也可能变化不多, 甚至可能发生镓原子向外, 砷原子向内的反弛豫, 如图 12 所示. 最近 Chelikowsky^[21] 用自洽赝势法研究 Al 在 GaAs (110) 面上的

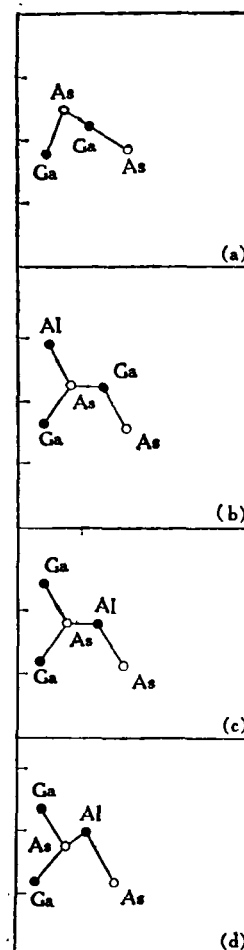


图 12 Al 在 GaAs (110) 面上吸附的不同组态

吸附；他认为表面具有正的偶极层，Al 吸附在 Ga 原子上。由此可见，目前对金-半界面的了解还很初步，看法也比较分歧。还需要有进一步的实验和理论研究工作，才能从原子尺度上对金属-半导体界面有进一步的比较一致的认识。

三、原子尺度的表面加工

表面研究的最大实用意义之一是可以对半导体表面进行精细加工。本文只举几个重要的例子。

1. 分子束外延^[22]

这是超高真空条件下生长外延层的一个工艺，采用加热的原子束或分子束入射到单晶衬底上来生长半导体单晶，而且可在“完全没有沾污的”表面上再淀积金属和半导体。这是一种能从原子尺度上充分控制生长过程的一种工艺。生长出来的单晶表面完整度近乎理想。目前已获得如下重要进展：

(1) 能够在金属和半导体之间生长没有天然氧化层的肖特基结。

(2) 制成非合金化的欧姆接触。由于用分子束外延可以生长高掺杂(n 约为 $5 \times 10^{19} \text{cm}^{-3}$) 的 n-GaAs，因此有可能不通过合金化而制成接触电阻低($r_c \approx 1.86 \times 10^{-6} \Omega \cdot \text{cm}^2$) 的欧姆接触，在场效应晶体管中采用这种接触，可有较好的高频性能。

(3) 形成高质量的半绝缘材料，并可形成陷阱较少的金属-绝缘体-半导体结构。

采用分子束外延技术可将氧掺入 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 层中形成高阻和高质量的半绝缘材料。例如，在用分子束外延方法生长的 GaAs 上面再覆盖 2000 \AA 的 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 制成发光管，其发光强度将增加 52 倍，这一点说明，在用分子束外延生长的界面陷阱大为减少，表面复合速度也随之降低。

(4) 制成稳定性和均匀性极好的 GaAs-Al_xGa_{1-x}As 双异质结激光器。

除去上述进展外，用分子束外延也已制成

光刻掩模以及许多光学和微波器件。下面着重介绍用分子束外延生长的超晶格和有发展前景的调制掺杂技术。

2. 超晶格

半导体超晶格^[23]是指利用分子束外延技术交替生长厚度在几十埃到几百埃的半导体薄层，以形成一维的周期性结构。图 13 给出目前感兴趣的 InAs(1)-GaSb(2) 和 GaAs(1)-Ga_xAl_{1-x}As(2) 交替的超晶格。前者的特点是 GaSb 的价带顶 E_{v2} 高于 InAs 的导带底 E_{c1} 。图中的 E_{1e} 、 E_{1h} 为分别由此产生的电子能带和重空穴能带，二者的差别 E_g 即为超晶格的能隙。在此情况下电子势阱是在 InAs 区，而重空穴势阱则在 GaSb 处，从而形成一个很有趣的体系。张立刚等指出，如果 InAs 的厚度 d_1 和 GaSb 的厚度 d_2 相等 ($d_1 = d_2$)，取 $E_{v2} - E_{c1} = 150 \text{meV}$ ，当 $d = 85 \text{ \AA}$ 时， E_{1e} 和 E_{1h} 交叉， E_g 趋于零，超晶格具有半金属行为，电子可由 GaSb 流入 InAs。对于 GaAs(1)-Ga_xAl_{1-x}As(2) 超晶格，电子势阱和重空穴势阱都在 GaAs 区内。

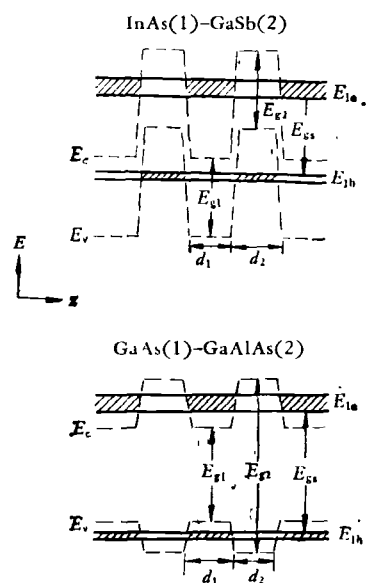


图 13 两种重要的超晶格

近年来对以上两种理论上相当简单的一维量子体系已进行了不少实验研究和理论研究，取得不少有趣的结果。感兴趣的读者可参考有关文献。

3. 调制掺杂^[24]

这是一个在 1978 年首次提出的一种向超晶格中掺杂的技术,它克服了超晶格体系载流子迁移率过低的缺点,获得了高过体内的迁移率,为制作可能有实际应用的器件开辟了途径。

正如图 13 所示,对于 GaAs(1)-Ga_xAl_{1-x}As(2) 超晶格,电子势阱和空穴势阱都在 GaAs 区内。在传统的超晶格生长工艺中,掺杂是对 1 区和 2 区都进行的。调制掺杂技术的要点是只在宽能隙的区域 2 掺入浓度为 10¹⁷-10¹⁸cm⁻³ 的硅。在平衡时,从杂质电离到导带的电子由宽能隙区 2 的导带进入窄能隙的 GaAs 区,因此从空间上把可动的载流子和电离杂质分在两个区域,减少了散射作用,使室温迁移率提高两倍,而在 10K 时可提高 10 倍。这种新结构和工艺,很可能为发展和利用二维导电性的器件提供更好的条件。

4. 利用夹层结构来修正金属-半导体界面的微观结构^[25]

前面已指出,即使是没有氧化层的金-半界面,它的微观结构也相当复杂。Brillson 等利用表面灵敏的光电子能谱技术探测金-半界面原子的移动。他们发现,如果在金属-n 型 GaAs (掺 Te, $n \approx 3 \times 10^{17} \text{cm}^{-3}$) 之间夹入单原子层的 Al, In, Zn 等金属,可以使扩散进入金属层 (Au) 内的 Ga 和 As 之比 R 发生变化,如图 14 所示。图中夹层金属厚度为 10 Å。当 $R > 1$ 时,界面处的 Ga 空位较多,而当 $R < 1$ 时,则可有较多的 As 空位。他们也测量了肖特基势垒的高度,结果表明,对 $R > 1$ 的样品,势垒高度约为 0.4eV,而对 $R < 1$ 的样品,势垒高度约比上述数值还要高出 0.1-0.2eV,即 Ga 空位和 As 空位引入的界面态约差 0.1-0.2eV,这和 Spicer 等人提出的模型相近。由于铝和砷化镓有较强的反应,而且在表面可产生负的偶极层,因此当夹层有铝时,可阻挡砷原子向外扩散。Zn 和 In 并不能和砷形成强的键,而且表面偶极层是正的,因此 R 值降低。由这些初步结果可以看出,当对界面有比较清楚的了解之后,表面加工是完全可能的。

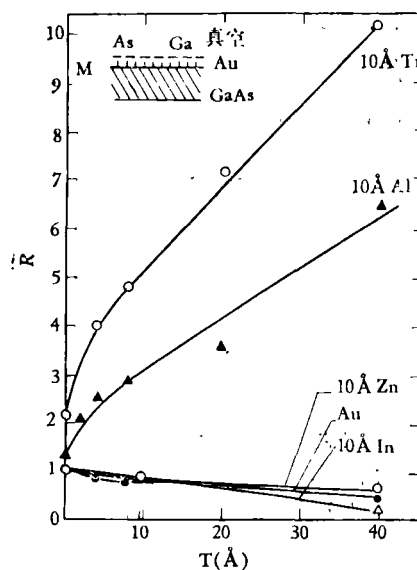


图 14 Ga 和 As 之比 R 在金属 Au 中的分布

从以上的简单介绍可以看出,十余年来人们在清洁的半导体表面和半导体与其它材料的界面方面已积累了不少新的知识,正如日本半导体物理学家植村泰忠^[26]在 15 届国际半导体物理会议的闭幕报告中曾提到,在半导体物理发展的第三个十年中已出现一些转变的迹象:感兴趣的课题由体内转向表面和界面,由浅杂质转向深杂质,由周期性体系转向无规和无序的体系;研究的材料由三维转向二维,并由天然存在的材料转向可以人为设计的材料;在研究方法上由 k 空间 (波矢空间) 转到 r 空间 (坐标空间),由弱耦合转到强耦合,由静态转入动态。显然在这些转变中,半导体表面的研究都是起了重要的作用。

参 考 文 献

- [1] D. J. Chadi, Proc. 15th Int. Conf. Physics of Semiconductors, Kyoto, 1980; *J. Phys. Soc. Japan*, **49**(1980), Suppl. A, 1035.
- [2] G. Chiarotti, S. Nannarone, R. Pastore, and P. Chiaradia, *Phys. Rev. B*, **4**(1971), 3398.
- [3] J. E. Rowe and H. Ibach, *Phys. Rev. Lett.*, **31**(1973), 102.
- [4] W. Müller and W. Mönch, *Phys. Status Solidi (a)*, **24**(1974), 197.
- [5] W. A. Harrison, *Electronic Structures and the Properties of Solids*, W. H. Freeman and Company, (1980), 234.
- [6] J. J. Lander and J. Morrison, *J. Chem. Phys.* (下转第 549 页)