

## X 射线光刻与超大规模集成电路

顾 柏 春

(中国科学院半导体研究所)

当前，集成电路正在向超大规模集成电路发展，预期在 1985 年到 1990 年间超大规模集成电路设计中将采用线宽为 1 至 0.5 微米的电路几何图形加工工艺(即亚微米工艺)。这将使电路成本大大下降，例如采用 2 微米线条，存储器每位成本为 3200 微美分，采用 1.5 微米线条，成本为 1925 微美分，采用 0.5 微米线条，成本则下降至 84 微美分。由于这样明显的经济效益，超大规模集成电路所需的各种技术正在迅速发展，其中光刻技术更是突飞猛进。

### 一、超大规模集成电路对光刻技术的基本要求

#### 1. 高分辨率线条

三十万个元件组成的超大规模集成电路，其要求的最小线宽为 1 至 1.5 微米；一百万个元件组成高档超大规模集成电路最小线宽预计要达到 0.5 微米。

#### 2. 高精度的套刻对准技术

超大规模集成电路结构将比一般集成电路更为复杂，需要反复进行 5—8 次光刻，每一种集成电路工艺，需要一种图形，就要光刻一次，这就产生了前后光刻图形的套刻对准问题。显然，线条越细，套刻精度要求越高。例如，0.5 微米线条，最低对准精度为  $\pm 0.15$  微米。对准精度低，标志着套刻次数下降，会给电路制版设计带来困难。

#### 3. 生产效率与成品率

目前，硅集成电路工艺已开始采用  $\phi 125$  毫米的硅片，显然，一次加工一个这样大直径的硅

片，其经济效益要比加工直径小的好得多。由于硅片直径大，所以要求光刻工艺曝光面积大，占用机器的时间少，效益高，成本才能低。但这种说法是以成品率高为基础的，例如在  $\phi 100$  毫米硅片上加工  $1 \times 10$  平方微米图形组成的电路，每平方厘米上约有上千万个图形，每次光刻原则上不合格图形数不能超过 1 个。超大规模集成电路要求光刻工艺有非常低的缺陷密度(每平方厘米上不合格图形数)，只有这样，才能保证成品率高。

从五十年代末到六十年代初，科学家们已经想到用缩短曝光用的波长的方法来提高分辨率，因为紫外光的波长(4000 埃)在要求加工的线宽上已有衍射效应，因此电子束光刻技术应运而生，其波长为零点几埃，分辨率很高，但制作图形的效率很低。1972 年，美国麻省理工学院的 Spears 和 Smith<sup>[1]</sup> 提出 X 射线光刻。此后，经过科学家们十多年的努力，X 射线光刻技术作为电子束光刻的配套技术已经得到充分发展，美国贝尔电话公司已将 X 射线光刻机用于中间性生产线，做出了 0.3 微米短沟道的金属氧化物半导体器件<sup>[2]</sup>。现在研制 X 射线光刻的国家有美国、日本、西德、法国、英国，从这些国家的科学家发表论文来看，X 射线光刻正是为了满足超大规模集成电路对光刻工艺的要求而发展起来的一种新技术。

### 二、X 射线光刻技术上的优势

X 射线光刻技术在世界上受到重视有如下几个原因：

## 1. X 射线光刻的最高分辨率预计可达 50 埃

用一种所谓阴影技术<sup>[3]</sup>制作 X 射线光刻掩模，用这种掩模做出如图 1 所示的 150 埃的线条，图形精度控制在  $\pm 50$  埃。

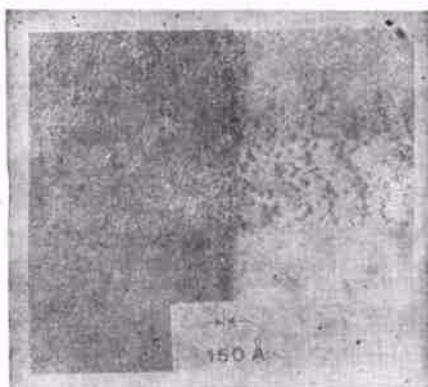


图 1 X 射线光刻在聚甲基丙烯酸甲酯光刻胶上产生 150 埃高分辨率线条

## 2. X 射线光刻图形质量高

(1) 超大规模集成电路光刻工艺要求光刻胶图形的高度与宽度之比（即纵宽比）越大越好，如图 2 所示，纵宽比为 10，线宽为 0.2 微米，高度为 2 微米，其它光刻难于达到这样大的纵宽比。

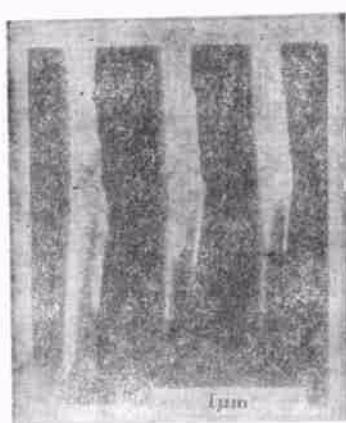


图 2 X 射线光刻在聚甲基丙烯酸甲酯光刻胶上得到纵宽比为 10 的光刻胶图形

为什么在超大规模集成电路中要求纵宽比大的光刻胶图形呢？

从图 3 不难看出，当光刻胶线条爬过衬底上的台阶时，台阶上的光刻胶要有足够的厚度，在做其它刻蚀工艺时不能把光刻胶图形刻蚀

完。此外，注意到图 2 和图 3，光刻胶的侧面又高又陡直，在制作铝引线时可以采用剥离工艺，即将金属铝溅射或蒸发在衬底上，此时光刻胶的高度还大于铝的高度，这样，就可以采用溶剂将高分子的光刻胶溶解，留下的就是铝线条。即使采用刻蚀工艺，纵宽比高也保证了图形转换精度。

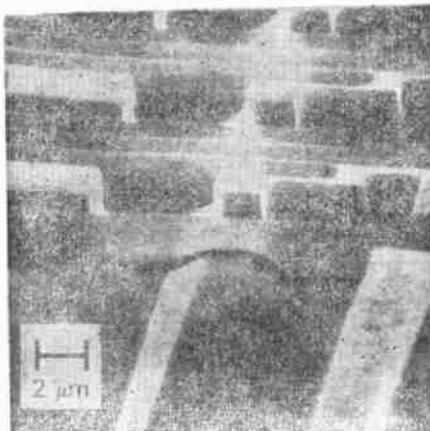


图 3 X 射线光刻后得到的光刻胶线条爬过台阶时的形貌图

(2) 由于 X 射线有穿透特性，减少了灰尘影响，其它光刻技术，只要光刻胶或掩模上有一微小颗粒，在图形上就形成一个缺陷。在一般的超净厂房中，光刻工艺需要 100 级净化环境（100 级是指直径大于或等于 0.5 微米以上的尘粒要少于 3.5 粒/升），这些灰尘粒子一般是由

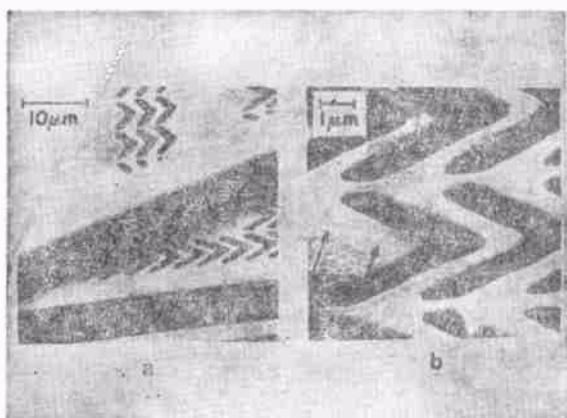


图 4 X 射线光刻的穿透特性

- a. 掩模上有一根 10 微米的蜡线；
- b. 利用 X 射线光刻的穿透特性，光刻胶上图形未损坏，图片上箭头所指处是蜡线的一个痕迹。真实情况可以做到完全看不出来

低原子序数的元素组成，例如碳、硅、氧等。它们在  $\phi 0.5$  微米大小的条件下，很容易被软 X 射线穿透，特别是在软 X 射线的短波段和光刻胶反差又大的条件下，灰尘影响更可以不计（见图 4）。

如前所述，100 级的超净厂房已经不能用来研制 1 至 1.5 微米的 256 千位的存储器（每个芯片上有 30 万个以上元件），原因是制作 1 至 1.5 微米线条，尘粒大小最小要以  $\phi 0.3$  微米

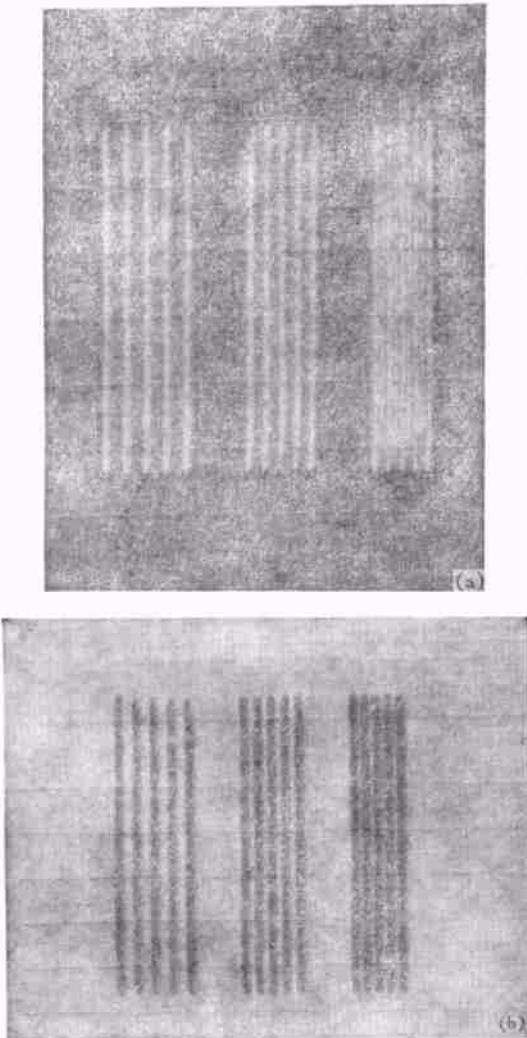


图 5 利用 X 射线穿透特性修正掩模上缺陷的例子  
(a) X 射线掩模上金分辨率线条。线条都为 0.75 微米，间隔分别为：左侧 0.75 微米，右侧 0.5 微米。该组图形中间有一层薄金，线条之间未分开；  
(b) X 射线光刻后将光刻胶显影的结果，右侧 0.75 微米线条中间的间隔 0.5 微米不留任何光刻胶，证明了 X 射线的穿透特性对掩模图形有修正作用

计数，原来以  $\phi 0.5$  微米计数的 100 级净化间就变成 10000 级，而提高超净标准不但有技术上问题，而且要花费大量投资。X 射线光刻具有对灰尘不敏感的特性，这对于提高光刻质量，缓冲大规模集成电路光刻工艺中的净化要求大有好处<sup>[4]</sup>。

此外，利用 X 射线穿透特性可以修正掩模上的缺陷，这在超大规模集成电路光刻工艺中相当于降低掩模的缺陷密度，这对掩模加工工艺的改进和降低成本都将起很大作用。例如，图 5 (a) 为 X 射线掩模上的图形，右侧 0.5 微米间隔中还有一层薄薄的金将图形联结在一起；图 5 (b) 为 X 射线光刻后的图形，明显存在 0.5 微米的间隔；这就对掩模图形起到了修正作用，其它光刻技术是不可能有这种特性的。

### 3. 掩模寿命较长，可与投影光刻的掩模寿命相比较

大规模集成电路中，光刻技术所需的掩模价格是很昂贵的，如何保持其不损坏，是光刻技术发展史上遇到的一个重要问题，过去将接触式改为投影式就是由于这个问题存在。表 1 为三种类型接近式光刻机的掩模和硅片之间的间隙与最小线条的数据。X 射线光刻用的掩模可以用几千次<sup>[5]</sup>，而紫外光和远紫外光的接近式光刻，掩模最多为几十次到上百次。

当用电子同步回旋加速器作为 X 射线光刻的强光源时，利用同步辐射的平行性好的特性，X 射线掩模与硅片之间的间隔可以高达 1 毫米，如图 6 所示。

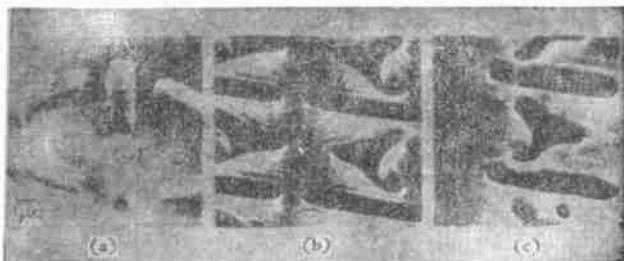


图 6 用电子回旋同步加速器作光源进行 X 射线光刻  
[掩模上有 1 微米线宽。将掩模放在离开硅片的距离分别为  
(a) 0.14 毫米、(b) 0.54 毫米、(c) 1.04 毫米处，用聚甲基丙烯酸甲酯光刻胶进行 X 射线光刻曝光时间三分钟]

表 1 三种类型接近式光刻机的掩模和硅片之间的间隙与最小线条数据

参数	光刻类型	紫外光	远紫外光	X 射线 <sup>[7]</sup>
掩模与硅片之间的间隙(微米)		15	20	40
最小线条(微米)		3	2	0.3

### 三、X 射线与其它光刻技术比较

单纯讲技术上优势是不全面的，评价一种技术必然要包括经济上的考虑，也就是说，在超大规模集成电路工艺线上究竟用哪一种光刻技术合算，即技术优越，投资少，经济效益大。

#### 1. 各种光刻技术优值的比较

评价一种光刻技术的好坏，通常有如下一种优值公式<sup>[6]</sup>：

$$\text{优值} = \frac{\text{生产效率}}{(1 + 0.15 \text{ 缺陷密度})^8 \times \text{成本} \times (\text{线宽})^2}$$

用优值公式的计算结果如表 2 所示。

用另一种优值公式的计算结果如表 3 所示。

从表 2 和表 3 可以看出，对 X 射线光刻系统尽管不同的作者用不同公式计算，所用的各项指标（如价格、分辨率等）也有所差异，但是优

表 2 各种光刻技术的优值表

参数 光刻 类型	典型线宽 (微米)	设备成本 ( $\times 10^3$ 美元)	缺陷密度 (个/ 厘米 $^2$ )	生产效率 (片/ 小时)	优值 $\times 10^4$
接触式	3	30	25	50	14
投影式	2	185	1	65	29
远紫外 投影式	1	200	1	50	82
缩小投 影式	1	350	1	20	19
电子束	0.5	1500	0.5	10	15
X 射线	0.3	300	1	20	218

表 3 光学、电子束、X 射线光刻系统的比较<sup>[2]</sup>

参数	系统名称	投影缩 小式	X 射线	电子束
分辨率 R (微米)		1.0	0.25	0.1
生产效率 N (片/小时)		40	75	10
机器成本 C ( $\times 1$ 万美元)		70	22.5	300
超净面积 A (平方英尺/系统)		50	12	65
优值 $= N / (C + 10A)R^2$		33	3480	274

表 4 采用各种光刻技术时每片的光刻成本

光 刻 类 型	有 用 的 分 辨 率 (微 米)	曝 光 时 间 (分)	设 备 价 格 (美 元)	每 片 成 本 (美 元)
投 影 曝 光	2	0.25	$200 \times 10^3$	0.5
步进重复投影缩小	1	1.0	$400 \times 10^3$	2.00
电 子 束	1	1—4	$1.6 \times 10^6$	8.00—32.00
常规 X 射线源*	(1) 大 面 积	1	$200 \times 10^3$	1.00
	(2) 步进重复	1	$400 \times 10^3$	2.00
同** 步 辐 射	曝 光 面 积 100 厘 米 $^2$	1	$0.5—1.0 \times 10^4$	0.25—0.50
	10 厘 米 $^2$	1	0.16	0.40—0.80
	4 厘 米 $^2$	1	0.50	1.25—2.50
	1 厘 米 $^2$	1	1.0	2.50—5.00

每片成本 = 分辨率 × 曝光时间 × 设备成本 × \$0.50 + \$100,000

\* 采用灵敏度高的光刻胶。

\*\* 采用高反差、耐干法刻蚀、灵敏度低的光刻胶。设备价格是以光刻站估算，没有以整个贮存环估计。

值指标始终是最高的。

## 2. 各种光刻技术成本的比较

在超大规模集成电路工艺线上采用不同的光刻技术时，光刻工艺所占的费用不同，如表 4 所示<sup>[7]</sup>。从表 4 可以看出，采用电子迴旋同步加速器虽然投资大，但每片成本却是最低的。这就是国际上迅速发展用电子同步加速器作为 X 射线光刻的光源的主要理由，并且它的每片成本比常规 X 射线源还低。此外，目前把电子同步迴旋加速器作为光源，如果有用分辨率是以 0.5 微米为目标，那末，每片成本还要下降一半，显示了更大的优越性。

## 四、X 射线光刻原理

X 射线光刻的过程与常规光学的光刻过程相类似，但亦有差别，主要差别如下：

(1) X 射线光刻的波长在 4.37—44.8 埃的范围内，器件图形远比这些波长大得多，而比常规光刻采用波长(4000 埃)小得多，因此，无衍射效应。

(2) X 射线是直线进行，没有光学系统的一套复杂计算。其原理如图 7 所示。

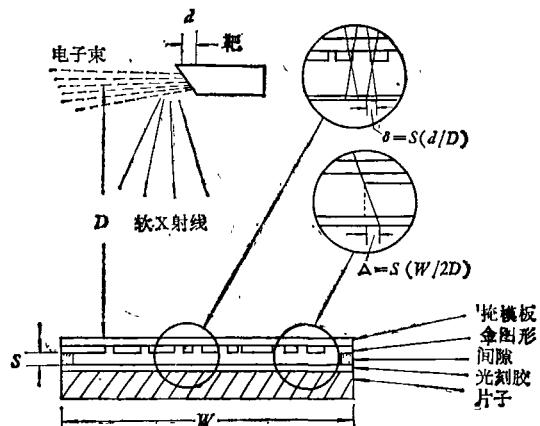


图 7 X 射线光刻原理图

由图 7 用简单的相似三角形关系可以得出：

$$\delta = S(d/D),$$

$$\Delta = S(W/2D),$$

其中  $\delta$  为半阴影量， $\Delta$  为几何畸变量， $d$  为电子束束斑直径， $D$  为束斑中心到掩模之间的距离， $S$  为掩模与硅片之间的间隙， $W$  为硅片直径。

$\delta$  代表分辨率， $\Delta$  代表图形位置离开掩模上对应位置的偏离量。上述两个公式是 X 射线光刻系统设计的基本出发点。因为几何畸变量随间隙  $S$  变化，所以可以通过它改变图形位置。当硅片经过高温工艺后，原始图形发生径向位移，这时就可利用上述特性来达到对准的目的，这也是其它光刻设备难以办到的<sup>[8]</sup>。

## 五、X 射线光刻用于超大规模集成电路的几种途径

1. X 射线光刻用于超大规模集成电路的起点是光学的步进重复缩小投影式光刻技术的终点，X 射线光刻在初期的应用起到了完善缩小投影式光刻技术的作用<sup>[9]</sup>。

当前，缩小投影式的光刻技术呼声较高。它使用的波长为 405 毫微米，数值孔径为 0.41，可得 0.8 微米的最小线宽，但象场只有  $6 \times 6$  毫米<sup>2</sup>，景深 ±1.2 微米，此外还需要特殊的光刻胶处理工艺和特定的反射率等。总之，光刻宽容性已经非常不好。但是用它来做 X 射线掩模图形却是可取的，因为对它来讲，得到一块 5 倍或 10 倍的无缺陷母版，将其缩小投影在表面平整度为 ±1 微米的 X 射线掩模衬底上，这比用电子束光刻来达到同样的目的，成本要低得多，效率也高得多，并且，特别符合我国的国情，这种方法的特色是 X 射线掩模的价格可以降低，还可以发挥 X 射线光刻技术的优势。预计用这种方法做 256 千位存贮器是完全可能的。

图 8 是我国第一台 X 射线光刻试验装置的外形图<sup>[10]</sup>。用该装置做出 1 微米线宽、2 微米光刻胶厚的光刻胶形貌图如图 9 所示<sup>[10]</sup>。

2. 在做 0.5 微米左右线条时，X 射线光刻要与电子束光刻配套，X 射线光刻本身要采用

1) 该装置由中国科学院半导体研究所、上海光学仪器厂、无锡化工研究所、上海自动化研究所、杭州电子管厂联合试制而成。

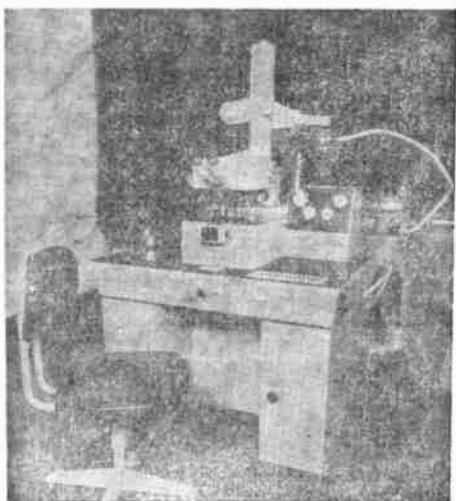


图 8 我国第一台 X 射线光刻试验装置



图 9 用我国自行设计制作的 X 射线光刻试验装置  
进行 X 射线光刻得到光刻胶的形貌图

#### 步进重复形式。

目前电子束光刻技术虽然较为成熟，并具有分辨率高的优点，但效率低下，此外，尚有邻接效应，形成光刻胶图形的纵宽比小，给 X 射线掩模图形制作技术带来困难，因此需要利用 X 射线光刻本身的特长来弥补这些缺点。例如，用电子束光刻制作 0.5 微米线条，再用干法刻蚀加工厚度为 1000 埃的金衬底，这样就很容易得

到高质量的 X 射线掩模上的金图形。对 1000 埃厚的金图形，在进行 X 射线光刻时必须采用长波段的 X 射线（如果这时采用短波段 X 射线，则会由于它有良好穿透特性而使光刻胶图形变差），例如 10 埃以上。考虑到这种波段的 X 射线曝光效率，必须采用电子回旋同步加速器，其 X 射线强度将比常规的 X 射线强度高 4—5 个数量级，而且波长在 10 埃以上。注意到 X 射线掩模衬底只有几微米厚，而常规光刻却有 1.5—3 毫米厚，X 射线掩模在这样高的分辨率下，考虑套刻对准，X 射线掩模的薄衬底形变的矛盾更加突出，因此不做大面积的 X 射线掩模，只做小面积，例如  $20 \times 20$  平方毫米，而形变量不大于 0.1 微米。这样就必须采用步进重复的方式。目前，国际上都在研究这种方式，目的是将它用于生产 1000 千位存贮器的超大规模集成电路。

X 射线光刻用于超大规模集成电路目前还在研制阶段，尚未正式用于生产。由于 X 射线光刻的优越性，国际上，预计用不了三至五年，X 射线光刻一定能用于生产超大规模集成电路。

#### 参 考 文 献

- [1] D. L. Spears, H. I. Smith, *Electron. Lett.*, 8 (1972), 102.
- [2] M. P. Lepelt, *IEEE Spectrum*, 18-5 (1981), 26.
- [3] 美国专刊, 4287235.
- [4] 马俊如，大规模集成电路制造与测试，2(1983)，1。
- [5] D. Maydans et al., *J. Vac. Sci. Technol.*, 17-5 (1980), 1164.
- [6] G. P. Hughes et al., *Electronics*, 51-23 (1978), 99.
- [7] H. Winick et al., *Synchrotron Radiation Research*, New York, Plenum, Chap. 7, (1980).
- [8] H. I. Smith et al., *J. Vac. Sci. Technol.*, 17-1 (1980), 535.
- [9] G. A. Garretson et al., *Hewlett-Packard J.*, 8 (1982), 14.
- [10] 顾柏春等，大规模集成电路制造与测试，1(1983), 14.

#### 更 正

本刊 1983 年第 7 期第 446 页右栏第 9 行：质子磁矩： $\mu_p$  应为 核磁子： $\mu_N$ 。右栏第 18 行： $a_n = n^2 \hbar / \mu_s c \alpha$  应为  $a_n = n^2 \hbar / \mu_s c \alpha$ 。