

LSI 工艺和失效机理的电镜分析

张明 刘永宽 肖化明 刘学如

(四川固体电路研究所)

一、剖面分析技术

剖面分析对确切地了解器件纵向结构参数,配合工艺研究是十分重要的。LSI (大规模集成电路)研制工艺是综合性很强的技术,它的工序多,工艺严格而复杂,要求可靠性高。例如,64 K 位 RAM (随机存储器)就需要三层多晶硅工艺。虽然研制者可以按预定要求来控制工艺条件,但是实际结果必须由测试分析来判断。由于受光学显微镜分辨率的限制,无法测量这么多层次的显微结构,通常只能用电学测试进行判定。利用 SEM (扫描电子显微镜)则可以直接观察其形貌及测量其几何尺寸。

为了能清晰地直接观察到单个器件的纵向结构,可以利用解理法解理电路芯片,获得平整光滑的剖面。值得注意的是,切不可强行切割,否则解理面十分不平整,器件剖面结构被杂乱无序的条纹所掩盖,无法分清器件的真实结构层次。为了获得清晰形貌象,必须正确掌握样品倾斜角度,防止边缘杂散电子对图象产生影响。被观察的剖面是否需要适当的腐蚀,应视其样品的不同性质而定。例如,观察硅片中的砷扩散埋层或注入杂质经高温处理后的推移情况,可利用硅与掺杂元素原子序数差别较大的特点,用背散射电子成像进行观察更为有效,如图 1 所示。

我们利用这种剖面分析结果,密切地配合 LSI 的工艺研究,取得了良好的效果,发挥了十分重要的作用。

1. SiO_2 -PSG¹⁾ 回流工艺的监控

LSI 电路中金属铝条爬越引线孔台阶时往往发生断裂,它是影响电路成品率的一个很重

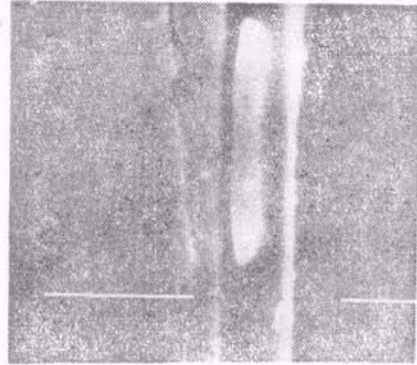


图 1 利用背散射电子信息观察隐埋层图象 (2500×)

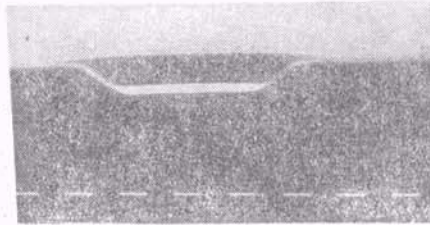


图 2 PSG 回流处理后引线孔肩部呈“平坦”状 (500×)

要的原因。例如 MOS 电路的引线孔一般要经过二次开孔。第一次开孔较小,第二次开孔较大,以减小台阶坡度。但台阶总高度尚有 $1 \mu\text{m}$ 左右,孔的边缘仍然陡峭,有时出现“倒梯形”,由于蒸发的掩蔽效应,孔底部角落处会出现无铝的“死区”,导致铝条断裂。为了克服台阶过陡的现象,工艺中采用 SiO_2 -PSG 回流技术,使孔的肩部“塌陷”,如图 2 所示。这样的引线孔就可以有效地克服断铝现象。

2. 选择外延中淀积单晶和多晶硅的分析

在集成注入逻辑电路的制造工艺中,需要在硅片上同时生长单晶和多晶硅^[1],即首先在硅片上生长 SiO_2 和 Si_3N_4 介质膜,然后再长上

1) PSG 表示磷硅玻璃。

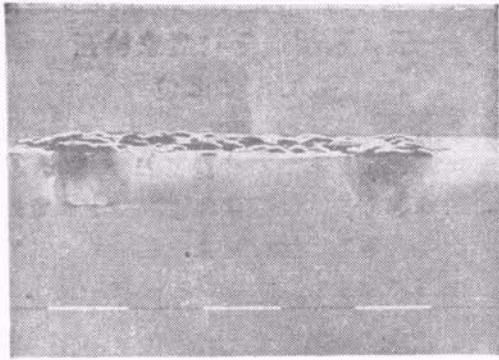


图3 选择外延沉积的多晶和单晶硅剖面图(1250×)

一层多晶硅,用等离子刻蚀开孔,最后进行选择生长单晶和多晶硅膜。图3示出了该器件一个单元的剖面分析结果。从图中可以清晰地看到Si, SiO₂, Si₃N₄, 多晶硅和单晶硅之间的结构层次。发现多晶硅在其生长的过程中逐渐向单晶倾斜的现象,这说明了多晶硅淀积有择优取向性。如果多晶硅结晶颗粒细而致密,则隔离性能就良好;如果工艺条件不当,结晶颗粒大而疏松,则绝缘性能就差。

3. 铝硅合金缺陷的观察

电路工艺中铝和硅之间的欧姆接触需要在450—550℃的温度下进行合金处理^[2]。由于硅溶解于铝形成铝硅合金以及硅的过饱和并进行动量交换,导致硅的进一步溶解。铝首先在晶体位错处优先进入硅,而不是在表面处均匀形成合金层。所以,在硅晶体的位错处被浸蚀形成“坑”,这个过程一直延续到合金化完毕。从图4可知,这种腐蚀坑的深度可达0.5—0.7μm。对于浅结器件来说,这个深度足以破坏下面的有源区,导致整个器件失效。在工艺中克服的

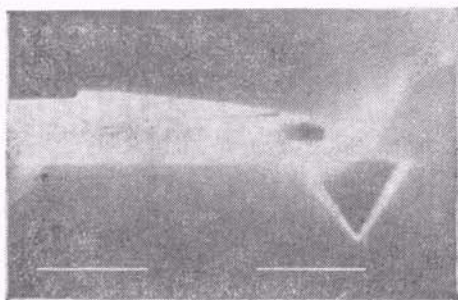


图4 硅铝合金缺陷剖面图(20000×)

物理

办法是蒸发淀积含2%左右硅的硅铝合金。

4. 局部氧化图形的分析

在制造双极集成电路和MOS集成电路的工艺中都要用硅的局部氧化技术。它不但可以提高有源区的隔离性能,还可提高集成度,减少金属互连电容。对于MOS集成电路来讲,有助于减少金属互连电容和寄生沟道的形成。硅的局部氧化常常出现一种所谓“鸟咀”现象。如果在电阻器边缘出现“鸟咀”,那么在刻蚀铝膜的过程中,腐蚀液会沿着“鸟咀”浸润,把掩蔽的铝条腐蚀掉,造成器件断铝而失效。

二、表面形貌分析技术

这里所指的表面形貌分析技术,是指利用高分辨率的二次电子象结合反差增强附件;再配上X射线微区成分分析,综合分析各种缺陷的形貌、性质及其产生的原因。

1. 铝条质量的检查

LSI中铝条刻蚀质量的优劣,直接影响电路的最终成品率及可靠性。在工艺中常见造成铝引线互连的主要原因是光刻胶掩膜有缺陷,例如涂胶不均匀、掩模版对位不准及表面有沾污或划痕等。如图5所示,铝膜刻蚀不干净,伸出较长的触须,造成局部短路失效。

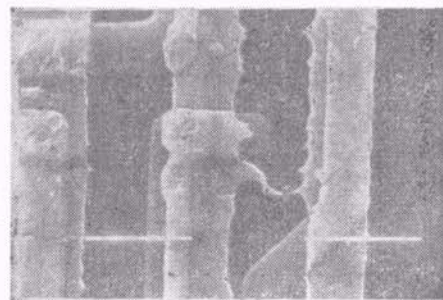


图5 铝膜伸出触须造成铝条短路(1250×)

2. 沾污引起的短路失效

随着LSI集成度的日益提高,各种介质膜的条宽和间距逐渐缩小,如64K位存贮器的条宽已缩小到2μm左右。工艺中虽然采用了净化措施以及使用电子级纯的各种超纯试剂,但

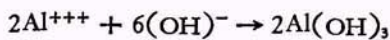
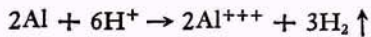
是偶尔的沾污仍然无法避免。微小的尘埃颗粒沾污都会造成器件短路失效。例如，器件受某种液滴的沾污，被浸润的部分呈暗色，液滴干后出现沉积的颗粒状物质。

3. 电迁移引起的失效

电迁移主要发生在大功率器件中。电迁移现象表现为某些铝条上缺铝，而另一些铝条上产生铝的堆积。当流过铝布线截面的电流密度较大时 ($> 2 \times 10^5 \text{ A/cm}^2$) 就会出现电迁移现象。通常被认为是金属原子在电场作用下产生质量运输的结果。在高温条件下 ($> 125^\circ\text{C}$) 即使电流密度不大，也会产生电迁移现象。对低熔点金属来说，这种“电迁移”现象更为显著。“电迁移”的结果产生局部开路或早期失效。

4. 封装漏气造成失效

电路经封装后，虽然都要进行密封性检查，但是经各种条件的例行试验以后，少数管壳漏气还是存在的。根据铝条被腐蚀的情况，可以判断漏气部位。在腐蚀的铝条上可以看到许多“泡”，有的变成絮状物，生成氢氧化铝。由于腐蚀气体和水汽的侵入，产生如下反应：



在通电工作时，还会产生电解腐蚀现象，也会产生白色絮状物。双重因素加速了铝条的腐蚀，造成器件过早失效。

对于 PSG 表面上无钝化层的器件来说，水汽的危害更大，例如引起引线孔横向被腐蚀。其原因是由于芯片在处理未及时烘干，或暴露于潮湿气氛中过久，PSG 中过饱和磷的氧化物潮解，生成弱磷酸。这种弱磷酸对引线孔附近的铝条不断侵蚀，导致铝条减薄而形成缺铝或断铝，以致使整个电路失效。

5. 高纯水中的颗粒分析

在 LSI 工艺中，对高纯水质的要求也越来越高，颗粒的大小和含量的多少被列为经常检测的项目之一。一般颗粒度测量仪仅仅能对颗粒大小分类及计数，无法分析其形状及成分。利用 SEM 结合 X 射线能谱分析，就可有效的分析其成分，配合工艺控制其来源。

三、利用电压衬度象检查 电路失效部位

电压衬度技术一般分静态技术和动态技术。所谓静态技术是在电路上加一个恒定的直流偏压，观察其电压衬度象。利用电压衬度象可以很方便地检查复杂电路的失效部位^[3]。而常规的机械探针法需要对欲检查的部位加以隔离，去掉周围的连线才能进行分析，显得非常烦琐。在 SEM 中利用电压衬度技术来检查电路失效部位就变得非常简单。利用电压衬度象还可以显示电路各部分的工作状态，即各节点电位的高低。图 6 是放大电路加上直流偏压时各节点电位的分布状态。

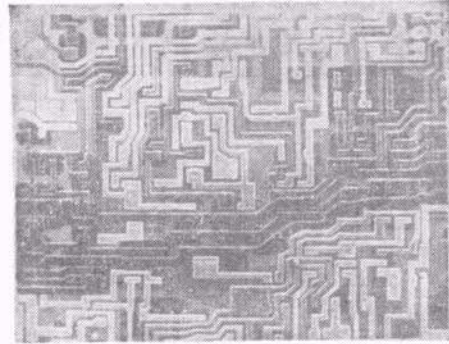


图 6 观察电路各节点电位高低的电压衬度象 (40×)

四、EBIC 信息的研究

电子束感生电流讯号 (EBIC) 对于分析电路失效机理、p-n 结质量和半导体材料的体内缺陷是一种十分有效的技术。当一束扫描电子束打到半导体样品上时，便激发产生电子空穴对。p-n 结附近的电子空穴对受到结电场作用而产生漂移电流。体内缺陷附近(扩散长度内)则产生复合效应。如果样品连接成闭合回路，就可得到感生电流讯号——EBIC 讯号。利用 EBIC 讯号的变化就可以确定结的深度和宽度，也可以研究体内的电活性缺陷性质。根据取出 EBIC 讯号馈入放大器极性的不同，对同一 p-n

(下转第 665 页)