

GaAs-绝缘薄膜界面和金属-绝缘薄膜- 半导体 (MIS) 结的特性

陈志豪 王渭源

(中国科学院上海冶金研究所)

周 勉

(上海交通大学)

对 Si-SiO₂ 系统广泛而深入的研究和器件的平面技术的发展,导致了 Si 金属-氧化物-半导体场效应晶体管 (MOSFET) 及其集成电路 (IC) 的辉煌成就。GaAs 的电子迁移率比 Si 高五倍多,预期 GaAs 金属-绝缘薄膜-半导体场效应晶体管 (MISFET) 可工作于更高频率,其 IC 可应用于更高速。以往十多年,对 GaAs-绝缘薄膜界面和 MIS 结的特性进行了研究(见文献[1]),取得了一定成果,但因研究对象相当复杂,还未能能在 FET 及其 IC 方面取得突破。与此同时,对 GaAs 的金属-半导体 (M-

S) 界面和结的特性也进行了研究,目前已在一系列 GaAs 微波器件包括金属-半导体接触场效应晶体管 (MESFET) 及其 IC 方面有了重大突破。

本文对 GaAs-绝缘薄膜界面及 MIS 结的特性作一综合介绍,文末简单讨论了这些研究导致的一些应用。

一、绝缘薄膜的制备、组分与结构

在 GaAs 表面形成绝缘薄膜的方法 (见表

表 1 GaAs 上绝缘薄膜的制备方法及其性能^[2]

制备方法	薄膜组分	界 面	电阻率 $\Omega \cdot \text{cm}$	击穿电场 10^6V/cm	静态介电常数
在干或湿 O ₂ 中热氧化	由 Ga ₂ O ₃ 构成,没有或几乎没有 As ₂ O ₃	As 堆积	$10^9 - 10^{11}$	0.2-4	3-4
在 As ₂ O ₃ 气氛中热氧化	可测到 As ₂ O ₃	As 堆积		7	
在 AGW 溶液中阳极氧化	Ga ₂ O ₃ /As ₂ O ₃ \approx 1	一般富 Ga ₂ O ₃ 和元素 As	$10^{14} - 10^{16}$	5-7	8.7
在水溶液中阳极氧化	Ga ₂ O ₃ /As ₂ O ₃ $>$ 1	同 上	$10^{11} - 10^{12}$	3	5.4
等离子氧化	同 上	可测到 As 堆积	$10^8 - 10^{13}$	0.5-6	5.4 - 8.5
CVD 溅射等	SiO ₂		10^{16}	2	4.0
CVD 溅射等	Si ₃ N ₄			5-30	6-8
CVD	Si _x O _y N _z		10^{13}	5-10	
Al 阳极氧化或等离子氧化	Al ₂ O ₃		$10^{12} - 10^{13}$	2-5	7.3
溅射、Ta 阳极氧化等	Ta ₂ O ₅		$10^9 - 10^{12}$	0.5-4	4-21

1^[2]),大致可分为两类:(1)自体氧化法;(2)非自体氧化法。前者主要有热氧化(与 Si 热氧化形成 SiO₂ 类似)、电解液阳极氧化和等离子氧化等方法。这些氧化膜的电绝缘性、附着性、膜厚均匀性及致密性较好,但耐化学试剂腐蚀性和抗高温性则较差。后者包括热分解、化学反应和等离子增强化学气相沉积法(CVD)制备的 SiO₂, Si₃N₄, Si_xO_yN_z 以及 Al₂O₃ 膜,这类绝缘膜的电绝缘性、抗化学试剂腐蚀性和抗高温性较好,但绝缘膜-半导体材料间残余应力较大,另外,很薄的绝缘膜往往针孔较多。

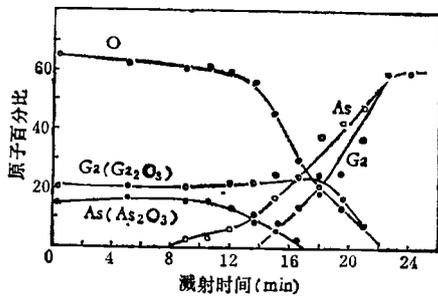
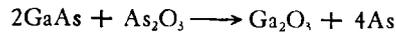


图1 在不含水的酒石酸-乙二醇溶液中用阳极氧化法制得的 GaAs 自体氧化膜组成深度分布^[3]

图1是我们在不含水的酒石酸-乙二醇溶液中用阳极氧化法制得的 GaAs 自体氧化膜的组成深度分布^[3]。我们用等离子氧化法制得的 GaAs 自体氧化膜的组成深度分布见文献[4]。氧化膜前面一部分称为介质区,后面一部分(介质区与衬底间)称为过渡区。通常,在自体氧化膜的介质区中, Ga₂O₃ 或 As₂O₃ 组分比较均匀,但 Ga₂O₃ 多于 As₂O₃; 在过渡区中,浓度变化陡,而且 As 过剩。在图1中,由于用了不含水的阳极氧化液,介质区中不仅 Ga₂O₃ 或 As₂O₃ 组分均匀,而且 Ga/As 比例接近于1,但在过渡区中 As 仍过剩。等离子氧化膜的过渡区中富 As 现象基本消除,但介质区中 Ga 含量仍大于 As 含量。一般认为,在水溶液氧化过程中,由于 As 在氧化物中有择优萃取现象,因此一些 As 从氧化物中析出并溶入电解液中,造成介质区中缺 As。为了解释过渡区中富 As 现象, Thurmond 等^[5] 认为,在热平衡状态下, As₂O₃ 和 GaAs 共存时前者是不稳定的,由下面

的反应式造成过剩 As 和富 Ga₂O₃:



非自体氧化法生长的薄膜,过渡区的组分也很复杂, Chang 等^[6]曾用等离子氧化技术使沉积在 GaAs 上的 Al 成为 Al₂O₃ 膜,俄歇电子谱仪分析结果表明,界面上的 As 堆积现象有所抑制,但 Ga/As 仍大于1,估计是 Ga 择优氧化所致。

有人曾用电子衍射测定过自体氧化膜的结构,为无定形或无定形-多晶结构,退火至一定温度后氧化膜由无定形向晶态转化。目前一般认为, Ga, As 和 O 形成无定形网状结构的准稳态化合物,但其详细结合方式尚不清楚。

二、绝缘薄膜的光学性质

通常采用喇曼散射和椭圆偏振光谱技术研究 GaAs 上绝缘薄膜的光学性质。绝缘薄膜的折射率和厚度常用椭圆偏振仪测量 ($\lambda = 6328 \text{ \AA}$)。对于 GaAs-绝缘膜界面处的非化学计量比过渡区的光学性质,也可以用椭圆偏振光谱进行估计。若仅考虑空气-绝缘薄膜-GaAs 体系(三相模型),由测量得到的 GaAs 上绝缘薄膜的椭圆偏振参数 ψ 和 Δ 可算得折射率 n 和消光系数 K 随光子能量的关系^[7]。为了确定界面组分, Aspnes 和 Theeten 等^[8]进一步考虑了四相模型,即空气-绝缘薄膜-过渡层-GaAs 体系,借助于有效介质近似,当两种材料 A 和 B 的介电函数分别为 ϵ_A 和 ϵ_B , 则其混合物 A_xB_{1-x} 的介电函数 ϵ 满足下述条件:

$$x \frac{\epsilon_A - \epsilon}{\epsilon_A + 2\epsilon} + (1 - x) \frac{\epsilon_B - \epsilon}{\epsilon_B + 2\epsilon} = 0$$

由计算结果与实验曲线的拟合,他们发现, 100 \AA 的过渡层中,有 50% 是氧化物, 25% 是未氧化的 GaAs, 25% 是无定形 As。

三、GaAs-绝缘薄膜的界面态密度

文献[1]和[2]汇总了用各种方法制备的 GaAs MIS 结构的界面态密度及其在禁带中的

分布. 界面态密度大致呈U型分布, 然而其数值和分布位置随绝缘薄膜的制备方法的不同而异. GaAs-绝缘薄膜的界面态密度 $> 10^{11} - 10^{12} / \text{cm}^2 \cdot \text{eV}$, 远较 Si-SiO₂ 系统高, 而且其形成机制也更为复杂. 关于界面态形成机制的研究大致可分为三类:

(1) 从半导体表面缺陷在禁带中形成局部能级来考虑. Spicer^[9] 为了解释 III-V 族化合物半导体的表面费米能级钉扎位置与表面吸附的原子种类无关, 提出了“统一模型”, 他认为, GaAs MIS 界面态分布, 是由象 Si MOS 结构那样的 U 型分布和表面 Ga, As 空位造成的高密度局域态重叠构成的, 如图 2 所示. 这一理论受到从事表面理论和实验研究工作者的重视.

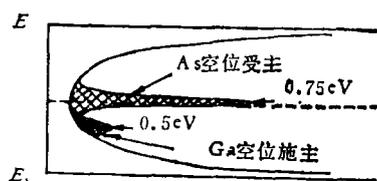


图 2 Spicer 的“统一模型”^[9]

(2) 根据 MIS 界面过渡层内化学结合方式和缺陷来讨论. 如上所述, 过渡层内往往 As 过剩, 已知晶态 As 是半金属, 非晶 As 是半导体, 禁带宽度约为 1.1eV, 于是在过渡层中可能形成陷阱能级(见文献[2]).

(3) Hasegawa 等^[10]认为, GaAs 表面氧化或淀积绝缘薄膜后, 表面数个原子层的排列周期性遭到破坏, 类似非晶态物质的无规势场起伏, 由 Anderson 局域态机构产生了界面态.

在超薄绝缘膜的 GaAs MIS 结构中, 测量和研究界面态相当困难. 最近, Morante 等^[11]的结果表明, 其数量级与一般厚度绝缘膜的 GaAs MIS 结构相近.

四、GaAs MIS 电容

Si MOS 电容经适当热退火, 几乎可显示出与理想 C-V 曲线相近的特性, 但 GaAs MIS 物理

电容(包括 MOS 电容)则相当反常, 主要是由于在积累偏压下, 会产生电容的显著频率色散和 C-V 曲线的滞后现象.

n 型半导体材料的 MIS 电容, 正常情况下, 在积累区应趋于绝缘薄膜电容 C_{ox} . 由于频率色散, GaAs MIS 电容值由低频时的 C_{max} 随频率增加而降至高频时的 C_{min} (图 3)^[10]. 考虑到 Si MOS 电容没有这种反常现象, 因此最初用绝缘薄膜介电函数的频率色散、半导体高阻层模型和畸变层模型等来解释 GaAs MIS 电容的频率色散. 经进一步研究, 目前普遍认为主要是界面能级(包括陷阱)所造成. Hasegawa^[10]曾在较大范围改变电导类型、载流子浓度及氧化膜厚度, 假设界面陷阱的密度和时间常数沿绝缘膜方向呈指数衰减分布, 用隧道模型可以解释实验得到的 GaAs MIS 电容电导的频率特性. 应该指出, 电阻率较低的绝缘薄膜容易产生频率色散, 实验中要将这种频率色散同上述 MIS 电容的频率色散区分开来是相当困难的.

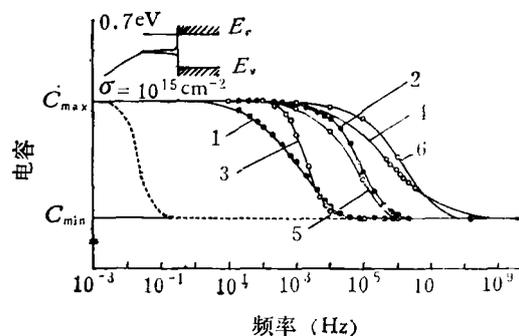


图 3 nGaAs MIS 体系中高正向偏置时电容的异常频率色散^[10]

(实验点线: 1. 阳极氧化, 未退火; 2. 阳极氧化, 退火; 3. Si₃N₄ O⁺ 注入; 4. Al₂O₃; 5. 等离子氧化; 6. Si₃N₄. 虚线: 理论计算, 用图上部的模型)

在 n 型和 p 型 GaAs MIS 结构中都曾观察到较大的 C-V 曲线滞后现象, 并且都是注入型的, 其中尤以 n 型 GaAs MIS 结构的滞后更为明显, 如图 4 所示^[12]. 这种滞后现象表明, 多数载流子从半导体注入到绝缘薄膜中被薄膜陷阱俘获. 造成滞后现象可能与 GaAs-绝缘膜界面处存在非化学计量比、富 As 过渡区及其

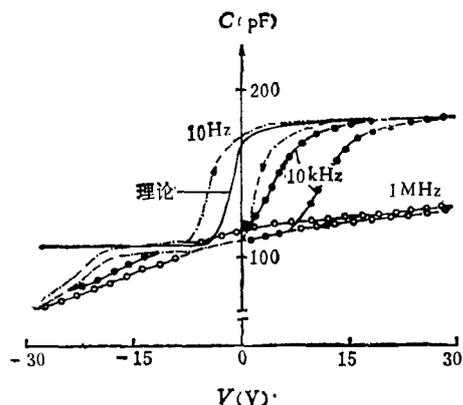


图4 nGaAs DC 等离子阳极氧化膜的 C-V 特性曲线^[12]
(氧化膜厚度为 1800 Å, C-V 测试时扫描速率为 100mV/s)

中可能有大量电子陷阱中心有关^[2]。Mimura^[13]测量了 GaAs MIS 电容的瞬态电流,发现界面处确有大量电子陷阱中心,一旦电子注入并陷在其中,将导致平带电压的漂移。

五、GaAs MIS 中载流子输运

绝缘薄膜中六种载流子输运过程或机制曾由 Sze^[14] 所总结。确定输运机构的方法,一般是将实测的 $I-V$ 和 $I-T$ 曲线与理论比较,如是 Schottky 发射,则 $\ln J-\sqrt{V}$ 是直线,如是隧道机构,则 I 与 T 无关。此外,绝缘膜的厚度、介电常数和势垒高度等也可间接用于分析输运机构。具体应用时,有两种方法,一种是将 MIS 作为一个整体来考虑,适合于较厚的绝缘膜,另一种是先考虑 M-S 中输运,然后计入绝缘膜的影响,适合于很薄的绝缘膜。

图 5 是厚度为 1800 Å 绝缘膜 GaAs MIS 的 $I-\sqrt{E}$ 关系曲线^[12],在低电场下电流输运呈欧姆性,高电场下呈 Frenkle-Poole 发射机构。可以说,图 5 是几乎所有厚膜 GaAs MIS 的典型结果。Frenkle-Poole 发射起因于陷阱中俘获电子的场致热发射,而陷阱能级可能就是绝缘膜过渡区中富 As 所造成。

不久前,我们仔细研究了超薄绝缘膜(膜厚 80 Å) GaAs MIS 中载流子输运^[3],支持了 Card 和 Rhoderick 载流子隧道穿过绝缘薄膜的模型。

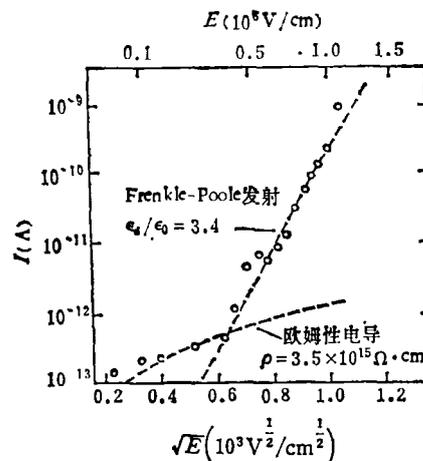


图5 n型 GaAs DC 等离子体阳极氧化膜的 $I-\sqrt{E}$ 关系曲线
(两段虚线代表两种不同的输运机构,氧化膜厚度为 1800 Å)

图 6 是我们实测的和理论计算的 Al-I(80 Å)-高掺 n GaAs 的 $\log I-\frac{1}{T}$ 关系曲线,两者十

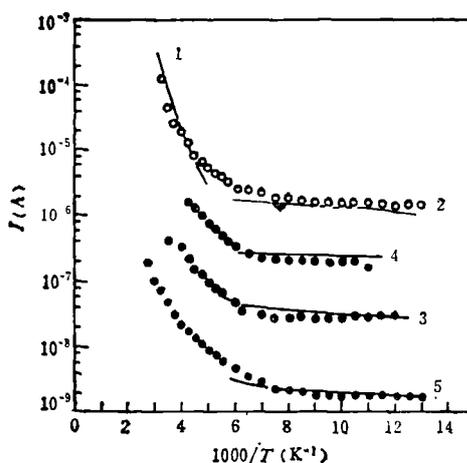


图6 Al-I-高掺 n 型 GaAs SBD $\log I-\frac{1}{T}$ 关系曲线^[3]

(I 层厚 80 Å, 金属 Al 面积为 $3.2 \times 10^{-2} \text{cm}^2$)

实验结果: $\begin{cases} \circ \text{正向}, V_F = 0.7V \\ \bullet \text{反向}, V_R = -1.5V \end{cases}$ I 层为 GaAs 自
体氧化物;

$\begin{cases} \bullet \text{正向}, V_F = 0.75V \\ \bullet \text{反向}, V_R = -1.5V \end{cases}$ I 层为 Al_2O_3 。

理论计算(实线):

1. T-F 机构, $V_F = 0.7V$, $\Delta E = 0.11eV$, $n = 1.59$;
2. F 机构, $V_F = 0.7V$, $\Delta E = 0.20eV$, $n = 1.15$;
3. F 机构, $V_R = -1.5V$, $\Delta E = 0.20eV$;
4. F 机构, $V_F = 0.75V$, $\Delta E = 0.30eV$, $n = 1.23$;
5. F 机构, $V_R = -1.5V$, $\Delta E = 0.30eV$ 。

(T 是热电子发射, F 是场发射, n 是理想因子)

分符合(实测和理论计算的 $\log I-V$ 关系曲线也很好符合,图略)。图 6 中的理论曲线是在各种 M-S 接触的经典输运中乘以一个载流子隧道穿过绝缘膜势垒的透射系数或透射几率

$$p = \exp \left[- \left(\frac{8\pi}{3} \right) \left(\frac{2m^*}{\hbar^2} \right)^{\frac{1}{2}} \Delta E^{\frac{1}{2}} d \right],$$

式中 ΔE 是绝缘薄膜的势垒高度, d 是膜的厚度。有趣的是,由 p 可以计算出引进薄绝缘膜后 M-S 势垒高度的增量 $\Delta\phi$, 与文献报道实测的 $\Delta\phi$ 相当接近。

六、GaAs-绝缘薄膜和 MIS 结构的应用

关于应用,可以举出以下两个方面:(1)利用 MIS 结构制备高速 MIS FET IC 及太阳能电池;(2)利用绝缘膜作器件表面钝化膜、离子注入后材料热处理的表面保护膜,以及选择扩散的掩蔽膜等。这里仅介绍第一方面的应用。

如前所述,由于表面费米能级的钉扎, P 型 GaAs 界面不易反型形成 n 沟道。曾报道用 Al_2O_3 、阳极氧化膜和掺 Ga 的 SiO_2 为绝缘膜制得了增强型 GaAs MISFET, 沟道的有效迁移率为 $1100-2240\text{cm}^2/\text{V}\cdot\text{s}$ ^[2], 但作者是在脉冲或交流激励而不是在直流偏置下观察 $I-V$ 特性的, 所以这种非平衡条件下测得的结果未必能真正反映 P 型衬底已经反型成 n 型沟道。

目前,人们比较感兴趣的是耗尽型 GaAs MISFET, 它所采用的绝缘膜有阳极氧化或等离子阳极氧化膜等,制得的 FET 其沟道有效迁移率为 $1200-5600\text{cm}^2/\text{V}\cdot\text{s}$ ^[2]。几年前, Yokoyama^[15] 试制出了 E/D 和 E/E 结构的 13 和 27 级 GaAs MIS FET 环形振荡器, 但以后一直未见有进一步的结果发表, 估计还没有取得重大突破。

GaAs Schottky 势垒太阳能电池有很好的短波长响应,但由于反向饱和电流较大,因而开路电压 V_{oc} 低,效率不高。在 GaAs 上生长薄氧化膜做成 MIS 结构的电池,其 V_{oc} 增加而短路电流不变,因而效率增加。例如, Stirn 等^[16] 用超薄绝缘膜(一般膜厚为 $20-40\text{\AA}$) 的 GaAs MIS Schottky 势垒电池,其 V_{oc} 达到 750mV (一般 GaAs Schottky 势垒电池 $V_{oc}=500-550\text{mV}$), 效率达 16% 。另外,在电解液-GaAs 太阳能电池中插入薄氧化膜 (EIS 电池), V_{oc} 可由原来的 590mV 增大到 640mV , 而短路电流和填充因子则没有变化^[17]。

参 考 文 献

- [1] 陈克铭、仇兰华,物理, **13-4**(1984), 212.
- [2] 长谷川英機、沢田孝幸,应用物理, **50**(1981), 1289.
- [3] 周勉、王渭源,物理学报, **33-11**(1984), 1485.
- [4] 陈志豪、俞凯声、王渭源,科学通报, **19**(1983), 1180.
- [5] C. D. Thurmond et al., *J. Electrochem. Soc.*, **127** (1980), 1366.
- [6] C. C. Chang et al., *J. Electrochem. Soc.*, **124** (1977), 922.
- [7] G. Lucovsky et al., *The Physics of MOS Insulators*, Pergamon Press Inc., (1980), 197.
- [8] J. B. Theeten et al., *J. Appl. Phys.*, **49**(1978), 6097.
- [9] W. E. Spicer et al., *J. Vac. Sci. Technol.*, **17** (1980), 1019.
- [10] H. Hasegawa et al., *IEEE Trans Electron Devices*, **ED-27**(1980), 1055.
- [11] J. R. Morante et al., *Solid State Electron.*, **26** (1983), 537.
- [12] L. A. Chesler et al., *J. Vac. Sci. Technol.*, **15** (1978), 1525.
- [13] T. Mimura et al., *Appl. Phys. Lett.*, **34**(1979), 642.
- [14] S. M. Sze, *Physics of Semiconductor Devices*, Wiley Interscience, (1969), 496: 2nd Edition (1981), 403.
- [15] N. Yokoyama et al., *IEEE Trans. Electron Devices*, **ED-27**(1980), 1124.
- [16] R. J. Stirn, Y. C. M. Yeh, *IEEE Trans Electron Devices*, **ED-24**(1977), 476.
- [17] R. Singh et al., *Solar Cells*, **3**(1981), 95.