

调制掺杂高迁移率晶体管

虞丽生

(北京大学物理系)

为了提高场效应晶体管的响应速度，在设计中希望采用迁移率高的材料。材料迁移率的大小决定于载流子的散射。一般在高温下，载流子主要被晶格振动所散射，即声子散射；而在低温下电离杂质的散射起主导作用。对于高掺杂的样品，即使降低温度也不能使迁移率提高。掺杂浓度为 10^{17} — 10^{18}cm^{-3} 的n型GaAs中的电子迁移率大约是 3000 — $4000\text{cm}^2/\text{V}\cdot\text{s}$ 左右。而p型GaAs中的空穴迁移率将更低。掺杂浓度降低会使迁移率升高。当掺杂浓度为 10^{13} — 10^{14}cm^{-3} 时，GaAs中的电子迁移率按照Brooks-Herring-Dingle理论的计算，在 300K 时约为 $10^4\text{cm}^2/\text{V}\cdot\text{s}$ ^[1,2]。而在十分高纯的GaAs中， 77K 时的迁移率应能高达 $10^5\text{cm}^2/\text{V}\cdot\text{s}$ 左右^[2,3]。但是，掺杂浓度降低后自由载流子的数目变得很少，电压降增加，消耗的功率就增加了。所以对于高速晶体管来说，迁移率和自由载流子浓度是两个矛盾的因素。一般用速度功率乘积来表征器件的这一特性。

1978年，在GaAs-Al_xGa_{1-x}As异质结界面的二维电子气的研究中发现的一些现象^[4]，可以解决上面所说的这一矛盾。

一、调制掺杂原理

所谓异质结，就是两种禁带宽度不同的单晶材料连在一起的结。由于所选用的两种材料晶格常数相近，在单晶生长过程中界面上的缺陷很少，可以看成是一块很完整的单晶体。在目前发展最成熟的GaAs-Al_xGa_{1-x}As异质结中，GaAs的晶格常数是 5.6531\AA ，而AlAs的晶格常数是 5.6622\AA ，相差只有 0.16% 。可以用外延的办法做多层的生长。单层的异质结

的能带图如图1所示。图1(a)为不掺杂时的GaAs-Al_xGa_{1-x}As异质结的情况。两种材料的禁带宽度之差为 $\Delta E_g = E_{g1} - E_{g2}$ 。Al_xGa_{1-x}As材料的禁带宽度 E_{g1} 和Al组分x值有关。

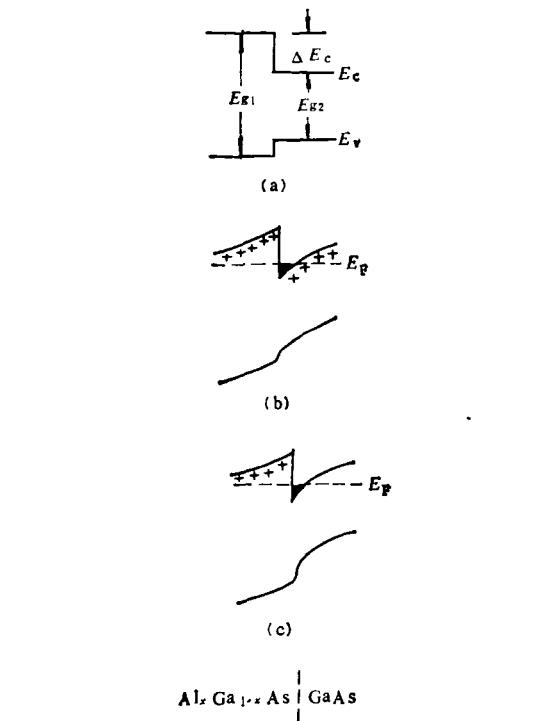


图1 Al_xGa_{1-x}As-GaAs异质结的能带图
(a) 不掺杂的异质结；(b) 均匀掺杂的n-n'异质结；
(c) 调制掺杂的GaAs-NAI_xGa_{1-x}As异质结

$$E_{g1} = E_{g2} + 1.247x \\ = 1.424 + 1.247x \quad (\text{eV}), \quad (1)$$

ΔE_c 和 ΔE_v 是异质结导带和价带的断续，显然有 $\Delta E_c + \Delta E_v = \Delta E_g$ 。已经有人从实验上证实，对于GaAs和Al_xGa_{1-x}As异质结， $\Delta E_c = 0.85\Delta E_g$ 。当 $x = 0.3$ 时， $\Delta E_c \sim 380\text{meV}$ 。图1(b)是均匀掺杂的n-N GaAs-Al_xGa_{1-x}As异质结的能带图。由于GaAs导带底的能量较

低, $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 中的电子就向 GaAs 层中转移, 而把电离杂质中心留在 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 层中。电子的转移在异质结界面附近造成了能带的弯曲。如果生长时只在 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 中高掺杂, 而把 GaAs 层做成高纯的, 这就是所谓的调制掺杂 (MD) $\text{GaAs}-\text{Al}_x\text{Ga}_{1-x}\text{As}$ 异质结。它的能带图如图 1(c) 所示。高掺杂的 N- $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 中的电子转移到 GaAs 中, 使得本征的 GaAs 具有很高的电子浓度。又由于 GaAs 是高纯的, 电离杂质散射中心很少, 电子的低温迁移率可以很高。这样, 原则上可以解决前面所提到的同时要求高迁移率和高载流子浓度的矛盾。

电子向 GaAs 中的转移在 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 一侧形成一个势垒, 而在 GaAs 一侧形成一个势阱。势阱的深度和形状以及电子波函数和能量本征值, 可根据量子力学原理进行计算。它将由同时解有效质量方程和泊松方程所得到的自治解给出。这些值都将和单位面积内转移过来的电子总数 (面电子密度) N , 有关。 N 愈大, 势阱愈深。势阱的宽度是很窄的, 大约为 100—200 Å 左右, 这些电子在垂直于界面的方向上的运动受到了势阱的限制, 它们的运动是量子化的, 这称为量子尺寸效应。根据一维势阱中的量子力学计算, 电子在垂直于界面的方向 (z 方向) 上的运动能量只能取一系列分立的值, $E_n = E_n, n = 1, 2, 3 \dots$, 加上 x 方向和 y 方向的运动能量后, 电子的总能量为

$$E = E_n + \frac{\hbar^2 k_x^2}{2m^*} + \frac{\hbar^2 k_y^2}{2m^*}, \quad (2)$$

k_x 和 k_y 是电子在平行于界面的平面内的 x 和 y 方向上的波矢。因为在 x , y 方向上可以自由运动, 所以它们是平面波的波矢。 m^* 是电子的有效质量。 GaAs 和 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($x < 0.38$) 的导带极值的位置是在 k 空间的原点上, 所以 m^* 是各向同性的。电子在势阱中的运动可以看成是在平行于界面的平面内的准二维运动。这时的电子称为二维电子气 (2DEG)。三维的态密度和 $E^{\frac{1}{2}}$ 成正比, 类似的计算得出二维情况下态密度和能量无关, 它是一个常数, 其值为 $m^*/\pi\hbar^2$, 这也是二维运动的一个特点。在准二

维运动中, 由于能量 E , 呈一系列分立的值, $E_n = E_1$ 的那些状态的总能量可以从 E_1 一直到无穷大, 这是因为它们在 x , y 平面内仍是自由运动的。而正因为它们只能在 x , y 平面内运动, 所以它们的态密度是常数, 为 $m^*/\pi\hbar^2$ 。它在图 2 上构成了第一子带。 $E = E_2$ 的那些

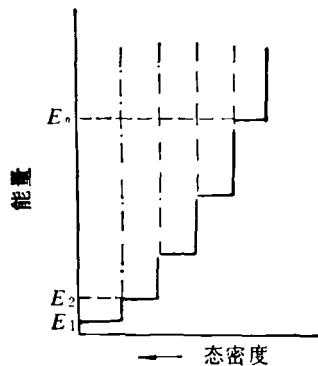


图 2 准二维运动中电子的态密度和能量的关系

状态的总能量可以从 E_1 开始一直到无穷大, 它们的态密度也是 $m^*/\pi\hbar^2$, 构成了第二子带。依次类推, 态密度和能量的关系由一系列的子带所组成, 呈阶梯形状, 而 E_n 则是每一个子带底的能量。第一子带又称基子带, 总能量低于 E_1 的状态是不存在的。当电子处在极低温度下, 且电子数量不多时, 电子只占据第一子带。第二子带又称第一激发子带。当温度较高, 或者电子数量较多时, 电子将会部分占有这一子带。

这种准二维运动的电子所经受的散射主要有下面几种:

(1) 晶格振动的散射: 与三维情况相似, 这种散射只在温度较高时才起作用。在 100K 以下时, 声子散射中起主要作用的是声学波引起的形变势产生的散射。它使迁移率和温度的关系呈 $T^{-\frac{1}{2}}$ 规律。在低温下, 这项散射变得很小。

(2) 界面粗糙度的散射: 由于二维电子气高度集中在异质结界面附近 100 Å 之内, 界面平整度对迁移率的影响较大。这要求生长工艺完善, 界面光滑平整。

(3) 电离杂质散射: 这是电子在低温下的主要散射机构, 由于调制掺杂异质结构已把电

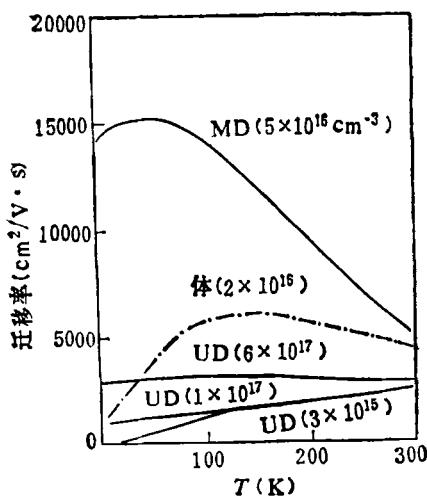


图3 调制掺杂异质结构的迁移率和温度的关系
(MD 为调制掺杂; UD 为均匀掺杂)

子和电离施主在空间上分开了, 散射大为减少, 因而低温迁移率可以提高很多。图3是第一个报道的调制掺杂异质结的迁移率和温度的关系^[4]。为了进行比较, 把体的和均匀掺杂的情况也标在图上。当温度由300K下降时, 由于声子散射的减少, 迁移率上升很快。但是到一定温度以后, 体GaAs的迁移率经过极大值而迅速下降。这是由于电离杂质的散射使迁移率具有 $T^{\frac{1}{2}}$ 关系。但调制掺杂异质结构却不受 $T^{\frac{1}{2}}$ 规律的限制, 当温度下降时, 迁移率继续上升, 在低温下可以达到很高的数值。据1983年报道, 5K下的迁移率已可做到 $2.12 \times 10^6 \text{ cm}^2/\text{V} \cdot \text{s}$ ^[4,5], 77K下可达到 $120000 \text{ cm}^2/\text{V} \cdot \text{s}$ ^[4,6], 室温下的迁移率可做到 $9200 \text{ cm}^2/\text{V} \cdot \text{s}$ ^[7]。

二维电子气的浓度是很高的, 可以由C-V法直接测出。面密度 N_s 一般可达到 $10^{11}-10^{12} \text{ cm}^{-2}$ 。图4是实验测得的调制掺杂异质结构的面电子密度和迁移率与温度的关系^[8]。当温度低于150K后, 面电子密度达到恒定数值。这一数值实际是由转移的电子数目所决定。在这样高的电子浓度下, 电子电荷将对电离杂质的电场起屏蔽作用。面电子密度 N_s 增加, 电离杂质的散射作用将减小, 因而迁移率应随 N_s 值的增加而增加。图5是用量子力学散射理论计算出的调制掺杂的GaAs-NAl_xGa_{1-x}As多层相

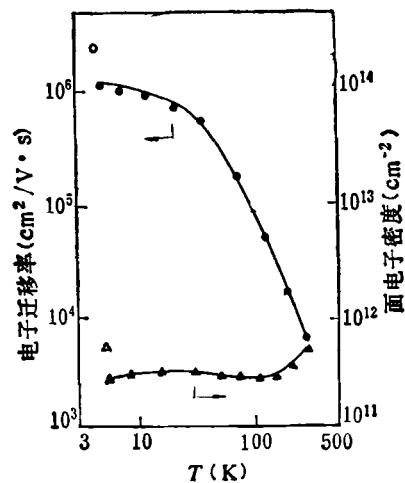


图4 调制掺杂 GaAs-Al_xGa_{1-x}As 异质结构的
迁移率和面电子密度随温度的变化
($d_i = 200 \text{ \AA}$, $x = 0.3$)

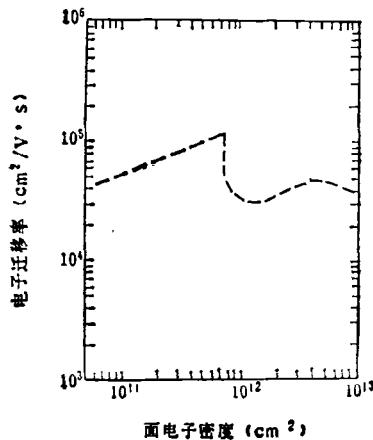


图5 GaAs-NAl_xGa_{1-x}As 异质结超晶格结构的
迁移率和面电子密度关系的计算曲线

间超晶格的迁移率和面电子密度的关系。在计算中考虑了界面粗糙度和电离杂质两种散射机构^[8]。在密度为 10^{12} cm^{-2} 处迁移率的突然下降是电子在子带间的散射所致。这时恰好是第一激发子带开始被填充。当 N_s 继续上升时, 迁移率再重新增加。实验上也确实看到迁移率随 N_s 的增加而增加。

由于库仑作用是长程作用, 电子又集中在界面附近, 界面另一侧的Al_xGa_{1-x}As中的电离施主对电子气的散射仍有可观的作用。为了解决这个问题又出现了一种改进的结构^[9]: 在掺杂的N-Al_xGa_{1-x}As层(约 $0.15 \mu\text{m}$ 厚)和做通

道的不掺杂的纯 GaAs 层(约 $1.0\mu\text{m}$ 厚)之间生长一层本征的 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 层将电子和电离杂质进一步隔开。本征的 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 层的厚度 d_i 有一个最佳值。当 d_i 增加时, 电子和电离施主的距离增加, 库仑作用减弱使迁移率增加。但是, 当 d_i 太大时, 会影响电子由 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 层向 GaAs 层的转移。降低界面上二维电子气的面密度 N_s , 因而也减少了电子气对电离杂质的屏蔽, 会使迁移率下降。 d_i 的最佳值和温度有关。图 4 所示的迁移率的曲线是 $d_i = 200\text{\AA}$ 时得到的数据。

$\text{Al}_x\text{Ga}_{1-x}\text{As}$ 中 Al 组分 x 值对迁移率也有影响。曾有人报道过^[10], 实验上的最佳值为 $x = 0.38$ 。最近又有人作了系统的实验^[11], 证明最佳值应在 0.25—0.3 之间。图 6 是迁移率及面电子密度和 Al 组分关系的实验数据^[11]。

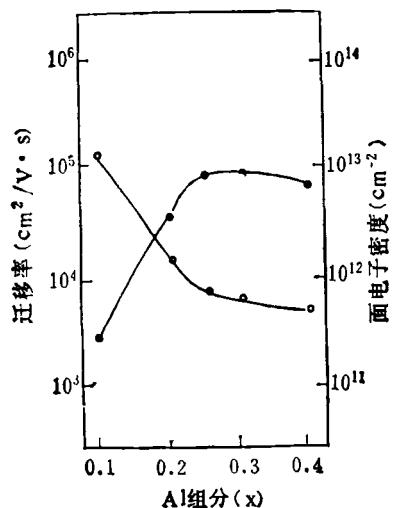


图 6 $\text{GaAs}-\text{NAl}_x\text{Ga}_{1-x}\text{As}$ 调制掺杂异质结构的迁移率和面电子密度与 Al 组分的关系
($d_i = 60\text{\AA}$, $N_D = 2 \times 10^{18}\text{cm}^{-3}$, 77K)

要想得到高迁移率的调制掺杂器件, 首先必需生长出如图 1 所示的界面上突变的异质结构。但是, 在生长过程中, 界面上的 Al 组分总是在一定的距离内变化。Al 组分由它的 10% 变到 90% 的距离 l 称为渐变长度。随着 l 的增加, 界面上的势垒和势阱都将逐渐被抹平^[12]。如图 7 所示, 当 $l > 300\text{\AA}$ 后, 势阱变得很浅, 界面上就不能形成浓度很高的二维电子气了,

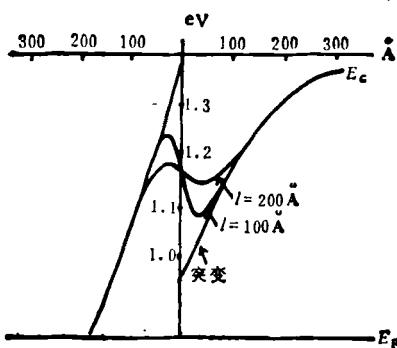


图 7 Al 组分的渐变对异质结界面势垒的影响

因而也无法获得高迁移率。

目前常用的生长异质结的工艺方法有液相外延法 (LPE)、金属有机化学气相外延法 (MO-CVD) 和分子束外延法 (MBE)^[13]。液相外延法在生长 $\text{GaAs}-\text{Al}_x\text{Ga}_{1-x}\text{As}$ 双异质结激光器上是应用得很成功的。但是, 因为它是溶液生长, 界面的组分不可能变化得那么陡, 渐变区 l 一般在 200 — 1000\AA 不等, 很难满足调制掺杂器件的要求。MO-CVD 可以生长较突变的结和很薄的超晶格结构, 渐变区 l 可以做到数十 \AA 。而 MBE 方法是近十年来才开展起来的一种制备材料的最新方法, 它对材料的成分、掺杂、厚度等都能控制到原子量级的精度。由 MBE 生长的样品的界面组分渐变范围为几个原子层, 它是生长突变异质结的理想的方法^[13]。

二、调制掺杂场效应晶体管的设计和性能

调制掺杂异质结构可以做成多层和单层。在平行于结的方向上都可得到很高的低温迁移率。但实验表明, 用单层的异质结作场效应晶体管更为合适。具体的做法大致是: 在半绝缘掺 Cr 的 GaAs (100) 衬底面上用 MBE 方法生长, 不掺杂的 GaAs 层, 其厚度一般为 0.8 — $1.0\mu\text{m}$ 。用 MBE 方法生长的纯 GaAs 层一般是 P 型的, 载流子浓度为 10^{14} — 10^{15}cm^{-3} , 这一

1) 请参阅: 林影达, 分子束外延的新进展, 物理, 13(1984), 449——编者注。

层是做场效应晶体管的通道。然后再生长一层不掺杂的 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($x \sim 0.3$)，厚度约为 60\AA 左右。紧接着再长一层高掺杂 Si 的 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($x \sim 0.3$) 层，厚度为 $500-800\text{\AA}$ ，掺杂浓度为 $2 \times 10^{18}\text{cm}^{-3}$ 。这一层的厚度要严格控制，不能太厚，要使这一层中的电子能全部转移到 GaAs 层中去，也就是使它完全耗尽，否则它将对二维电子气起旁路作用。有时为了做好欧姆接触，在这一层上再生长一层高掺杂的 n-GaAs，约 500\AA 左右。用 Au-Ge/Au 在 N-Al_xGa_{1-x}As (或 n-GaAs) 上作源极和漏极。用蒸发 Al 的办法做肖脱基门电极。为了使高频响应特性好，一般门都做得很短。

场效应晶体管有耗尽型和增强型两种。在调制掺杂场效应晶体管的结构上，两者的差别只在于 N-Al_xGa_{1-x}As 层的厚度。做成增强型时应将它减至 500\AA 左右。调制掺杂场效应晶体管的一些具体结构见文献 [14,15]。它们的特性曲线是类似的。图 8(a) 是耗尽型调制掺杂场效应晶体管的特性曲线^[16]。77K 下的跨导 g_m 比 300K 下的增长了三倍，这是由于低温迁移率增大的缘故。而对于普通的 GaAs 场效应晶体管 MESFET [图 8(b)] 就没有这种现象。晶体

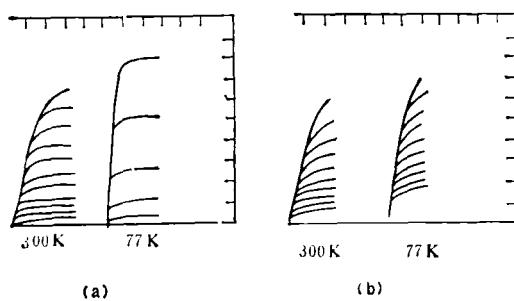


图 8 高迁移率晶体管和普通场效应管特性曲线的比较
(a) HEMT; (b) MESFET

横轴为漏极电压(1V/格)，纵轴为漏极电流(20μA/格)，
门电压每步 0.2V

管的高速容量是和电流增益与带宽的乘积 f_T 有关， $f_T = g_m / 2\pi C_{gs}$ ， g_m 为跨导， C_{gs} 为门和源之间的电容。 g_m 增大三倍意味着速度的增加。图 8(a) 是做成的第一个 HEMT 的数据，低温迁移率还不够大，目前已可做到室温下

$g_m \sim 300\text{ms/mm}$ 。对 HEMT 的设计和研究发展很快，绝缘栅式结构的场效应晶体管(MJSSFET)^[15] 以及双异质结型调制掺杂晶体管(SD-DH-FET)^[17] 等相继出现，使 HEMT 器件的性能在不断提高。

高迁移率晶体管可以集成到高功能逻辑线路上去，近年来美国和日本都进行了大量的工作^[17-22]。曾报道^[23]，1981 年由 HEMT 做成的逻辑线路，在 77K 下的传输延迟已远比 Si 器件或普通的 GaAs 器件低，为 17.1ps ，可以和约瑟夫森结的逻辑结构相比拟(13ps)。每个门的功耗约为 $100\mu\text{W}$ 。这个数字介于约瑟夫森结和 GaAs 的逻辑器件之间。但必须指出，HEMT 是在 77K 下工作的，能达到和约瑟夫森结在 4.2K 下工作同样的传输延迟，已经很有实用价值。而 1982 年又报道，用调制掺杂样品做出来的环形振荡器的传输延迟在室温下可达到 16.7ps ，而在 77K 下为 12.8ps ^[18,19]。1983 年报道在 300K 下已可做到传输延迟为 12.2ps ，速度功率乘积达到 13.6fJ ^[20]。而且，由于 MBE 可以大面积地生长均匀薄层，可指望在不久的将来实现高迁移率器件的大规模集成。

三、研究调制掺杂异质结的意义和展望

研究调制掺杂异质结不但具有广泛的实际意义，而且还有深远的理论意义。因为异质界面上的电子气是作准二维运动，它具有许多理论特点，例如在准二维情况下电子的子带结构、元激发、跃迁、高电子浓度下的多体问题、二维的运输理论、散射等都是固体物理中的新的研究领域。1980 年，K. von Klitzing^[24] 在测量 Si-MOS 器件表面和异质结界面的二维电子气的低温 Hall 效应时发现：Hall 电阻随着磁场的增加或者随 MOS 器件栅电压的增加(相当于面电子密度增加)而出现一些平台，平台上的 Hall 电阻值以极高的精确度正好等于 h/ie^2 ， $i = 1, 2, 3 \dots$ ， i 是一些整数， h 是普朗克常数， e 是电子电荷。这一事实提供了一个新的

测定基本物理常数的方法，并且可以用它来作为电阻的计量标准。人们从低温强磁场下的二维系统分裂成的朗道能级以及态的局域化理论出发，正确地对它进行了解释。这种效应称为整数量子 Hall 效应。1982 年，D. C. Tsui^[25]等又发现在更纯的样品和更高的磁场下，异质结界面二维电子气的 Hall 效应中出现了一些相当于 $1/3, 2/3 \dots$ 等分数值的平台，这就是分数量子 Hall 效应。这一发现立刻在固体理论界产生了巨大的反响。人们进行了大量的理论工作，以求解释这一按过去的理论所不能理解的现象。分数量子 Hall 效应成为近两年来固体理论和半导体物理领域内最热门的方向之一。到目前为止，利用多体效应理论已做了一些成功的解释，这无疑是固体物理方面的一种进展。

除此之外，由于降低了电离杂质的库仑散射，对声子散射的研究是很有利的。

还有人提出了一维系统的设想，这种一维系统可以在 $\text{GaAs}-\text{Al}_x\text{Ga}_{1-x}\text{As}$ 上用多层 MBE 外延并结合精细光刻来实现。根据一维系统中电子散射的动量和能量守恒原理，原则上在低温下可以达到十分高的迁移率 ($10^6-10^8 \text{ cm}^2/\text{V} \cdot \text{s}$)，这对做高频器件是很有利的。由于散射的减少，可以得到很大的电子自由程，可望对电子的运动进行空间调制，因而可做成固体速调管、固体行波管等器件。对此，有人已做了实验尝试，做成了缺陷很少的量子阱线 (QWW)，并测量了它们的光学特性^[26]。

在研究这种准二维电子气的高场迁移率时还发现，已转移到 GaAs 中的电子被电场加热，能量升高，可能再返回到 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 层中去而出现负阻现象^[27]。利用这种效应可以做成振荡器件。不过这时是电子在实际空间的转移，而不是象耿氏效应那样，电子只是在动量空间的转移。

现代大规模集成电路愈来愈向薄和细方向发展，低维系统的理论会愈益显示其重要的作用。这方面的工作目前受到极大的重视，正在迅速开展，无论在理论上还是在应用上都将开

辟一个新的领域和途径。

参 考 文 献

- [1] H. L. Störmer et al., *Appl. Phys. Letter*, 33-7 (1978), 665.
- [2] R. L. Rode, *Semiconductors and semimetals*, 10 (1975), 71.
- [3] W. I. Wang et al., *Electronics Letters*, 17-1 (1981), 36.
- [4] M. D. Feuer et al., *IEEE Trans. Electron Devices Letters*, EDL-4 (1983), 306.
- [5] S. Hiyamizu, et al., *Jap. J. Appl. Phys.*, 22-10 (1983), 609.
- [6] M. D. Feuer et al., *IEEE Trans. Electron Devices*, ED-30-11 (1983), 1587.
- [7] K. Lee, et al., *Jap. J. Appl. Phys.*, 23-4 (1984), L230.
- [8] S. Mori and T. Ando, *J. Phys. Soc. Japan*, 48-3 (1980), 865.
- [9] T. J. Drummond et al., *J. Appl. Phys.*, 52-3 (1981), 1380.
- [10] T. J. Drummond et al., *J. Appl. Phys.*, 52-2 (1982), 1028.
- [11] J. Saito, et al., *Jap. J. Appl. Phys.*, 22-2 (1983), 79.
- [12] L. J. Van Ruyven et al., *Phys. of Semiconductors Inst. Phys. Conf. Ser.*, 43 (1979), 769.
- [13] A. Y. Cho and K. Y. Cheng, *Appl. Phys. Letter*, 38-5 (1981), 360.
- [14] S. Hiyamizu et al., *Jap. J. Appl. Phys.*, 20-4 (1981), L245.
- [15] T. Hotta, H. Sakaki, H. Ohno, *Jap. J. Appl. Phys.*, 21-2 (1982), L122.
- [16] T. Fujii and K. Nanbu, *Jap. J. Appl. Phys.*, 19-5 (1980), L225.
- [17] K. Inoue and H. Sakaki, *Jap. J. Appl. Phys.*, 23-2 (1984), L61.
- [18] M. D. Feuer et al., *IEEE Trans. Electron Devices Letters*, EDL-4(1983), 377.
- [19] M. Abe T. Mimura N. Yokoyama and H. Ishikawa, *IEEE Trans. Electron Devices*, ED-29 (1982), 1088.
- [20] C. P. Lee et al., Proc. 41st. Ann. Dev. Res. Conf., (1983), IIA,7.
- [21] S. J. Lee et al., *IEEE Trans. Electron Devices Letters*, EDL 5 (1984), 115.

(下转第 362 页)