

吸除工艺

宗祥福

(复旦大学材料科学研究所)

五十年代，硅单晶以不出现孪晶及小角晶界作为晶体缺陷的合格标准，当时曾认为若能消除位错，那么就在根本上满足了器件制造的需要。六十年代，Dash 拉晶工艺在生产中推广，使无位错硅单晶较普遍地用于器件制造，此时发现原先的想法过于简单^[1]。除了器件制造工艺过程中宏观应力引入的缺陷——滑移位错会影响器件制造外^[2]，无位错单晶中缺乏点缺陷的湮没机构及杂质聚集机构——位错，也会引起晶体生长及器件工艺过程中出现过饱和点缺陷及工艺沾污，从而使带入的重金属杂质原子聚集，形成了线度为微米、亚微米级的各种微缺陷（如表 1 所示），给器件制造带来新的危

表 1

缺陷名称	漩涡缺陷	氧沉积团	浅底蚀坑	氧化层错
形成原因	原始单晶中过饱和及间隙原子空位及碳	原始单晶中过饱和及氧的沉积物	原始单晶中由于工艺过程而引入的金属沉积物	热氧化过程中界面处过饱和间隙硅原子在硅片表面缺陷（如表面损伤、沾污、浅底蚀坑、氧沉积等）上沉积

害^[3~9]。工艺沾污引入的各种重金属杂质，除了作为载流子产生一复合中心及凝结成微缺陷浅底蚀坑之类外，更由于缓饰缺陷及表面富集加剧了它们的影响^[6]。所有这些都曾给无位错单晶的使用带来了一定的困难。七十年代，集成电路崭露头角并逐步发展为半导体制造的主流。集成电路制造工艺与其他机械制造工艺最大的区别，在于人们无法对组成集成电路的部件修复或更换，每块集成电路制造成功都意味

着它的组成元器件有 100% 的制造合格率，如 16K RAM 器件要得到 50% 的合格率，单个元器件必须达到 99.998% 的合格率。

微米级元器件制造成功是发展大规模集成电路(LSI)和超大规模集成电路(VLSI)的关键，而原来不予重视的各种微缺陷对微米级元器件都会带来致命的影响。集成电路中微线条以及元器件高合格率要求综合在一起，使前述的无位错硅单晶疵点显得更为突出。再加上 LSI 和 VLSI 对硅材料提出的极为苛刻的高少子寿命要求，也是不能仅靠改进拉单晶工艺予以满足。这就推动了各种研究控制微缺陷及杂质的吸除工艺工作的开展，并成为发展 LSI 及 VLSI 生产中在硅材料和硅工艺领域内的重要基础研究^[1,7,8]。

各种吸除工艺的实质都是利用杂质-杂质、杂质-缺陷、缺陷-缺陷的相互作用来控制点缺陷的引入，或将点缺陷、金属杂质聚集到硅片的非电活性区域，以减少或消除它们的危害。

吸除工艺很多，有磷、硼吸除，背面损伤吸除，应力膜吸除，氯吸除，多晶吸除及氧本征吸除等。下面分别对它们的方法、效果及机理作些介绍。

一、磷、硼吸除工艺

在一定条件下硅片中重金属杂质会在磷、硼扩散区内聚集。不论采用什么扩散工艺，在硅片内扩入高浓度(10^{20} — $10^{21}/cm^3$)磷、硼杂质都能产生吸除效果，使 p-n 结合格率显著增大^[1]。图 1 给出了重金属杂质在磷扩散层中的分布^[9]以及吸除后少子寿命相应显著增大的情况^[9]。双极型电路制造过程中衬底硅片热氧化

后，重金属杂质沉积形成的浅底蚀坑会成为外延层错的核化中心。在衬底硅背面扩磷或硼来吸除重金属杂质，就能减少或消除这些浅底蚀坑，从而能有效地控制外延层错。在硅片背面扩磷也能抑制表面氧化层错的生长^[10,11]。磷、硼吸除特别是磷吸除是目前人们最常用的吸除工艺。

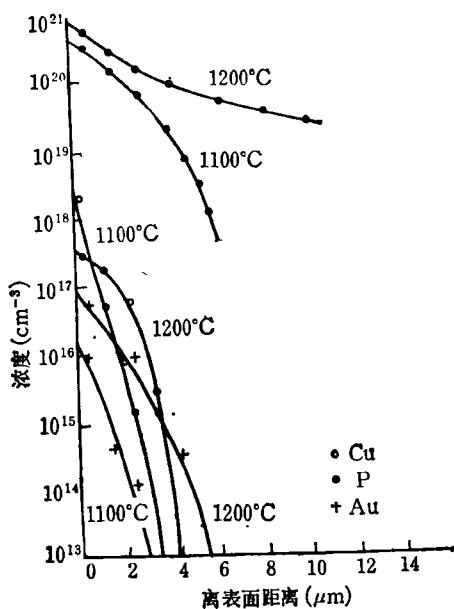


图 1

早期曾把磷、硼吸除误认为是重金属杂质在硅及磷(硼)硅玻璃(扩磷、扩硼时形成)间的分凝，因此有人试图在硅片上形成 V_2O_5 、 PbO 等薄膜来吸除硅片中的重金属杂质，后经采用用户瑟福背散射及中子活化等技术，仔细分析了吸除硅片中重金属杂质的分布才否定了这种解释。硅片在扩散炉中经受高温处理时，氧化铝管炉芯中扩散出来的杂质以及石英管本身扩散出来的杂质都会引起硅片表面重金属杂质沾污。磷硅玻璃或硼硅玻璃中存在的重金属杂质就是来源于这种沾污。而磷或硼扩散层中的重金属杂质却来源于硅片，所以真正起吸除作用的是磷、硼扩散层。对扩散层的吸除作用也曾有两种机理解释。一是高浓度的磷、硼扩散在硅片中引入高密度的失配位错。它们不仅可以成为重金属杂质的聚集机构，也是各种点缺陷的湮灭机

构。失配位错的密度和延伸深度与扩磷或硼的浓度、深度分布有关。因此，这种论点可以解释扩散温度及时间对吸除效果的影响，但失配位错模型很难解释磷吸除效果优于硼吸除，更不能解释当不存在失配位错时磷扩散仍具有吸除效果等实验事实。此外 L. Baldi 等人曾发现在硅片中扩磷也可能引起 p-n 结漏电流增加的现象。这也是失配位错模型无法解释的问题。而另一个增强溶解模型^[9,12]却能解释迄今磷、硼扩散遇到的所有实验事实。

铜、金等重金属杂质在硅中是两性杂质。以金为例，室温条件下在硅点阵中处于替代位置表现为受主行为，而在处于间隙位置上它又表现出施主行为。在磷、硼扩散区中，金处于替代位置时，与磷结成磷-金对，金处于间隙位置时，与硼结成硼-金对，这时，金在硅中的溶解度 Au^T 由间隙金溶解度 Au^i 、替代金溶解度 Au^s 及配对浓度 Au^p 三部分组成。实验与理论都指出，在高浓度掺杂硅中以配对溶解度为主，它大大超过间隙及替代溶解度，这就解释了金在磷硼扩散区的聚集情况。

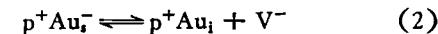
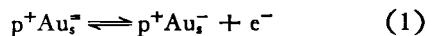
金在掺杂区域发生下列反应^[13]：



其中 D 表示掺杂原子，(+)(-) 分别表示施主态及受主态。若引入配对系数 K_p 来描写它们的平衡过程，则

$$K_p^i = AuD/Au^-D^+, \quad K_p^s = AuD/Au^+D^-$$

其中 K_p^i 、 K_p^s 分别表示金处于替代位置及间隙位置时的配对常数，理论计算指出 $K_p^i \gg K_p^s$ ，这就解释了磷吸除效果优于硼吸除的实验事实。若把配对过程解释为



(式中脚标 i,s 分别表示间隙位置及替代位置)，并假定存在一阈值能 E_h ，当 $(E_c - E_F) < E_h$ 时，金具有 Au^- 荷电态并按(1)式与磷结合成稳定的磷-金对，此时扩磷层发生吸除作用；当 $(E_c - E_F) > E_h$ 时，金处于 Au^+ 荷电态，按(2)式，磷-金对解体，此时吸除作用消失。D. Le-crosnier^[13] 曾对不同掺磷浓度的扩散区在不同

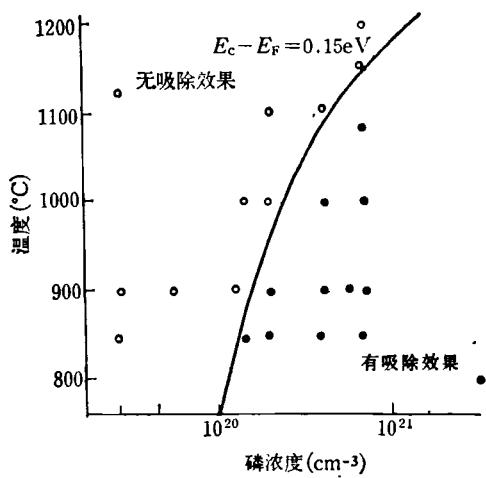


图 2

温度下的吸除效果进行了观察，得到如图 2 所示的结果。根据这些结果，他通过计算得到阈值能为 $E_h = 0.15\text{eV}$ 。这就可以解释 L. Baldi 发现的如下现象：用不同温度热处理扩磷硅片时 p-n 结漏电流会减少也会增加。这也就弄清了磷扩散吸除效果的可逆现象：对于有吸除效果的扩磷硅片，在特定温度热处理时会使吸除效果消失（当 $E_c - E_F > E_h$ 时）；同样，对无吸除效果的扩磷硅片，经过热处理（当 $E_c - E_F < E_h$ 时）后可再出现吸除效果。这还表明，对一定浓度的扩磷层，吸除效果取决于最终热处理条件而与它经历的热处理过程无关。R. L. Meek 等在提出增强溶解模型的同时，也强调在磷扩散区中存在金属杂质扩散系数降低的现象，这就更加强了金属杂质在扩磷层中的聚集。

在器件工艺过程中，硅片受到的热应力引起的滑移位错会使器件性能劣化，而采用磷吸除，则可使它们性能改善，这表明扩磷吸除工艺较下节介绍的损伤（晶格缺陷）吸除工艺有更好的吸除效果。

二、损伤吸除工艺

器件及电路制造大都只使用硅片表面几十到几百微米区域，若能减少硅片表面区域的重金属杂质及点缺陷，就能有效地提高器件合格

率。前面介绍的磷、硼扩散是利用杂质-杂质、杂质-缺陷的相互作用。本节介绍在硅片背面引入晶格损伤，通过缺陷-杂质、缺陷-缺陷相互作用进行吸除的工艺。目前硅片背面引入损伤的方法有机械损伤、离子注入损伤和激光辐照损伤等。

1. 机械损伤吸除工艺

用金刚砂或刚玉粉研磨或喷射硅片背面，或用钢针刻划硅片背面引入机械损伤。在器件制造工艺过程中的高温条件下，利用损伤引入的位错与杂质及点缺陷的相互作用，使重金属杂质到损伤区域聚集，点缺陷到此损伤区湮没，能产生良好的吸除效果。例如吸除后 p-n 结漏电流显著下降，硅片表面 Cu 浓度显著下降等^[14]。作者也曾注意到背面损伤与硅片表面灰雾及二极管合格率极为一致的对应关系^[14, 15]。也有人曾观察到背面损伤吸除可以减少硅片漩涡缺陷^[16]、氧化层错^[17]、外延层表面灰雾^[14]以及通过吸除衬底硅片的浅底蚀坑来减少外延层错的情况。此外也发现背面损伤吸除使硅片中间隙氧浓度变化的现象^[18]。

硅片表面研磨可看作如图 3(a), (b) 所示的磨料颗粒对硅片刻划的过程^[18]。图 3(a) 表示刻划沿研磨方向，图 3(b) 表示沿垂直方向。这种刻划在硅片表面留下一定深度的槽沟，而研磨产生的高温（高于 600°C）又使刻划过程引起滑移，在槽沟下部产生位错网络^[18]，槽沟与位错网络组成了损伤层。损伤层厚度与槽沟深度有关。有人测定损伤层厚度与槽沟最大深度成正比，比例系数与晶体晶向有关，与晶体生长方

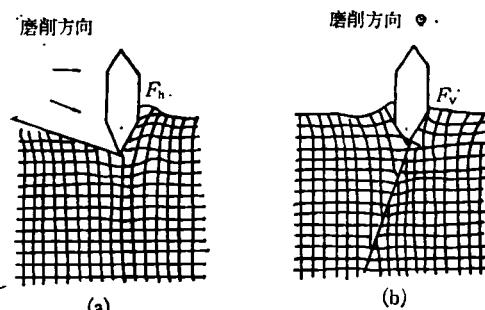


图 3

式、研磨方式及研磨速率无关^[18]。硅片背面的晶格损伤层与晶格高度完整的正面发生了点阵应力失配，造成硅片变形，通过化学腐蚀减少背面损伤层厚度可减缓或消除这种变形^[19]。例如，对20μm左右的损伤层，腐蚀掉1μm后就能有效地消除变形。在器件工艺过程中的高温条件下，损伤层中的位错会增殖，这些增殖位错会在硅片中延伸。当损伤层厚度大于20μm时，在1100℃条件下热处理两小时，可使增殖位错的延伸深度接近200μm。增殖位错进入了硅片电活性区域，会给器件制造带来危害，因此必须予以防止。用化学腐蚀方法将损伤层除去适当的厚度能减少这种延伸，一般除去0.5μm厚度即能消除增殖位错延伸过深的情况^[19]。

背面机械损伤工艺简单，成本低廉，效果良好，并可采用腐蚀措施克服它的一些缺点，如变形、磨料沾污、清洗困难及位错延伸等，所以它是各大厂商最乐于采用的吸除方法。尽管国际上开展了大量损伤层控制的研究工作，但因直接关系到经济利益，很少有介绍具体加工方案的文章报道^[20]。

2. 离子注入吸除工艺

离子注入硅片引起严重的晶格损伤，经高温热处理后在注入区域仍留有残余损伤。离子注入吸除就基于这些残余损伤区域中的晶格缺陷与杂质及点缺陷的相互作用。

残余损伤层中晶格缺陷是离子注入吸除效果的关键，它与注入离子的种类、注入剂量、束流、注入时样品温度及热处理温度等因素有关，C. E. Christdoulides 等及 H. J. Geipel^[21-23]等曾用电镜对离子注入硅片热处理后残余损伤的晶格缺陷作了分析，指出低剂量注入的晶格缺陷主要是带有1/3⟨111⟩柏格斯矢量的费兰克位错环，高剂量注入是以带有1/2⟨110⟩柏格斯矢量的位错为主，并且指出，唯有残余损伤层中出现1/2⟨110⟩位错时离子注入才能有良好的吸除效果。T. E. Seidel 等用背散射技术，对不同离子注入与扩磷吸除的效果作了比较，指出在相同能量、剂量及热处理温度条件下，离子半径(r)与硅原子半径(r_s)的失配率决定了残

余损伤的大小，从而决定了它的吸除效果。离子注入时硅片温度升高有碍于缺陷的形成而不利于吸除^[24]，在不影响硅片温升的情况下增大注入束流有利于吸除^[24]。注入样品的热处理温度必须高于600℃，以防止发生固相外延从而减少残留缺陷^[25]，但过高的热处理温度会使损伤层发生再结晶，从而降低缺陷密度，不利于吸除，图4给出了Ar离子注入后硅片经受不同温度热处理得到的吸除效果^[24]。

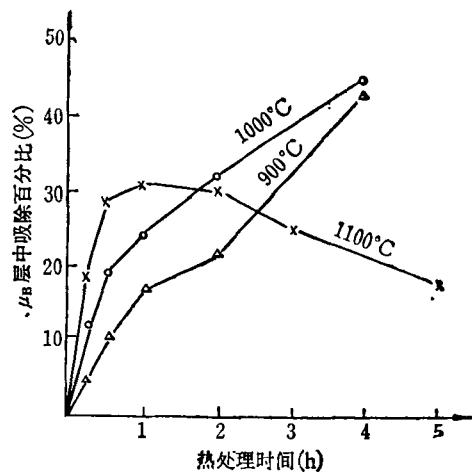


图 4

H. J. Geipel 等人^[23]曾用不同剂量，分别对硅片注入¹³²Ze⁺，⁸⁴Kr⁺，⁴⁰Ar⁺，¹¹B⁺等各种离子在热处理后残余损伤层中的缺陷结构及其吸除效果进行了研究，指出影响吸除的决定因素是残余损伤层中1/2⟨110⟩位错的密度，其中¹³²Ze⁺，⁸⁴Kr⁺由于质量较大，在相同注入剂量条件下吸除效果优于⁴⁰Ar⁺，¹¹B⁺，如在硅片表面生长50nm氧化层，并使注入离子穿经氧化层后进入硅片，那么由于有反冲氧一并进入硅片而明显地降低能产生吸除效果的临界注入剂量。过高的注入剂量会使吸除效果下降，其原因很可能是由于注入离子在1/2⟨100⟩位错处聚集，从而降低了位错吸除能力^[22]。以往许多人都认为注入剂量必须使硅片注入区域呈现无定型才能有吸除效果，但H. Runge 等^[23]和H. J. Heipel 等^[23]的实验结果都指出，这不是必要条件。

尽管离子注入设备昂贵而使生产成本增

高，但由于它工艺沾污少，能用于器件制造过程，使它仍是器件生产者很乐于采用的吸除方法。

3. 激光吸除工艺

激光辐照硅片表面，可使硅片发生熔融，在熔融冷却固化过程产生的热应力会在硅片中引入晶格缺陷，改变激光功率，调节相邻扫描斑点的交叠程度，可以改变引入缺陷的密度及延伸深度，C. W. Pearce^[26] 等人首先采用连续输出 Q 开关控制功率为 8W 的 Nd:YAG 激光器，研究了激光引入损伤的吸除效果。他们控制斑点交叠程度分别为 0, 30%, 70%，辐照后硅片经 1100°C 湿氧化一小时测定缺陷密度分别为 $3 \times 10^4, 6 \times 10^5, 1 \times 10^6/\text{cm}^2$ ，缺陷在硅片上延伸深度分别为 5, 20, 250 μm。在交叠为 30% 的辐照条件下，观察吸除效果，得到背面未辐照区域正面浅底蚀坑密度高达 $10^6/\text{cm}^2$ ，而背面辐照区域正面浅底蚀坑密度为零。三极管合格率也由 33% 增加到 57%, 67%, 77%。L. E. Katz^[27] 等曾用中子活化分析证实了激光引入损伤对重金属杂质的吸除效果，并认为在经过各次高温处理之后，这些损伤仍能保留，使激光引入损伤在整个器件工艺过程中都有吸除作用。P. M. Sandow 研究了不同功率连续输出氩激光引进损伤的吸除效果，只有当氩激光功率大于 13W 时才有明显的吸除效果。

激光吸除与离子注入吸除十分相似。但由于它引起的缺陷易于调节而优于离子注入吸除，因而在发展 LSI, VLSI 中引起了人们更大的兴趣。

三、氯吸除工艺

热氧化过程中引入氯化物 (HCl , C_2HCl_3 , $\text{C}_2\text{H}_3\text{Cl}_3$) 不仅能改善氧化膜质量，而且能抑制氧化层错的生长。图 5 给出了引入 0.2% $\text{C}_2\text{H}_3\text{Cl}_3$ 后，再在 1200°C 下氧化两小时及四小时时表面氧化层错长度沿深度的分布。图 6 给出了已带有氧化层错的硅片在氧化过程中掺入不同量 HCl 所引起氧化层错长度的变化。由此可知，

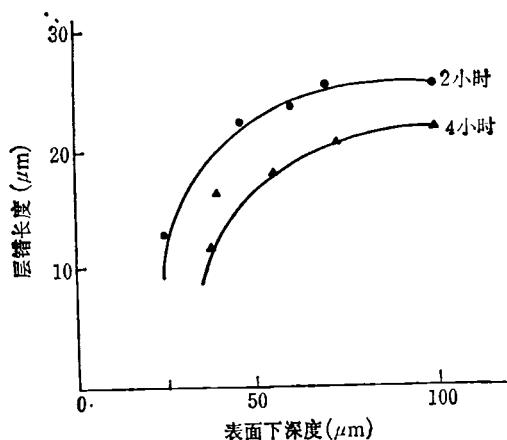


图 5

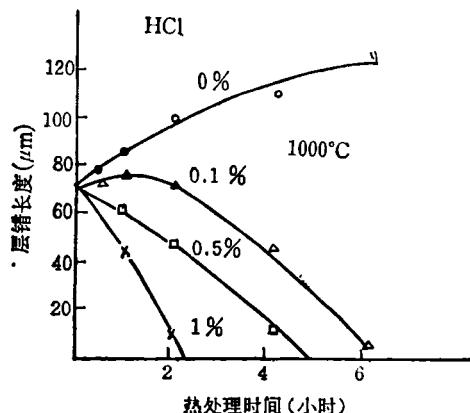


图 6

掺氯氧化不仅能抑止氧化层错的生长，而且能使原有的氧化层错消失。L. E. Katz^[27] 等人曾用中子活化分析观察了热氧化过程掺入 HCl 对过渡金属的吸除效果。掺氯氧化既能抑制氧化层错，又能吸除金属杂质，所以它能有效地提高少子寿命^[28]。

硅片热氧化时，在硅-二氧化硅界面处硅原子不断地转化为二氧化硅分子，这种转化引起了分子体积增加并挤压硅晶格，挤压使硅-二氧化硅界面处成为间隙硅原子发射源。过量的间隙硅原子在各种核化中心（表面损伤、沾污、金属沉积团、漩涡缺陷等）处沉积形成间隙型的非本征层错-氧化层错。氧化过程中引入氯化物后，由于氯对硅点阵的轻微腐蚀作用，为硅-二氧化硅界面提供了大量空位。晶格挤压引起

的过量间隙硅原子受到这些空位的调节，使氧化层错的生长受到压制。当空位浓度超过间隙硅原子浓度时，原有的氧化层错会因吸收过量的空位而收缩以至消失。

高温条件下，存在着硅片中的金属杂质从硅片中扩散出去的外扩现象。在掺氯氧化过程中，氯不仅与石英管和氧化铝炉管中扩散出去的金属杂质，并且也与硅片中扩散出去的金属结合成各种金属氯化物，并被炉管中氧流带出，所以它不仅减少了外界沾污，也有吸除硅片中金属杂质的作用。金、铂由于不能形成稳定的氯化物因而吸除效果较差，铬、铁由于穿透氧化膜的本领较差，只有当氧化层极薄时才有良好的吸除效果，铜则不受上述二因素限制，所以掺氯氧化对铜的吸除效果最为明显。

四、氧本征吸除工艺

在对硅中氧及微缺陷研究基础上发展起来的氧本征吸除工艺，由于它的高功效而被誉为发展 LSI 和 VLSI 的有力武器，并成为当前研究得最广泛的吸除工艺^[4,7,29-32]。

其它吸除工艺都要通过对硅片进行外部加工（如扩散、损伤）或通过外界因素（加入氯化物）来产生吸除效果，而氧本征吸除工艺是靠硅片内固有的氧形成氧沉淀而产生吸除效果，所以在名称上冠以“本征”二字。

CZ 单晶由于拉晶过程的坩埚沾污，晶体中氧含量可高达 $2 \times 10^{18}/\text{cm}^3$ ，在器件制造的高温过程中，氧不仅引起硅单晶电参数（电阻率、少子寿命）不稳定，也会因过饱和形成各种氧沉淀团。它的结构、形态、线度及密度不仅与氧含量、热处理温度、热处理时间有关，而且与碳含量及先前所经过的热处理情况有关。这是一个极为复杂并有待研究的问题。对此问题有兴趣的读者可参阅文献[33—35]。

对特定的硅片经过特定的热处理，可以使硅片内由氧沉淀形成的体层错、位错环出现如图 7 所示的剖面分布，硅片表面几十微米区域是缺陷密度极低的清洁区，而体内是高密度的

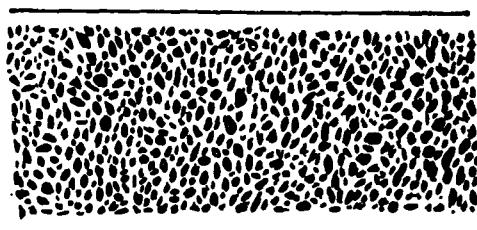


图 7

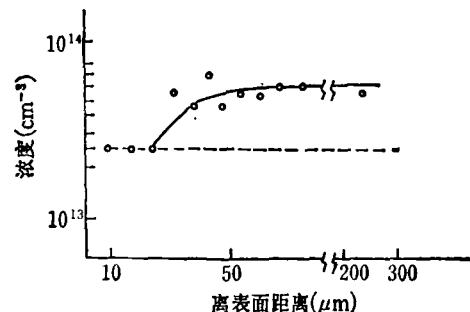


图 8

体层错及位错环。利用这些晶格缺陷在硅点阵中引进的应力，可以吸除重金属杂质原子及湮没点缺陷，从而保证了清洁区（电活性区）的高质量。图 8 给出了相应硅片中金的剖面分布^[36]。吸除后，硅-二氧化硅界面处载流子产生寿命显著增大^[37]。由此可证实氧本征吸除的工艺效果。更有意义的是体内高密度缺陷及重金属杂质聚集使体内成为载流子的低寿命区域，这就减少了 LSI, VLSI 电路使用时的软误差，同时也减弱了限制集成度提高的寄生效应，这些都是其它吸除工艺无法与之比拟的优点。

要获得如图 7 所示的微缺陷分布，最可靠的方法是采用高温-低温-高温热处理系列。首先将抛光的硅片在 1100—1200℃ 之间高温下进行热处理，使硅片表面氧扩散出去，在表面形成低氧区域。根据电路最大结深和反向偏置时势垒推移，确定所需清洁区的宽度，然后参照氧的扩散系数和原始硅片的氧含量，定出高温热处理的温度及所需时间。将经过高温处理的硅片再在 750—900℃ 范围内热处理几小时到几十小时，使硅片内部形成线度为 10^2 — 10^3\AA 的氧沉淀物。此时表面是低氧区域，氧的过饱和度不足而不会发生沉积。最后，再在 1000—1500℃

范围内热处理几小时到几十小时，使体内氧沉积进一步增长到 10^3 — 10^4Å ，并形成体层错及位错环。

如前所述，氧沉积是一个牵涉到许多因素的复杂过程，要保证热处理工艺的重复性，不仅需要对氧的沉积过程有较透彻的了解，而且对单晶的氧、碳含量及氧的分布有较好的控制。此外也要注意间隙态氧减少引起硅片机械强度下降。这就增加了使用氧本征吸除工艺的困难，但同时也进一步推动了硅中氧、碳杂质行为及等氧拉晶工艺的研究。

五、其它吸除工艺

1. 氮化硅吸除

采用高频溅射或CVD技术，在硅片背面生长一层氮化硅，利用氮化硅与硅片的膨胀系数失配引入的内应力可作为重金属及点缺陷的吸除机构^[36]。

2. 多晶吸除^[6]

作者在研究机械损伤吸除工艺时，曾注意到金属杂质在机械损伤层的极表面区域富集，推断出增加晶格畸变引入应力及增加吸除位置有利于吸除。在此基础上，作者首先提出用在硅片背面生长多晶硅，利用杂质在晶粒间界聚集来吸除金属杂质。晶粒间界增加了晶体的表面积，就会成为点缺陷的良好的湮灭条件。作者通过实验证实了这些效果，一些单位采用此工艺后，电路制造合格率也有明显提高。

在分别介绍了各种吸除工艺后，我们也应看到各种吸除工艺的共同点，那就是，作为吸除工艺必需具备下列三条件：

(1) 必须有一吸除区，并要求这吸除区与杂质亲和势大于硅晶格与杂质亲和势，以使硅片中杂质在吸除区聚集，可用分凝系数K来描述亲和势的差异：

$$K = 1 + (n_G/n_{Si}) \exp(-\Delta F_G^\circ/k_B T),$$

式中 n_G 、 n_{Si} 分别为吸除区域或硅片中可供杂质原子栖息位置的密度， ΔF_G° 为杂质处于二区域中引起的自由能差异， k_B 是玻尔兹曼常数。由

此式可知，吸除区域中可供杂质原子栖息的位置密度愈多(n_G 愈大)，温度愈低，自由能差异愈大，则分凝系数K也愈大，有利于吸除。

(2) 吸除区域中吸除位置总数

$$N_G = \int n_G dV$$

与吸除杂质原子总数 N_i 相比必须满足

$$N_G \gg N_i,$$

以保证有较彻底的吸除。以扩磷吸除为例，扩磷区域中磷的面密度约为 $10^{15}/\text{cm}^2$ 。当硅片中金属杂质浓度为 $10^{14}/\text{cm}^3$ 时，相当于面密度为 $0.05\text{ cm} \times 10^{14}/\text{cm}^3 = 5 \times 10^{12}/\text{cm}^2$ ，能满足 $N_G \gg N_i$ 条件，故可以保证充分地吸除。

(3) 杂质聚集过程可理解为扩散过程，因此吸除工艺必须有一热处理过程，以使杂质原子扩入吸除区域聚集。根据吸除区域与活性区域的距离来确定一合适的热处理温度和时间。热处理温度高，杂质扩散系数大，但根据分凝系数K的讨论可知温度高不利于吸除，所以必须二者结合，选择适当的热处理温度及热处理时间。

吸除工艺有二种使用方法：一是在器件制造前采用，以提高硅片质量，称为预吸除；另一是在器件工艺过程中作吸除处理，称为工艺中吸除。不同吸除工艺和吸除使用方式各有优、缺点。随着集成电路要求的日益提高，常将各种吸除工艺及方式结合使用^[29]，以取长补短，取得更好的效果，这可称为综合吸除。

参 考 文 献

- [1] S. Prussin *Solid State Tech.*, 24-7(1981), 52.
- [2] 宗祥福，国外电子技术，No. 9 (1978), 64.
- [3] 宗祥福、陆桂康，电子材料，No. 2 (1989), 3.
- [4] 宗祥福，电子与自动化，No. 5 (1989), 1.
- [5] J. R. Mowkovski, *Solid State Tech.*, 24-7(1981), 44.
- [6] C. W. Peace et al., *Semiconductor Silicon*, (1981), 705.
- [7] R. A. Craven, H. W. Korb, *Solid State Tech.*, 24-7(1981), 55.
- [8] H. R. Huff, T. L. Chin, *J. Electrochem. Soc.*, 126-7(1979), 1142.
- [9] J. L. Lambert, M. Reese, *Solid State Electron.*, 11-11(1968), 1055.

- [10] R. A. Rozgonyi, R. A. Kushner, *J. Electrochem. Soc.*, **123**-4(1976), 570.
- [11] G. A. Rozgonyi et al., *J. Electrochem. Soc.*, **122**-12 (1975), 1725.
- [12] R. L. Meek, T. E. Seidel, *J. Phys. Chem. Solids*, **36**(1975), 731.
- [13] D. Lecroisier et al., *J. Appl. Phys.*, **52**-8(1981), 5090.
- [14] 宗祥福、闵清、王谷彬,电子科学技术, **10**-12 (1980), 28.
- [15] 宗祥福、冯冠华,电子科学技术, **9**-12 (1979), 14.
- [16] C. L. Reed, K. M. Mar, *J. Electrochem. Soc.*, **127**-9(1980) 2058.
- [17] G. A. Rozgonyi et al., *J. Electrochem. Soc.*, **123**-12 (1976), 1910.
- [18] Y. Takano et al., *Semiconductor Silicon*, (1981), 743.
- [19] 宗祥福、任云珠、杨清河,电子科学技术, **12**-12(1982), 22.
- [20] 阿部 孝夫,安部 靖彦,应用物理(日) **51**-2(1982), 117.
- [21] C. E. Christdonlides et al., *Appl. Phys. Lett.*, **30**-7 (1977), 322.
- [22] H. J. Geipel, W. K. Tice, *Appl. Phys. Lett.*, **30**-7 (1977), 325.
- [23] H. J. Geipel, W. K. Tice, *IBM J. Res. Develop.*
- [24] M. J. T. Lo et al., *J. Electrochem. Soc.*, **128**-7 (1928), 1569.
- [25] H. Runge, H. Wörl, *Phys. Stat. Sol. (a)*, **45**-2 (1978), 509.
- [26] C. W. Pearce, V. J. Valeckes, *J. Electrochem. Soc.*, **126**-8(1979), 1436.
- [27] L. E. Katz et al., *J. Electrochem. Soc.*, **128**-3 (1981), 620.
- [28] R. D. Esquede, M. D. Das, *Solid State electronics*, **23**-7(1980), 741.
- [29] 大塚 英雄,中村 正克,渡辺 正晴,日経エレクトロニクス(日), No. 8 (1981), 138.
- [30] 宗祥福,电子与自动化, No. 5 (1982), 1.
- [31] 岸野 正剛,电子材料(日)增订本, (1980), 20.
- [32] 宗祥福等,电子学报, **13**-1 (1985), 78.
- [33] Y. Matsushita et al., *Jap. J. Appl. Phys.*, **19**-2 (1981), 101.
- [34] F. Shimura et al., **129**-9 (1982), 2089.
- [35] H. Tsuya et al., *J. Electrochem. Soc.*, **129**(1982), 374.
- [36] S. Kishino et al., *Jap. J. Appl. Phys.*, **19**(1980), 466.
- [37] Y. Yamamoto et al., *Appl. Phys. Lett.*, **38**(1980), 195.

(上接第 387 页)

段,由于其具有高分辨的特点,因此简并四波混频在光谱学的应用中,有其独特的价值。

参 考 文 献

[1] A. yariv, *IEEE J. Quantum Electron.*, QE-14

- [2] P. F. Liao, et al., *Appl. Phys. Lett.*, **32**(1978), 813.
- [3] D. Bloch and M. Ducloy, *J. Opt. Soc. Am.*, **73** (1983), 635.
- [4] Haueiren, *Opt. Commun.*, **28**(1979), 183.
- [5] P. F. Liao, et al., *Phys. Rev. Lett.*, **39**(1977), 1473.
- [6] D. G. Steel and J. F. Lam, *Phys. Rev. Lett.*, **43** (1979), 1588.