

半绝缘多晶硅薄膜技术

王云珍

(华东师范大学电子系)

摘 要

本文简要介绍半绝缘多晶硅薄膜技术在半导体领域中应用的两个方面: 钝化膜和硅-半绝缘多晶硅异质结。着重阐述了半绝缘多晶硅的钝化机理, 以及它在半导体器件中应用的工艺过程。采用半绝缘多晶硅钝化膜, 可以制成无沟道截止环的 CMOS 电路, 以获得高集成度、高场阈值电压和高可靠性的 MOS 器件; 可以使双极型 npn 和 pnp 晶体管的可靠性提高, 而且具有更高的击穿电压。

半绝缘多晶硅薄膜技术是日本 Sony 公司的 T. Matsushita^[1] 等人在 1975 年首先提出来的。他们在多晶硅中掺入氧原子以增加薄膜的电阻率, 故又称为掺氧多晶硅。其电阻率可由氧含量的多少加以调节。在半导体器件中, 一般取在 10^8 — $10^{11} \Omega \cdot \text{cm}$ 范围。

掺氧多晶硅采用低压化学汽相淀积方法, 以硅烷 (SiH_4) 和氧化亚氮 (N_2O) 作为反应气体, 被氮气 (N_2) 携带通入反应室, 在 1 Torr 左右的低压和 650°C 温度条件下发生化学反应, 形成掺氧多晶硅直接淀积在衬底上。用这种方法制备薄膜, 一次内可装片多, 故能适应工厂大批量生产的需要。

半绝缘多晶硅薄膜技术的应用, 主要有二方面: (1) 钝化膜: 在高压 npn 和 pnp 晶体管以及 MOS 集成电路, 尤其是 CMOS 集成电路中采用它, 可以获得高场阈值电压、高集成度和高的可靠性^[2]; (2) 异质结: 半绝缘多晶硅是一种宽带隙的材料, 而且它的禁带宽度可随氧含量的增加而增加^[3]。半绝缘多晶硅-硅异质结晶体管电流增益比硅同质结晶体管大 5—50 倍^[4]。此外, 还可制造高转换效率的双异质结结构的太阳能电池^[5]。

一、半绝缘多晶硅的钝化机理

大多数半导体器件是一种表面器件, pn 结是用平面工艺做在硅片表面下很薄的一层 (约

几个微米)内, 因此为了使 pn 结特性不受外界环境的影响, 就需要在结面上有一层钝化膜作保护, 以使器件的性能稳定、可靠。一般常规工艺中采用二氧化硅作为钝化膜, 但是这种绝缘膜有一个很大的缺点, 它不能屏蔽外电场对器件的影响。一旦在二氧化硅上有电荷等沾污, 就会在硅衬底上产生表面沟道, 严重时将破坏结的特性, 导致器件失效。若用半绝缘多晶硅代替二氧化硅, 则因为它是半绝缘的, 能使由外界环境下感生的电荷不堆积在硅表面, 而是流入半绝缘多晶硅, 被膜中大量的 ($10^{17}/\text{cm}^3$) 陷阱所俘获, 从而在多晶硅中形成屏蔽外电场的空间电荷区, 使硅衬底表面的能带分布不受外电场的影响, 如图 1 所示。

正因为薄膜的半绝缘性, 膜中可以有电流流过, 因而缓解了势垒区表面电场, 从而提高了结的击穿电压, 所以它是高压器件理想的钝化膜。再加上膜是电中性的, 在 CMOS 电路中就更能显示它的优越性了。

二、半绝缘多晶硅薄膜技术在 CMOS 器件中的应用

CMOS 器件中最简单和最基本的电路单元是 CMOS 倒相器, 它是由一个 n 沟场效应晶体管和一个 p 沟场效应晶体管构成的。当电路中金属连线上的电压发生变化时, 二氧化硅绝缘层下面的硅衬底表面就会受到影响, 使表面出

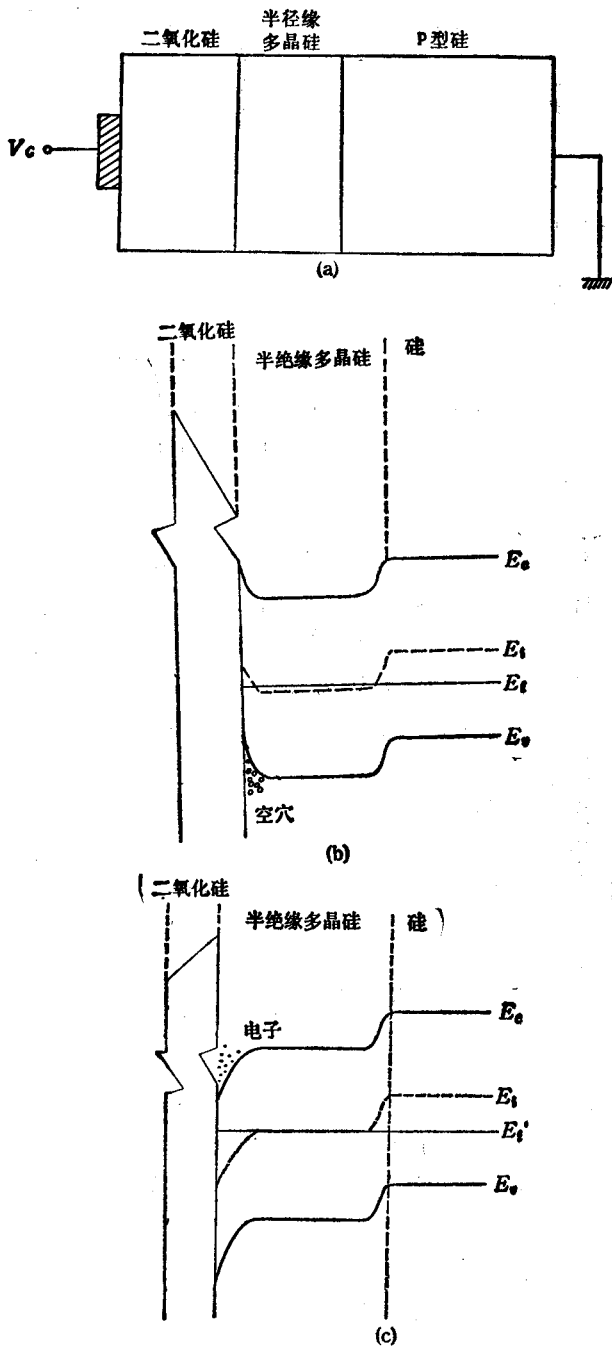


图1 能带图
(a) 结构; (b) $V_G < 0$; (c) $V_G > 0$

耗尽或反型,形成场区的表面导电沟道,也就使 CMOS 电路中 n 沟和 P 沟晶体管互相串扰,导致器件失效.因此,要在一片芯片上制作两种不同导电类型的 MOS 管,它们之间的电隔离就成为 CMOS 集成电路的重要问题.在中小规模 CMOS 集成电路中,一般采用沟道截止环结

构来解决电隔离问题.具体地说,就是在每个晶体管周围做一个与该晶体管源、漏掺杂类型相反的重掺杂环状结构(称为隔离环).例如,对 n 沟晶体管做 p⁺ 环,而对 P 沟晶体管做 n⁺ 环,并接上相应的电压.这样,就能有效地截断表面沟道,起到隔离晶体管之间的互串作用.然而,加上这种环结构后集成电路的芯片面积就增大了,也就使 CMOS 电路的集成度降低了.如果采用半绝缘多晶硅薄膜技术,则就不需要隔离环,可以做成无沟道截止环的 CMOS 集成电路.这种电路具有高集成度、高场阈值电压和高的可靠性.

制作无沟道截止环 CMOS 集成电路,只要在标准的 CMOS 工艺中在完成源、漏扩散以后增加半绝缘多晶硅淀积工艺,即第一步:漂去硅衬底表面所有的氧化层,第二步:生长 300—500nm 厚的半绝缘多晶硅膜,接着低温生长 400nm 二氧化硅,退火增密,然后再进行光刻开引线孔窗口等 CMOS 工艺.最终在器件表面形成金属-二氧化硅-半绝缘多晶硅-硅结构.

整个淀积工艺中不需要经过高温处理,不增加光刻次数,因此完全与铝栅 CMOS 工艺相容.这是半绝缘多晶硅薄膜技术在 CMOS 集成器件中应用的重要条件.

此外,把半绝缘多晶硅钝化技术用于铝栅 P 沟 E/DMOS 电路中,使电路的场开启电压达到 20V 以上,这是 MOS 工艺较难完成的.

半绝缘多晶硅薄膜技术已在 pnp 晶体管中得到应用.实践证明,这种晶体管不仅表面效应少,击穿电压高,而且经高温储存、功率老化后,器件基本参数不变.

- [1] T. Matsushita et al., *Jpn J. Appl. Phys.*, **15** (1976), Suppl. 35.
- [2] H. Mochizuki et al., *Jpn J. Appl. Phys.*, **15** (1976), Suppl. 41.
- [3] M. Hamazaki et al., *Solid State Commun.*, **21** (1977), 591.
- [4] T. Matsushita et al., *Jpn J. Appl. Phys.*, **20** (1981), Suppl. 75.
- [5] E. Yablonovitch and T. Gmitter, *Appl. Phys. Lett.* **47-11** (1985), 1211.