

固态器件和材料研究的新进展

——1993年国际固态器件和材料会议介绍

王 迅

(复旦大学应用表面物理国家重点实验室, 上海 200433)

一、概 况

1993年国际固态器件和材料会议于8月29日至9月1日在日本千叶举行。会议主要议题有:

(1) 硅分子束外延(第五届国际硅分子束外延会议作为本次会的一部分同时进行, 详细内容见本刊1994年第9期);

(2) 硅大规模集成工艺技术;

(3) 硅的表面科学与工程;

(4) 未来的存贮器件和工艺;

(5) 纳米结构电子学与半导体纳米结构物理学;

(6) 蓝光发射器件和应变层量子阱激光器。

其他的内容有:新器件, 0.1 μm MOSFET, 氧化层可靠性, 薄膜晶体管, 器件工艺, 外延生长, 器件设计, 光学器件, 电子器件, 异质结双极晶体管, 高电子迁移率晶体管, 共振器件, 新输运器件, 多孔硅, 超导等。

会议接受了365篇论文, 其中30%来自日本以外。会议的42篇邀请报告中, 来自日本和日本以外的各占一半。日本以外的国家和地区中, 论文数比较多的是: 美国(41)、德国(18)、中国台湾(16)、韩国(13)、瑞典(9)、中国大陆(9)、英国(8)。

会议还用两个晚上组织了五个专题讨论会, 其内容为:

(1) 京(千兆)位以后的超大规模集成技术;

(2) 神经元器件的未来展望;

(3) 高失配体系及其器件应用;

(4) 对超快电学和光学器件的挑战;

(5) 用原子和分子进行操作。

二、大会报告的内容

三个大会报告的简要介绍如下:

1. 《材料的挑战》(德国马普研究所 H. J. Queisser)

这篇报告的主题是: 材料与器件结合的重要性。过去物理学家对材料是排斥的, 例如在30年代以前, 物理学家常常把他们所研究的材料抽象出来或理想化成为一个规则排列的点阵中电子的运动。但从第一个晶体管发明以后, 情况有了变化。对材料的提纯和纯度的追求是从半导体开始的。其他的材料则追随其后。以玻璃石英的光学损耗为例, 从古埃及到现在的数千年中, 约降低了六个数量级。在损耗随年份的变化关系中, 出现两个平台。使平台值开始急剧下降的原因是用类似于半导体的技术来改进玻璃石英的纯度, 现在的纯度已进一步提高到半导体级, 使得它在通信中得到重要的应用。现在已流行这样一种见解: “对材料科学家来说最重要的问题是材料, 而对器件工程师来说最重要的问题也是材料。”

接着, 报告人介绍了在半导体材料生长、表征等方面的几个他认为是重要的进展:

在淀积技术方面, 有: (1) δ 掺杂技术; (2) 用反射率各向异性谱仪来实时监控 MBE 和 MOCVD 的外延生长; (3) 新的液相外延(LPE)

技术 (LPE 原来由于石墨舟同衬底直接接触存在着沾污和精确控制的问题。但现在已有很大改进,可以在 III—V 族和 SiGe 生长中做 δ 掺杂。日本人和德国马普研究所在 Si 上面的 SiO₂ 上开出方形窗口,用 LPE 在窗口中生长出 SiGe 或 Si,得到很漂亮的 TEM 原子像); (4)在 Si 片上制备硅氧烯 (Siloxane) (先在 Si 上外延 CaSi₂,然后用水处理,能获得可以很好控制的硅氧烯,这是一种很有希望的硅基发光材料)。

在原子分辨的检测方面, X 射线驻波技术和 X 射线拓扑技术有很大发展。扫描隧道显微镜 (STM) 经过了很长的一段时间后才成为材料检测的手段。因为 STM 的放大倍数太大,在其视野内很难看到缺陷,除非是材料的缺陷密度很高。Queisser 回忆几十年前他在美国硅谷研究 Si 材料时,做电镜的人都不愿测他们的样品,因为当时电镜的分辨率不够高,所看的硅样品都非常平整,看不到什么缺陷,就没有兴趣了。STM 以前也有这样情况,但最近美国 IBM 的 Feenstra 等用 STM 在 GaAs 中看到 As 反位缺陷,这对 STM 作材料检测是一个重要进展。

在新材料方面虽发展了很多不同的新东西,但对于未来的量子器件来说最关键的是材料性质要有高度的均匀性,这并不是很多材料都能做到的。在德国斯图加特马普研究所的化学家们都抱怨材料学家,说在半导体材料中他们只用少数几种材料(最多也不过五种),而不是用几千种材料,而化学家能够制备的材料则有几千种。

2.《硅大规模集成的过去、现在和将来》(日本日立公司, M. Nagata)

这个报告回顾了 1952 年美国华盛顿召开的电子元件会议上 G. W. A. Dummer 提出电子元件集成的想法以来的历史,指出 MOSFET 对集成技术的发展起了关键的作用。第一个 MOSFET 是 D. Kahng 和 M. M. Atalla 在 1960 年制成的,它的沟道长度是 25 μ m,栅氧化层厚度超过 100nm。日本是在 1963 年制成

MOSFET 的。到 1993 年,全世界集成电路的销售金额估计为 610 亿美元,其中 78% 为 MOSFET 电路。

“VLSI 革命”的说法已出现在电子工业中。现在已经可以做到将一亿个 MOSFET 做一个芯片上。在今年的 ISSCC 上报导了用 0.25 μ m 光刻精度设计制造的 256Mb DRAM。预期到本世纪末用深亚微米 MOS 工艺可以做成 1Gb DRAM 和有 2000 个 MIPS 的 VLSI 处理器。1.5GHz 的 Si 功率 MOSFET 的性能达到数字式移动电话机的要求。DRAM 的市场和价格在 1992 年是: 1Mb 元件的月产量约为 8 亿只,每片的售价为 3 美元,4Mb 元件也已达 4 亿只,每片售价 12.11 美元,16Mb 的售价也只有 205 美元。在 80 年代中, Si VLSI 市场的年增长率是 14%。虽然到目前为止,这种增长趋势仍在持续,但它是建筑在比较简单和容易的方法上,即仅仅把器件愈做愈小。报告人认为这种令人兴奋的时代已到了尽头,因为从技术上 VLSI 将面临它在尺寸和速度上的基本限制,从经济角度,如果将本年度产量的增长(即本年的产量减掉去年的产量)除以去年的投资数作为投资效率,则日本五大半导体公司的投资效率逐年下降,最近 3—4 年已经趋于零,即半导体工业将变为无利工业。

展望未来,报告人认为除了从材料、器件、电路和系统的发展来克服目前 VLSI 的极限外,还必须考虑 IC 的基本特征和人们对 IC 的需要是什么。IC 的基本特征是在一个芯片上用同一套工艺实现所需要的功能。将来的 IC 技术仍需具备这一特点。但对用户来说,则并不关心芯片的先进程度,他们只需要所得到的功能。例如,他们需要的是手表、收音机、文字处理机来报时、听音乐和打印材料,而不管其芯片是不是 1 Gb DRAM 或 1000MIPS RISC 处理器。这意味着电子工程师以后应当更加注意发展功能而不是仅仅在缩小尺寸上下功夫。

3.《量子电子结构的新进展》(美国加州大学 Santa Barbara 分校 J. L. Merz)

量子结构在物理上提供了许多新的有趣现

象,并为器件设计制造提供了新概念,但是它们的制备是一个很困难的问题。在这篇报告中介绍了一些制备量子结构的新方法。

在 UC Santa Barbara 的量子电子结构中心 (QUEST), 主要发展的是一种称为“盘型 (Serpentine)”超晶格的量子结构。这是在晶向略为偏离(100)的 GaAs 衬底上,依次外延 AlAs 和 GaAs 单层,形成在台阶面上的近于弯曲的量子线,在其线度上还可以呈周期变化,从而可以实现载流子的一维限制。

在其他的新方法中,有:在有机物中填充 GaAs 或其他半导体。在《Science》杂志最近一期的一篇文章中,将 GaAs 填充在具有中孔 (mesopore) 的分子筛中,达到 4nm 的线度,在 4K 下看到这种 GaAs 粒子的光致发光谱。

还有利用应变在 GaAs 上生长 InGaAs 的量子点,在光致发光谱中看到了这种量子点所对应的峰。

三、专题讨论的内容简介

1. 超快速电学和光学器件的挑战——将来的开关可能有多快?

这个专题要讨论的是:量子器件能否克服常规器件的开关速度极限?综合比较各种电子和光学器件(常规 Si 器件、约瑟夫逊器件、量子器件)开关速度的现状和每种器件开关速度的限制,并讨论下一代具有更快开关速度的器件的前景。

在会上发言的有八人。发言内容围绕着常规 Si 器件(包括 SiGe 器件)、量子器件(包括共振隧穿器件,HEMT, GaAs 集成电路,SET 等等)和约瑟夫逊器件三个方面。

对常规 Si MOS,物理的限制是载流子的饱和速度和器件的击穿电压,而实际上的限制因素主要是杂散电容。由于物理限制和实际限制因素的存在,Asada 认为常规器件的最终速度极限在亚皮秒以下已很难提高,用 BICMOS 不会比 Si MOS 快,Si 以外的材料也几乎具有相同的极限。

用 SiGe FET 是改进 Si MOSFET 速度的一种可能途径。用应变 SiGe 层作为沟道,可提高 pMOS 速度,但目前短沟道器件中只有 20—25% 的改进,因为 SiGe 层中的合金散射阻碍了迁移率的提高。新的发展是用 SiGe 缓冲层上生长应变 Si 层作沟道,避免了合金散射,利用应变减小 Si 沟中载流子的有效质量。IBM 的最新报道是 300K 时的电子迁移率可达到 $3000\text{cm}^2/\text{V}\cdot\text{s}$ 。

HEMT 器件目前的进展是 $0.1\mu\text{m}$ 沟道器件的频率已达 100GHz,进一步可望达到 300 GHz。在集成方面,DCFL 可做到 500K,25W。HEMT VLSI 能否实现?回答是肯定的。用 HEMT 器件的超级计算机已经工作了几年。在进一步降低成本方面,主要的进展是在 Si 衬底上做 GaAs HEMT。目前 $0.6\mu\text{m}$ HEMT DCFL 电路做在 Si 上和做在 GaAs 上的性能已经相近,只是前者的分散性大些。和 CMOS 相比,HEMT 的功耗在维持状态时要大几个数量级,这是一个重要缺点。

提高单电子晶体管的速度主要靠减小器件电容。它在 1993 年达到的水平是 10^{-15} — 10^{-16} F。用精细光刻估计可达到 10^{-17} F,将在三年以后实现。到 2003 年预计达到 10^{-18} F。但要实现室温工作,电容还要更小些。用 STM 已经实现了室温下的单电子隧穿,但还没有能够做成栅极,所以还不是晶体管结构。

对于所讨论的三大类器件,组织者还用调查表的方式征询报告人对下述问题的回答,部分人的回答意见归纳如下:

器件速度的物理限制: Si 器件是运输速度和强场效应,量子器件也一样,但 SET 则是 RC 时间常数,约为 10^{-13} s,约瑟夫逊器件的速率由 $\hbar/2\Delta$ 决定, Δ 是能隙,低温超导约为 0.2 ps,高 T_c 超导约 0.02ps。

器件速度的实际限制: Si 器件是沟道长度和基区宽度,量子器件则取决于制造一个 300 K 工作器件所能实现的尺寸,超导器件约为 1ps。

器件的优缺点是: Si 器件有先进的技术为

基础,可以很好集成,有巨大的市场,但在实现新功能方面可能性较小。量子器件有可能实现集成,在实现新功能方面的可能性最大,但市场很小。超导器件功耗很小,能够集成,但很困难,有一些新的功能,但市场是极小极小的。

何时能成为真正的器件,如果现在还不是的话?量子器件大约到2005或2010年,超导器件则或许是不可能的。

它是否在将来会处于主宰地位?Si器件是的,量子器件不会,但应当有这样的要求,超导器件则不可能。

2. 用原子和分子进行操作

其主题是:电子器件的进展表明,在研究领域中的制造技术已达到100nm线度,许多研究者报道了具有新功能的器件,它们的尺寸有的已接近10nm。对这些小结构在科学和技术上的兴趣不是在于扩展这种趋势,而在于发展新东西或新现象。在会上报告的都是日本人,他们来自NTT、日立、NEC、理光等公司,几个报告的内容是:原子层外延,偏析辅助生长Si,STM纳米制造,原子继电器晶体管(Atom Relay Transistor)。

原子层外延(ALE)主要用于制造量子器件,它可以实现完全层状生长,控制厚度到原子水平,并有突变的界面。它的缺点是:温度窗口非常窄,实现AlAs的ALE是不可能的,并且缺陷较多,有来自于非化学配比的本征点缺陷和来自MO源的C沾污等。采用ALE的办法还可以在GaAs表面生长一个单层的In,P来实现原子层钝化。原子层光刻的概念是在Si表面上用H进行饱和,在电子束照射下使选择的微区内H脱附,然后用其他淀积办法形成图形。在ALE中掺杂是一个非常困难的问题,迄今很少有人做。ALE中 δ 掺杂是可能的,但浓度控制很难。

偏析辅助生长(SAG)或用表面活性剂(Surfactant)是适用于Si-MBE的一种方法。它利用Sb,B,Al,As,Be等作为活化剂,减少表面扩散能,以增大Si,Ge原子在表面的扩散长度,压缩岛状生长,抑制Ge的偏析,以获得极

为陡峭的生长界面和外延质量。

STM-EBISED(电子束诱导选择腐蚀和淀积)是一种制造纳米结构的新方法。它利用STM的针尖对衬底进行腐蚀或在其上淀积纳米结构。它的主要特点是可以制备原子线度的结构,原则上利用化学反应可以对任何衬底进行刻蚀,也可以淀积任何材料。例如,用Cl原子对GaAs进行选择刻蚀,先将Cl₂吸附在GaAs表面,形成Cl的吸附层,将STM针尖在其上面扫描,加电场使电子隧穿,引起Cl和GaAs发生反应,在扫描的区域内实现了刻蚀图形。在Si(111)上选择淀积Cl,则是先将Cl吸附在整个表面,然后用STM的针尖靠近它,加脉冲电压使Cl发生场蒸发,剩下的部分便成为选择淀积的Cl。

在Si(111)表面用STM来搬动原子是日本理光(Riken)所完成的一项很漂亮的工作。人们在考虑有没有可能用一个原子来贮存信号。如果一个原子作为存贮器的1位(bit),则在1cm²上可以制造10¹³bit!理光的报告显示了用STM可以在Si(111)(7×7)再构原胞中的任一位置上提走一个原子,可以将这个原子重新淀积到原胞中的某一位置上。因此可以用STM针尖来修补Si表面上存在的原子缺陷。有趣的是,用针尖提走的原子,有时保留在针尖上,可以再淀积回去,有时却跑到不知什么地方去了。据他们统计,在提取的282个原子中,能再淀积回去的只有53个(19%),其余则丢失了。

用单电子隧穿的库仑阻塞效应做单电子晶体管(SET)一般只能在液氦温度以下工作。现在世界上已有三个组实现了室温下的库仑阻塞,都是用STM做的。有用液晶的,也有用金属颗粒等方法。似乎正在寻找做三端结构的办法。

日本日立公司的Y. Yada提出了一种纳米尺寸的开关器件,称为ART(原子继电器晶体管)。它的基本思想是:如果将原子排成一维的链,沿链的方向是可以导通的。在垂直于链的方向上放置一个称为开关栅的结构,对它

施加电压,可以将链上的一个原子移开,使链成为不导电的“关”状态。再用放在开关栅对面的一个复位栅,将这个原子重新吸回到链上,则恢复到导通的“开”态。这种晶体管还仅仅是一种设想,进行了理论模拟,实际制作还谈不上。由于 IBM 的 Eigler 和 Schweizer 已经用 STM 在 4K 下实现了原子开关,使得 Wada 等认为有可能用它来实现 ART。

3. 在京位以后的 Si LSI 工艺

当前 Si LSI 技术的巨大进展已实现了 256M 位的存储器,工程师们预计到本世纪末 1G 位存储器是可以实现的。但在此以后将会遇到棘手的技术难题。微加工技术要面临着集成上十亿个纳米尺寸的结构。有人说,器件尺寸最终限制大约在 0.1—0.2 μm ,它被采纳作为 1G 位水平 LSI 的基本规则。那么,有没有可能将现有的技术发展趋势外推到 G 位以上?或者我们是否需要修改这一趋势而发展一类新的 LSI 技术?或者现有的 Si LSI 技术已走到尽头,需要发明别的新技术,如系统或软件?在目前虽不可能有详细的和综合性的研究结果,但从互相对立的讨论中寻求未来的可能性。

4. 高失配体系及其器件应用

有一个很明确的研究目标是将高失配的半导体材料集成在一起,以实现 Si VLSI 之间的光互连。具体来说,主要是 GaAs 在 Si 上面。现在有好多种方法,主要讨论的是直接键合好,还是外延生长好。从讨论情况看,似乎外延生长目前占有优势。

5. 神经元器件的未来展望

神经网络作为一种新的信息处理范式引起了人们很大的兴趣。用 ULSI 技术实现其硬件是研究的一个重要领域。但是要使神经元芯片能实用还有许多问题等待解决。相信未来的人工智能系统是以诺曼型计算机和神经元系统的组合来实现的。那么,什么是最佳组合和神经元系统的主要作用?不需要编程就可以有学

习功能可能是其最大优点。但是,我们今天知道的学习算法是否已经有足够的力量?它们能学习的程度如何?怎样才能将学习算法植入芯片使它们能自己学习?这种学习状态的可靠性如何?假如一个神经元部件遗忘了它所学的东西,那么整个系统将会怎样?这些都是专题讨论中所希望涉及的内容。在会上对神经元器件持反对观点的人认为,用神经元器件所要达到的功能都可以靠计算机来实现。

后三个专题讨论会的内容,由于本人未能参加,无法在此介绍。

四、II—VI 族量子阱蓝色激光器的进展

在本次会议上有一个分组专门报告蓝色激光器。主要的进展情况大致是:

(1) 日本索尼公司已实现了室温连续激光发射。基本的结构仍是以 ZnCdSe/ZnSe 为量子阱,以 ZnMgSSe 作为包层。实现室温 CW 激光的关键是要减小载流子的过流(overflow)和降低工作电压。前者靠增加 ZnCdSe 中 Cd 的成分,使有源区与包层之间的能带偏移增大到 $\Delta E_g \geq 0.4\text{eV}$ 。后者是靠改进金属电极接触,用 Au-Pd 或 Au-Pt-Pd 来代替 Au。另外,进一步减小缺陷密度可能是未来的关键问题。目前索尼的室温 CW 蓝色激光器的工作寿命只有 1s。

(2) 在 CVD 中采用光助 MOCVD 实现了 ZnSe 中的 P 型掺杂,这是日本京都大学报道的。他们采用 $t\text{-}\beta\text{NH}_3$,其分解温度比 NH_3 来得低,掺杂浓度可达到 $5 \times 10^{17}\text{cm}^{-3}$ (SIMS 测量),C-V 法测得的载流子浓度为 $2 \times 10^{17}\text{cm}^{-3}$ 。并做了两种发光二极管,在 77K 下,CW 得到了蓝到蓝绿光发射,这仅是电致发光而非激光。但它终于打破了 MOCVD 生长宽禁带 II-VI 族半导体不能掺杂的障碍。