

高电子迁移率晶体管及其应用¹⁾

徐毓龙 周晓华 蔡式东 徐玉成

(西安电子科技大学技术物理系, 西安 710071)

简要介绍了高电子迁移率晶体管的基本原理、应用及近年来的进展。它具有的高速、高频、低噪声等优异性能,使它将成为未来的主流微波器件。

关键词 高电子迁移率晶体管, 半导体异质结, 能带突变

Abstract

The basic principle underlying high electron mobility transistors, applications and recent progress are discussed. Due to their excellent high speed and frequency as well as low noise performance these devices will dominate the future for microwave purposes.

Key words transistor of high electron mobility, semiconductor heterojunction, energy band discontinuity

一、从同质结器件到异质结器件

1. 同质结场效应器件和电路

70年代以来,金属-氧化物-半导体场效应晶体管(MOSFET)及其集成电路(MOSIC)在半导体器件和电路中占的比例越来越大。MOS器件和电路的优点是速度快、体积小、便于集成化。MOS的性能取决于沟道中载流子的迁移率 μ 、载流子的饱和速度 v_s 、栅电压对沟道载流子的调制效率 η 及器件尺寸(主要是栅长 L_g)等因素。由于化合物半导体砷化镓(GaAs)等的 μ 、 v_s 比硅的大几倍,实现MOS器件和电路的高速化,自然是要发展金属-绝缘栅-砷化镓半导体场效应晶体管(GaAs MESFET)和电路。比起Si MOSFET, GaAs MESFET的性能有很大的提高,但还是满足不了高速电子计算机、实时信号处理系统和低噪声微波放大器系统对它的性能提出的要求。

Si MOSFET和GaAs MESFET的核心

是同质p-n结。采用局部掺杂法在同一块半导体单晶的相邻两个区域分别掺进受主杂质和施主杂质而制成的P型(空穴)导电区和n型(电子)导电区,即构成同质p-n结。同质结器件和电路所采用的提高速度、降低功耗等性能的主要办法是缩小器件尺寸。现在半导体工艺最小线条已能做到 $0.1\mu\text{m}$ 。在一块半导体芯片上有 10^9 个晶体管的十亿位动态随机存取存储器(1Gb DRAM)的问世,标志着同质结器件和电路已接近它的物理极限。

2. 异质结及其器件和电路

随着分子束外延(MBE)和金属有机化学汽相淀积(MOCVD)技术的进步,半导体工艺已能制备几个原子层厚的完美单晶薄膜,并能把禁带宽度不同的半导体薄膜完美地做在一起,形成优质的多层结构,做成各种器件和电路。这种器件和电路的核心仍是p-n结,是异质p-n结,简称异质结。异质结中不同导电类

1) 国家教委资助项目。

型区域的材料是禁带宽度不同的半导体单晶,如最早实用化的 GaAs/Al_xGa_{1-x}As 异质结,就是由禁带宽度较小的 GaAs 和禁带宽度较大的 Al_xGa_{1-x}As 材料作成的。异质结器件和电路不但可用按比例缩小尺寸的办法来提高速度,改进性能,还可利用异质结的本质——两种材料的禁带宽度不同所带来的一系列特点来改善器件和电路的性能。

3. 异质结基础

(1) 异质结能带突变 ΔE_c 和 ΔE_v

能带图是描写半导体器件的有用手段。图 1 是 GaAs/(Al, Ga)As 异质结平衡导电图 [为了简便,下面用 (A,B)C 代替 A_xB_{1-x}C]。由于两种材料的禁带宽度不同,在异质结界面处禁带宽度发生突变,因而在导带边出现导带突变 ΔE_c 。同样,若画出异质结的价带图,在异

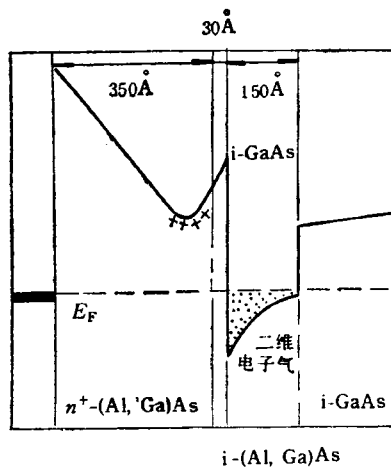


图 1 GaAs/(Al, Ga)As 异质结异带图及三角形势阱^[1]

质结界面由于禁带宽度发生突变,也会出现价带突变 ΔE_v (某些资料也称 ΔE_c 为导带不连续,导带阶跃;称 ΔE_v 为价带不连续,价带阶跃等)。Anderson 证明,能带突变和两种材料禁带宽度有关,即

$$\Delta E_c + \Delta E_v = \Delta E_g \quad (1)$$

可见,构成异质结的两种材料的禁带宽度之差 ΔE_g 越大, ΔE_c 和 ΔE_v 也就越大。根据 Vegard 定律,化合物半导体的混溶晶体 A_xB_{1-x}C 的禁带宽度 $E_g(A_xB_{1-x}C)$ 与二元化合物半导

物理

体 AC, BC 的禁带宽度 $E_g(AC), E_g(BC)$ 有关,即

$$E_g(A_xB_{1-x}C) = xE_g(AC) + (1-x)E_g(BC) + \alpha x \quad (2)$$

其中 α 是弯曲系数。由(2)式可见,在异质结中,选定材料后,还可通过改变组分 x 来改变禁带宽度,给器件和电路设计带来了更大的自由度。

(2) 二维电子气面密度 n_s

由于导带突变 ΔE_c 在异质结界面附近窄禁带半导体材料 (GaAs) 中出现了三角形势阱 V_z 。现代 MBE 或 MOCVD 制造的异质结的尺寸往往可与电子的德布罗意波长相比拟,电子在这个势阱中的运动遵守量子力学规律。由于势阱对电子在 z 方向运动的限制作用,电子在垂直于异质结界面方向的运动能量是量子化的,而在平行于界面的 xy 平面内运动的能量是连续的。电子在势阱 V_z 中运动的总能量为^[2]

$$E_i(k) = \left(\frac{\hbar^2}{2m_x}\right)^{1/3} \left(\frac{3}{2} \pi q F_z\right)^{2/3} (i + 3/4)^{2/3} + \hbar^2 \left(\frac{k_x^2}{2m_x} + \frac{k_y^2}{2m_y}\right), \quad (3)$$

$$i = 0, 1, 2, \dots,$$

式中 m_x, m_x, m_y 分别是电子在 z, x, y 方向运动的有效质量, k_x, k_y 分别是 x 方向和 y 方向的电子波矢量。 $\hbar = \frac{h}{2\pi}$, h 是普朗克常数。 F_z 是界面处的有效电场。由(3)式可知,每给定一个 i 值,由于 k_x, k_y 可连续变化,就形成一个能带,为和大块半导体的能带相区别,称其为子能带。

上面的描述说明,若温度不太高,电子热运动能量小于两邻近子能带的能量差,那么在第 i 个子能带内运动的电子,就只能在 xy 平面内运动。从这个意义上说,异质结势阱中的电子是作二维运动的,因而称其为二维电子气。在(3)式基础上可求出异质结中二维电子气的面密度 n_s ,

$$n_s = \left[\frac{2\epsilon N_d}{q} (\Delta E_c - E_{F2} - E_{F1}) \right]^{1/2}, \quad (4)$$

式中 q 是电子电荷量, ϵ 是窄禁带材料 (GaAs) 的介电常数, N_d 是宽禁带材料 (Al, Ga)As 的施主浓度, E_{F2} 是相对宽禁带材料导带边的费米能级, E_{F1} 是相对窄禁带材料导带边的费米能级。可见异质结导带突变 ΔE_c 越大, 二维电子气面密度越大。一般 n_s 的数量级为 $10^{11} - 10^{12} \text{cm}^{-2}$ 。

(3) 晶格匹配异质结和应变层异质结

异质结是由性质不同的半导体单晶薄层生长在一起构成的, 例如 GaAs/(Al, Ga)As 异质结是在 GaAs 单晶薄层上淀积完美的 (Al, Ga)As 单晶薄层构成的。这要求 (Al, Ga)As 和 GaAs 材料的晶格常数相同, 且晶格常数的温度系数也相同, 即要求两种材料晶格匹配, 以保证异质结结构完美, 穿过界面晶格连贯, 界面没有缺陷。这种异质结称为晶格匹配异质结。(Al, Ga)As 在任何组分 x 下都和 GaAs 匹配, 所以 GaAs/(Al, Ga)As 是晶格匹配异质结。

能满足晶格匹配要求的半导体材料为数有限, 因而晶格匹配的要求限制了异质结技术的发展。对 MBE 和 MOCVD 薄层半导体外延生长技术的深入研究发现, 当外延层和衬底层晶格不匹配时, 只要外延层的厚度小于临界厚度, 仍能得到晶格结构连贯完美的异质结, 只不过由于晶格不匹配在外延层中产生了应变, 这种异质结称为应变层异质结。

应变层异质结技术不但克服了晶格匹配异质结技术的困难, 而且由于应变对半导体材料性能的影响, 使异质结性能更好。应变对半导体材料的影响主要表现在两方面: (a) 材料禁带宽度发生改变, 使 ΔE_c 或 ΔE_v 增大; (b) 改变价带结构, 使空穴有效质量 m_h 变小, 空穴迁移率 μ_h 增大。

(4) Si/SiGe 异质结

现在广泛研究和应用的异质结都是用化合物半导体制备的。这些化合物半导体的载流子迁移率大, 饱和速度高, 有利于实现器件和电路的高速和高温性能, 再加上异质结的能带突变和应变层所带来的有利影响, 使人们能利用这些异质结制造出当今世界上工作速度最快、效

率最高的固态器件—— f_T 在 300GHz 以上的高电子迁移率晶体管。但这些材料也有一些缺点, 如价格贵(是硅的 10—15 倍), 机械性能、导热性能差, 工艺不成熟, 特别是工艺和硅工艺不相容。这些缺点限制了异质结技术的发展, 而 Si/SiGe 异质结技术能克服上述缺点。

二、高电子迁移率晶体管

1. 高电子迁移率晶体管原理

异质结场效应晶体管有很多名称, 除了高电子迁移率晶体管 (HEMT) 外, 还有二维电子气场效应晶体管 (2DEGFET), 调制掺杂场效应晶体管 (MODFET), 选择掺杂异质结晶体管 (SDHT) 等。前者强调这种器件高速高频的原因是电子迁移率高; 后者强调得到高电子迁移率的方法是调制掺杂或选择掺杂。

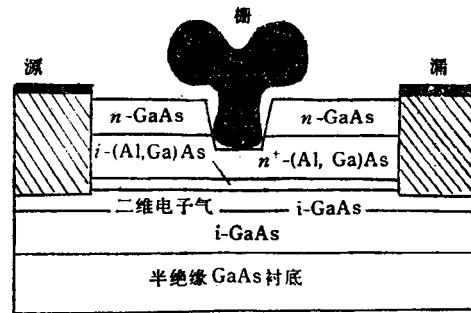


图 2 GaAs/(Al, Ga)As HEMT 结构^[1]

HEMT 或 MODFET 与 MOSFET 的主要区别在于, MOSFET 沟道中的载流子是栅压从沟道中感应出来的, 提供这些载流子的施主(n 沟)或受主(p 沟)杂质本身也在沟道中, 所以载流子在平行于栅平面内的沟道中运动时, 受到沟道中电离杂质施主(或受主)的强散射, 迁移率受到限制。而前者的沟道载流子是二维电子气, 它是由重掺杂的宽禁带材料 n^+ -(Al, Ga)As 提供的, 二维电子气所在的 GaAs 不掺杂, 所以电离杂质浓度很低。为了减少 n^+ -(Al, Ga)As 层的电离杂质对 GaAs 层沟道中载流子的散射, 往往又在 n^+ -(Al, Ga)As 和不掺杂 GaAs 沟道层之间插进不掺杂的 (Al, Ga)As 间

隔层, 这样二维电子气在平行于结平面的沟道内运动时, 迁移率很高. HEMT 二维电子气的室温 ($T = 300\text{K}$) 电子迁移率已达到 $8000\text{cm}^2/\text{V}\cdot\text{s}$, 液氮温度 (77K) 电子迁移率已达 $10^5\text{cm}^2/\text{V}\cdot\text{s}$. 有了厚度为 d_i 的间隔层后, 可得到

$$n_s = \sqrt{\frac{2\varepsilon N_d}{q} (\Delta E_{c1} - E_{F2} - E_{F1}) + N_d^2 d_i^2 - N_d d_i}. \quad (5)$$

性能优异的 HEMT 是将源、漏电极接触直接做在二维电子气上, 利用栅压调制栅电极下(主要是沟道中)的电荷来控制漏电流. 这就是 HEMT 电荷控制模型的基础. 栅电极下的电荷有三部分: qn_s , 二维电子气中的可动电荷; qn_b , n^+ -(Al, Ga)As 层中被施主束缚住的电荷; qn_t , 在势垒层[包括掺杂 (Al, Ga)As 和间隔层]内的可动电荷. 即有

$$Q_{tot} = q(n_s + n_b + n_t). \quad (6)$$

调制掺杂场效应晶体管的调制效率是个重要的物理参数, 根据定义有

$$\eta\alpha = \frac{\delta I_d}{\delta Q_{tot}} = \frac{\delta(qV_s n_s)}{\delta q(n_s + n_b + n_t)} = V_s \frac{\delta n_s / \delta V_s}{\delta(n_s + n_b + n_t) / \delta V_s}. \quad (7)$$

为节省篇幅, 下面不加证明地给出 HEMT 的几个主要性能参数与结构参数之间的关系^[3].

(1) 电流增益截止频率 f_T

它是电流增益为 1 时的频率, 与 HEMT 的栅长 L_g , 沟道中载流子饱和速度 V_s , 调制效率 η 的关系为

$$f_T = \frac{V_s}{2\pi L_g} \eta. \quad (8)$$

(2) 跨导 g_m

不考虑寄生效应时, 器件的跨导称为本征跨导 g_{m0} ,

$$g_{m0} = \delta I_d / \delta V_g = C_s V_s / \sqrt{1 + (n_c/n_s)^2}, \quad (9)$$

式中的 C_s 是二维电子气贡献的单位栅长栅电容. $n_c = F_c C_s L_g / q$, F_c 是沟道中速度饱和时的临界电场.

(3) 噪声系数

根据 Fukui 提出的最简单的噪声模型, HEMT 的最小噪声系数为

$$F_{min} = 1 + K_f \frac{f}{f_T} [g_m (R_s + R_i)]^{1/2}. \quad (10)$$

式中 K_f 是与频率无关的拟合因子.

噪声系数也可由另一公式表达:

$$NF = 10 \cdot \log [1 + (\alpha G_s + \beta) / G_s]. \quad (11)$$

式中 G_s 为功率增益, α, β 是两个拟合参数.

(4) 延迟时间

信号通过 HEMT 的总延迟时间 t_{tot} , 由本征延迟时间 t_i 和寄生延迟时间两部分组成. 寄生延迟主要是由栅键合电容延迟时间 t_p 、栅边缘电容延迟时间 t_t 和栅边缘外的漏耗尽区延伸引起的寄生延迟时间 t_d 等三部分组成, 其中 t_i 为

$$t_i = \frac{C_{gs}}{g_{m0}} = \frac{L_g}{V_s \cdot n}. \quad (12)$$

2. HEMT 性能改进的主要措施

优质的 HEMT 要求沟道中载流子迁移率 μ 大, 饱和速度 V_s 高, 调制效率 η 高. 结构尺寸合理, 寄生效应小.

(1) 选择材料体系, 提高二维电子气面密度 n_s 和调制效率 η

(Al, Ga)As 和 GaAs 的禁带宽度差 ΔE_g 较小, 因而 GaAs/(Al, Ga)As 异质结导带突变 ΔE_c 小, GaAs 沟道中能限制住的 n_s 小, HEMT 的调制效率 η 也低, 因而 GaAs/(Al, Ga)As 系 HEMT 的性能较差. 在 GaAs 衬底上生长的 (In, Ga)As/(Al, Ga)As 异质结, 由于 ΔE_g 比 GaAs/(Al, Ga)As 系的大, 用 (In, Ga)As 沟代替 GaAs 沟后, n_s 和 η 都有明显提高, HEMT 的 f_T 也由 110GHz (1987 年) 提高到 150GHz (1988 年).

生长在 InP 衬底上的 (In, Ga)As/(Al, In)As 异质结 ΔE_g 进一步增大, 和 InP 衬底晶格匹配的 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{Al}_{0.48}\text{In}_{0.52}\text{As}$ 的 ΔE_c 是 GaAs/(Al, Ga)As 的两倍以上, 因而 n_s 和 η 进一步增大. 另外, 在 (In, Ga)As 沟道中, 随着

InAs 摩尔分数 x 的增加, 电子有效质量减小. 这些使 HEMT 的 f_T 在 1986 年提高到 200GHz 以上.

(2) 优化设计, 进一步改善性能

Camnitz 发现, GaAs/(Al,Ga)As HEMT 的 f_T 随着间隔层厚度 d_i 变化而变化. 例如, 当 $d_i = 20 \text{ \AA}$ 时, $f_T = 73\text{GHz}$; 而当 $d_i = 75 \text{ \AA}$ 时, $f_T = 57\text{GHz}$. 这是因为间隔层较薄时, n_s 和 η 都较大. 但 d_i 太小, (Al, Ga)As 势垒层中电离杂质对沟道中二维电子气的散射增强, 使载流子迁移率下降, 不利于器件性能的提高, 所以对 d_i 要作优化设计.

三元化合物半导体 $A_xB_{1-x}C$, 不但它的晶格常数 a 随组分 x 而变, 而且它的禁带宽度、载流子有效质量、载流子迁移率等都会随着 x 变化而变化, 这就是广义的维加特定律^[9]. 因此在选定异质结的材料后, 还需对 x 进行优化设计, 使器件性能得到进一步改善.

(3) 改进工艺, 减小寄生效应

随着异质结技术的发展, 器件尺寸如栅长也做得越来越短, 寄生电阻效应越来越重要, 它甚至掩盖器件的本征性能. 在短栅 (栅长现已做到 $0.1\mu\text{m}$) 的情况下, 为了减小栅电阻, 发展了许多增加栅截面积的工艺, 如蘑菇形栅和 T 形栅等. 在栅长为 $0.1\mu\text{m}$ 时, 栅电阻可由过去的 $2000\Omega/\text{mm}$ 减小到 $200\Omega/\text{mm}$, 因而使器件的功率增益截止频率 f_{max} 得到明显改善, 也明显地改善了噪声性能.

减小寄生效应的另一措施是减少源电阻 R_s . 1985 年以来, R_s 从 GaAs/(Al, Ga)As HEMT 的 $0.5\Omega \cdot \text{mm}$ 减小到应变层 (In, Ga)As/(Al, Ga)As 的 $0.35\Omega \cdot \text{mm}$ 和 (In, Ga)As/(Al, In)As HEMT 的 $0.2\Omega \cdot \text{mm}$, 从而明显地改善了器件的 f_T 和 g_m .

为了改善短栅器件的性能, 近年来开发了 HEMT 栅自对准工艺, 用 T 形栅作为源、漏欧姆电极金属淀积工艺的掩模, 实现了源、漏电极和栅电极的自对准, 大大缩短了源—栅、漏—栅间的距离, 使 R_s 和 R_d 降低至 $0.15\Omega \cdot \text{mm}$, 明显地改善了器件性能.

三、HEMT 的性能和应用情况

1. HEMT 的性能水平^[3,5]

从第一只 HEMT 出现以来, 为适应性能改进的需要, 异质结所用材料已作了三次改进: GaAs 衬底上的 GaAs 沟 [GaAs/(Al, Ga)As 异质结]; GaAs 衬底上的 (In, Ga)As 沟; InP 衬底上的高 InAs 含量 (In, Ga)As 沟.

(InGa)As 沟中 InAs 摩尔分数 x 由 0 增加到 0.65 时, f_T 由 110GHz 增加到 260GHz . f_{max} 也随 x 增加, 由 $x = 0$ 时的约 200GHz 增加到 350GHz . 栅长 $0.15\mu\text{m}$, $x = 0.53$ 的 (In, Ga)As 沟 HEMT, 1990 年 f_{max} 已做到 405GHz .

GaAs 衬底上的 (In, Ga)As 沟 HEMT, 作为功率器件已达到较高水平: 工作频率 30GHz 时, 输出功率密度为 $0.6\text{W}/\text{mm}$, 60GHz 时, 为 $0.42\text{W}/\text{mm}$; 40GHz 时, 附加(功率)效率为 0.4 , 60GHz 时为 0.28 . 噪声性能也达到较高水平: 工作频率 95GHz 时, $NF = 1.3\text{dB}$, 相关增益为 8.2dB ; 工作频率 141.5GHz 时, 增益为 7.3dB .

1992 年, InP 衬底上的高 InAs 摩尔分数 n 型 (In, Ga)As 沟 HEMT ($x = 0.80$, 栅长 650 \AA) 做到了 $g_m = 1700\text{ms}/\text{mm}$, $f_T = 305\text{GHz}$. 它是当今世界上速度最快的三端固态器件.

应变层异质结 $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}/\text{Al}_{0.75}\text{Ga}_{0.25}\text{As}$ 1024 位静态随机存储器 (1024-b SRAM), 噪声容限达 800mV , 功耗延迟时间积 60fJ , 延迟时间随负载情况在 $60\text{—}120\text{ps}$ /门间变化. 1991 年作出的沟道中 InAs 摩尔分数为 0.25 的 $4 \times 1024\text{-b}$ SRAM, 时钟频率为 284MHz , 总功耗为 183mW , 读数时间小于 3ns .

所有半导体材料的 μ_h 都比 μ_e 小, 因而 P 沟 HEMT 的性能和 n 沟相比较差. 由于应变层异质结提高了 μ_h , 因而高性能 P 沟 HEMT 都是应变层结构. Drummand 等人的应变层 P 沟 HEMT, 沟道材料为 $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 异质结构的 μ_h 和 p_e 为: $T = 300\text{K}$, $\mu_h = 260\text{cm}^2/\text{V} \cdot \text{s}$, $p_e = 1.8 \times 10^{12}\text{cm}^{-2}$; $T = 77\text{K}$, $\mu_h = 5700\text{cm}^2/$

$V \cdot s, p_s = 3.4 \times 10^{11} \text{cm}^{-2}; T = 4.2\text{K}, \mu_h = 16900 \text{cm}^2/\text{V} \cdot s, p_s = 3.6 \times 10^{11} \text{cm}^{-2}.$

n型调制掺杂 SiGe 沟的结果令人鼓舞, 1991年 Ismail 报道, 对沟道为 $\text{Si}_{0.7}\text{Ge}_{0.3}$ 势垒层为 $\text{Si}_{0.86}\text{Ge}_{0.14}$ 的结构; $T = 300\text{K}$ 时, $\mu_e = 1800 \text{cm}^2/\text{V} \cdot s, n_s = 1.2 \times 10^{11} \text{cm}^{-2}; 77\text{K}$ 时, $\mu_e = 9000 \text{cm}^2/\text{V} \cdot s, n_s = 8.3 \times 10^{11} \text{cm}^{-2}; 1.4\text{K}$ 时, $\mu_e = 19000 \text{cm}^2/\text{V} \cdot s, n_s = 7.5 \times 10^{11} \text{cm}^{-2}.$

2. HEMT 的应用情况^[3,5,6]

HEMT 器件和电路, 由于高速、高频和低噪声的特点, 在微波、毫米波低噪声放大器、中功率放大器、宽带行波放大器和微波集成电路等领域已成为传统产品的有力竞争者。GaAs 衬底上的 HEMT 器件和电路已商品化, InP 衬底上的 HEMT 器件和电路即将商品化。Si 衬底上的 SiGe 合金沟 HEMT 器件和电路正在积极研究和开发中。

(1) 微波和毫米波低噪声放大器

由于 f_T 高和寄生效应小, HEMT 现已成为 2—100GHz 的卫星通信、射电天文、电子战等领域中的微波和毫米波低噪声放大器的主要器件。

HEMT 的主要应用之一是在 Ku 波段 (11—12GHz) 直播卫星 (DSB) 接收机的前置放大器。1990 年松下公司推出的 DSB 接收机的低噪声前置放大器由一个 $0.25\mu\text{m}$ 栅长的 HEMT 和三块微波单片集成电路 (MMIC) 组成。在 11.7—12.2GHz 时, 系统噪声小于 1.3dB, 相关增益为 $62 \pm 2\text{dB}$ 。

HEMT 在低温下迁移率极高, 77K 时, $\mu_e = 10^5 \text{cm}^2/\text{V} \cdot s$, 是射电天文学领域使用的唯一性能优异的低温低噪声放大器, 美国国家射电天文观察站 (MRAO) 用一级 GaAs/(Al, Ga)As HEMT 代替工作在 15K 的三级 8.4GHz GaAs MESFET, 成功地将噪声温度由 22K 降到 11K。

HEMT 也被应用于军事领域, 包括用于电子战的宽带 (2—18GHz) 低噪声放大器, 机载雷达 (7—11GHz) 和保密卫星通信中的窄带 (Q-, V-, W-波段) 低噪声放大器。

(2) 微波功率放大器

由于 HEMT 的高电流密度 (来源于二维电子气的高载流子密度) 和高 f_T , 使它成为中功率微波功率放大器的主要器件。应变沟 (In, Ga)As HEMT 在 Ka-, V-和 W-波段的功率性能现已超过其他类型的晶体管。

1985 年, Smith 作了 GaAs/(Al, Ga)As HEMT 微波功率性能的报告, 表明 GaAs 沟 HEMT 比 GaAs MESFET 有更大的功率增益和附加效率。由于 GaAs/(Al, Ga)As 异质结 ΔE_c 小, GaAs 沟道层二维电子气面密度 n_s 低, 最大输出功率密度仅为 $0.33\text{W}/\text{mm}$ 。进一步增加输出功率的方法是: 增加器件的沟道数目; 用应变层 (In, Ga)As 沟代替 GaAs。应变 (In, Ga)As 沟 HEMT, 由于截止频率 f_T 高, n_s 大, 在 12—60GHz 范围内, 输出功率密度近似为常数 ($1\text{W}/\text{mm}$ 数量级)。在 60GHz 以上, 最大输出功率、相关增益和附加效率都急剧下降。

1990 年 Smith 报道, 当工作效率大于 60GHz 时, 他的应变沟 HEMT 的最大输出功率与 $f^{-0.8}$ 成正比。如 $f = 35\text{GHz}$, 输出功率为 660mW, 而在 94GHz, 输出为 57mW。Smith 的研究目标是频率为 94GHz、输出功率为 100W 以上的单片集成相控阵功率发射机。

(3) 宽带行波放大器

HEMT 宽带行波放大器的频带宽度不断提高, 1987 年, GaAs/(Al, Ga)As 2—20GHz HEMT 宽带行波放大器, 在 7—12GHz 频率范围内, 增益为 11dB, 噪声系数小于 3dB。1988 年, 3—40GHz 带宽、 $0.25\mu\text{m}$ 栅长的 GaAs/(Al, Ga)As 宽带行波放大器的增益为 8dB; 2—42GHz 宽带行波放大器的增益为 6dB。1990 年, 5—60GHz 宽带行波放大器增益大于 8dB。InP 衬底上的 (In, Ga)As/(Al, Ga)As 宽带行波放大器在 5—100GHz, 增益大于 5dB。

(4) HEMT 集成电路

第一块 HEMT LSIC 是 1983 年制造的 1K-b SRAM, 77K 温度时功耗为 360mW, 取数时间为 0.87ns。1984 年制造了 4K-b SRAM,

(下转封三)