

硅液相外延的最新进展*

江 鉴 张仕国

(浙江大学材料系,硅材料科学国家重点实验室,杭州 310027)

摘 要 文章系统综述了硅液相外延最新进展,总结了近期硅液相外延技术在系统改进、低温外延、器件应用等各方面的成果,指出硅液相外延技术将在硅器件制造中发挥更大的作用.

关键词 硅液相外延,液相外延系统,溶剂,超晶格器件,太阳能电池,三维集成技术

1 引言

GaAs, InP 等 III-V 族化合物的液相外延 (LPE) 生长已成为一种较成熟的工艺,而对硅 LPE,因其有以下限制:(1) 外延生长材料与衬底晶格常数偏离大于 1% 时,很难得到低位错、无畸变的完整单晶层,因此,在硅衬底上可外延的材料就非常有限;(2) 分凝系数(绝大多数金属 < 1) 一方面可以抑制不需要的杂质,同时对外延层中组分分布产生显著影响,从而很难在生长方向上获得均匀的掺杂及合金组成.这虽然可以用稳态生长法很好地改善,但除非外延层很薄,否则难得到理想状况;(3) 外延尺寸受到限制;(4) LPE 薄膜的表面形貌通常不及气相外延.再加上以前对晶体缺陷密度、少子寿命要求不特别高(而这正是 LPE 的优点),所以曾一度几乎放弃了其研究.

但随着计算机、通讯等领域对器件速度的要求不断提高,以及硅光电子集成的需要,人们运用各种工艺,通过各种途径,进行硅同质外延(通常简称此为硅外延)和硅异质外延(本文对此不作讨论).最主要的硅外延工艺有各种气相外延(CVD)和分子束外延(MBE).但 CVD 往往需较高的外延温度和存在严重的自掺杂,导致界面掺杂分布和外延层少子寿命受到严重影响,而 MBE 的设备过于昂贵,使得生产甚至科研都难以广泛开展.

正是由于器件的要求和其他工艺的局限性,而硅 LPE 却有不少其特有优点,如:较低的

生长温度,外延层良好的电学、光学特性,很高的抑制自掺杂的能力,掺杂的灵活性,系统的安全性及价格低廉,于是人们又重新考虑 LPE 在硅外延中的价值和地位,近年来 LPE 成为国外硅外延技术研究的重要热点之一.在低温硅 LPE 技术研究、硅 LPE 外延层在器件制造中的应用等方面都有长足的进展.

2 硅 LPE 技术研究

硅 LPE 技术近年来一方面在向低温方向发展,另一方面在改善其组分分布、表面形貌等方面都取得了不少成果.

2.1 低温硅液相外延

低温外延是硅器件制造的总体趋势.在硅 LPE 中,由于新的溶剂(主要是 Ag, Au 及其合金)不断发现,大大降低了硅 LPE 的温度.

金对硅的溶解度就是在 400 °C 也能达到 15at. % 以上,Ag 在 845 °C 也有 11at. % 的 Si 含量^[1].又因金在硅中的固溶度在 800 °C 才达到影响光生载流子寿命的阈值^[2],而当生长温度低于 500 °C 时, Au 在硅中的固溶度不到 10^{12}cm^{-3} ,这对器件几乎没有任何影响^[3],因此可以用纯金、纯银作为溶剂,分别在 400 °C, 845 °C 左右进行低温外延生长.不过太高的溶解度会引起淀积速率不易控制和熔体内自发成核等问题.

* 1995 年 10 月 16 日收到初稿,1995 年 12 月 11 日收到修改稿.

Ag 基金属,如 Ag/Bi,Ag/ Sn,Ag/ Sb 等,它们中一些可以在 500 以上,700 以下进行硅外延生长^[4]. Au 基金属,如 Au/Bi 或 Au/ Pb 最低可至 284 外延生长^[4]. 在 380—450 ,用 Au/Bi ,Au/ In ,Au/ Pb ,Au/ Sn 等为溶剂进行外延生长,可得到很好的抑制自掺杂的外延层^[4]. 用 Au/ Si 或 Au/Bi/ Si 熔体在 400—800 的硅 LPE 还能应用于三维集成技术^[5].

硅 LPE 温度的降低,大大提高了外延层的电学、光学质量,由此将 LPE 应用到了 SiGe 超晶格应变层材料的制造^[6].

2.2 硅 LPE 系统

LPE 技术发展到现在,其广泛采用的系统是改进的浸渍系统和滑动舟系统,近期报道一种新颖的旋转坩埚系统(离心系统)也值得注意.

2.2.1 浸渍系统

该系统采用立式加热炉和生长管,可降温生长,也可在衬底、溶液、溶质间构成一定的温度梯度,采用稳态法生长(浸渍系统中稳态生长原理如图 1 所示). 现在用这种改进的浸渍系统外延的薄外延层可得到较均匀的组分分布,但它仍不能多层生长,外延后熔体的去除也是一个问题.

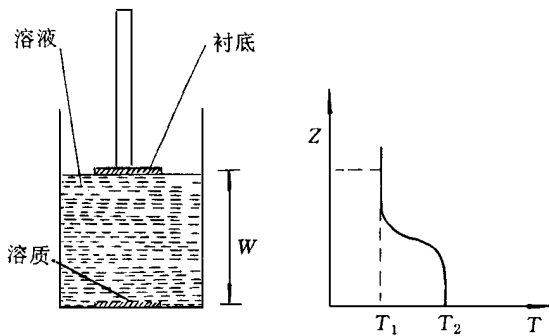


图 1 浸渍系统稳态法原理图

2.2.2 滑动舟系统

该系统可以进行单层、多层外延生长,并且能准确控制生长厚度,它可以采用瞬态法生长或用稳态法生长以改进掺杂剂的分布. 但是传统的滑动舟系统也有外延后熔体难以去除的问题. 而我们采用的挤压式滑动舟系统^[7],是在传

统滑动舟的基础上,增加一个小室,减小系统对衬底表面的影响,生长完毕后,还能推刮衬底表面的残余的溶液,其结构如图 2 所示.

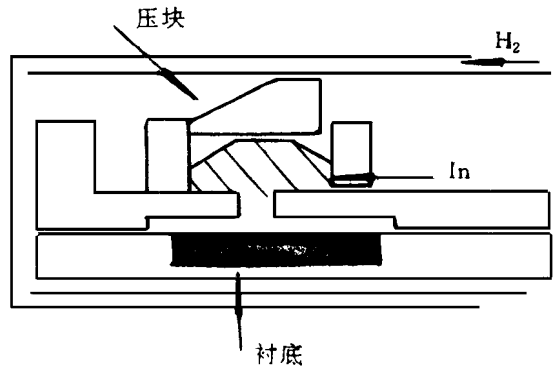


图 2 挤压式滑动舟示意图

2.2.3 旋转坩埚系统^[8]

它是将坩埚安置在一根可以旋转的垂直柱上,金属溶剂可以通过改变旋转速度,在离心力的作用下覆盖或离开衬底表面. 采用这一系统外延硅,其质量如何没有详细的报道. 其大致结构原理如图 3 所示.

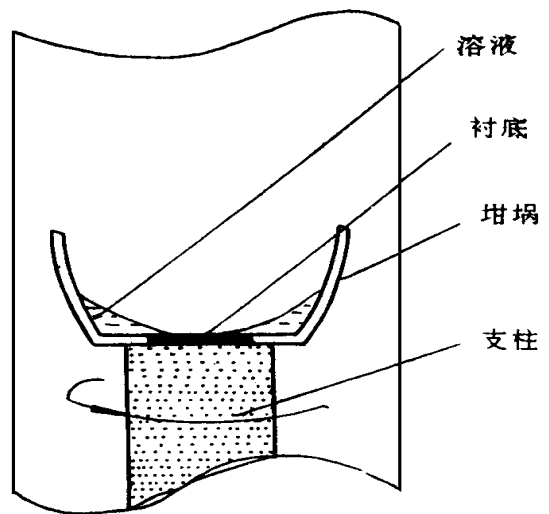


图 3 旋转坩埚系统简图

2.3 硅 LPE 生长方法

硅 LPE 的生长方法主要有降温法和稳态法. 降温法可以用来生长厚外延层,而稳态法可以外延高质量的薄膜. 还有一种最近由 Tokuzo Sukegawa 等发明的 yo - yo 法^[9],它采用温度调

制的技术,即在周期性变化的温度下生长硅,据报道得出了较好的结果,并在器件制造中有不少用处^[10]。

3 硅 LPE 的器件应用

LPE 的硅外延层,以其良好的电学、光学及其生长特性,而在 CVD 无法胜任的领域应用前景诱人。目前,取得较为成功的方面有:(1)垂直沟道的场控制器件中的埋栅制造及沟道的外延再填;(2)太阳能电池;(3)超晶格器件;(4)三维集成技术。

3.1 场控制器件

CVD 在硅器件的埋结制造中,因自掺杂而出现埋层尺寸增加,密排栅极叉指制造也受到严重影响,而 LPE 因其可以消除自掺杂,而在这方面得到应用,尤其对硼扩散的埋栅区域的埋结制造,其优点更为明显。

CVD 在外延沟道再填中,已能实现各种器件的制造^[11],只是沟道中会出现空洞,作为钝化膜的氧化层上也有不需要的多晶硅淀积,这对性能要求高的器件,会成为 CVD 的技术问题。而采用 LPE 技术时,只要在较低的降温速率下,就可获得高质量的外延沟道再填层,且在氧化物表面无多晶硅淀积。因而,LPE 以其对自掺杂的抑制性及外延的选择性(在氧化硅上不生长),而被用于制作密间距、硼扩散埋栅区、高截止增益或高压场控晶闸管和场效应晶体管的纵向门^[12,13]。

3.2 太阳能电池(solar cells, SC)

在 SC 制造中,一个突出的既矛盾又相互制约的问题是:要求外延层不能太厚,以免光生载流子在到达表面之前复合太多,但又不能太薄,以保证足够的光吸收。目前商业生产的 SC 发射极厚达 250—400 μm ,是用硅体单晶或多晶硅制成,因而材料的成本就占了很大的比重,为降低成本,在廉价的衬底如硅片、玻璃^[14]、陶瓷^[15]上液相外延一层 10—50 μm 的高质量硅薄膜,这已成为 SC 中的很有意义的研究方向。

为了得到足够大的转换效率和开路电压,

要求 SC 的发射极的少子寿命(电子)必须达到 10 μs 左右,在厚硅外延中,少子寿命要求更高。CVD 外延层的少子寿命(电子)因通常在 1 μs 以下而不适用,而 LPE 的外延层的少子(电子)寿命可达 20 μs ,扩散长度约有 250 μm ,这可以用来开发转换效率高达 22% 的 SC^[16],因此 LPE 在 SC 的制造中更具有吸引力。

在垂直多结 SC 制造中,在液相外延再填时,若沟道间的平面上无 SiO_2 钝化层,则可以形成一非平面结构(如图 4 的所示),以减少太阳能的反射损失,这样就可以保证足够的光吸收的同时(对平整外延层的光伏器件,要求厚度达 100 μm ^[17]),可以减少薄膜的厚度,从而缩短光生载流子到达表面的距离,提高少子扩散长度和外延层厚度的比,达到提高转换效率和开路电压的目的。目前用 20 μm 厚的液相外延薄膜做成的 SC,开路电压可达 663mV (AM1.5, 25 $^\circ\text{C}$),转换效率 14%^[16],已能满足太空 SC 和地面 SC 的需求。

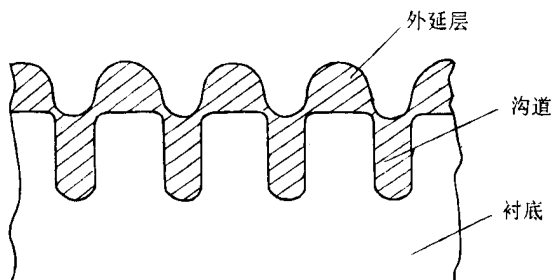


图 4 非平面 SC 的硅沟道横截面

SC 作为电源,要求高的开路电压的同时,还要求较低的内阻,以提高带负载的能力。这要求衬底和外延层要有较低的电阻率,即衬底、外延层应适当掺杂,而外延生长时又要抑制自掺杂,以形成突变结,提高光生载流子的注入效率,这也只有生长温度低、能抑制自掺杂的 LPE 工艺能廉价地实现。但重掺会在硅液相外延中带来不利的影响,如当衬底重掺硼时,会导致衬底晶格常数变小,引入滑移和失配位错^[18],使衬底处于拉应力状态,进而会影响外延层的形貌,导致 SC 效能变劣。

3.3 超晶格器件

在硅上外延 $\text{Si}/\text{Si}_x\text{Ge}_{1-x}$ 多层结构,可以用来提高器件的工作性能,它可以应用于异质结双极型晶体管^[19-21]、红外光探测器^[22,23]、发光二极管^[24]以及能带调制工程^[25]。正是有如此优越的功用, $\text{Si}/\text{Si}_x\text{Ge}_{1-x}$ 超晶格的研究工作也就成为材料及器件工作者关心的一大热点。

硅和锗晶格常数失配约为 4%,如果生长条件控制不当,失配外延层的生长会引起电话性的位错,从而影响器件的性能,所以硅上外延超晶格材料 $\text{Si}_x\text{Ge}_{1-x}$ 的关键是生长出具有压应力状态的合金外延层,调和外延层和衬底的失配,以消除失配位错,这就是新发展的应变层生长技术(strain layer epitaxy, SLE)。在 SLE 中有一个外延层厚度的阈值的问题^[26],若要生长出厚度大于阈值的外延层,必须首先生长一层 $\text{Si}_x\text{Ge}_{1-x}$ 结构的缓冲层^[27]。

在 $\text{Si}_x\text{Ge}_{1-x}$ 的制造中,MBE 被广泛应用^[28],而 CVD^[29],LPE^[6,30-32]及真空蒸发后再固相重结晶的方法^[33]也在这方面进行了尝试。目前,从金属溶剂中向硅衬底上液相外延 $\text{Si}_x\text{Ge}_{1-x}$ 或 Ge 的工作还不多。在已报道的研究中,大多采用 Bi 为溶剂,组成 Si, Ge, Bi 三元体系,直接在硅衬底上或在硅衬底已氧化的表面上开窗口,再在窗口处向上横向外延生长(即异质横向生长技术, heteroepitaxy lateral overgrowth, HLEO),得出了较好的 $\text{Si}/\text{Si}_x\text{Ge}_{1-x}$ 或 Si/Ge 结构。而对 HLEO 方法生长出超晶格结构 $\text{Si}/\text{Si}_{0.1}\text{Ge}_{0.9}$,通过对 25 K 的阴极发光测试,发现在 0.85eV 处有一自由电子复合发光的主峰,而在 0.815eV, 0.76eV 有两个弱峰,分别是不明显的 Ge-Ge 纵向光学波和位错能级发光^[6]。

3.4 三维集成技术(three dimensional integration, 3DI)

3DI 的开发是采用 SOI(silicon on insulator)结构,使各电路元件的互连线的距离缩短,从而提高微电子的集成度。目前,3DI 技术已经在无源器件制造中应用,而制造 MOSFET 和双极型晶体管等有源器件,就需要高阻的单晶硅外延

层^[34]。达到这一目标较为理想的方法是对 CVD 淀积的多晶硅用激光在很短的时间内加热,然后重结晶。另外,用低能粒子溅射加热生长的薄膜或对非晶硅薄膜在低温下退火也可在 3DI 中制作有源器件。可在上述所有的方法中,生长的外延层不能同熔体,环境温度达到平衡。

硅 LPE 的横向生长技术(epitaxy lateral overgrowth, ELO)却可以更好地实现 3DI。Bausser 等用 LPE, ELO 技术从 Ga/Si 和 In/Si 熔体中生长出了形貌良好的硅外延层,只是掺杂太高而不适于 3DI。Jaentsch 最早提出从 Au/Si 熔体中低温液相外延硅薄膜以用于 3DI^[3],而 Kresse 在 400 用 Au/Si 和 Au/Bi/Si 为熔剂,在滑动舟系统中进行 LPE,其结果说明可用于 3DI^[5]。

4 结束语

本文对硅 LPE 的最新进展,包括系统的改进,低温研究的现状,新方法的使用,硅 LPE 技术在器件中的应用等作了较为详细的总结,可以看到硅 LPE 技术有其他外延方法不可比拟的优点,尤其是 LPE 外延层的少子寿命高、能抑制自掺杂的特点。随着硅 LPE 研究的进一步深入,人们将会更多地使用这种技术制造出成本低、性能优越的半导体器件。

参 考 文 献

- [1] T. B. Massalski, Binary Alloy Phase Diagram, Am. Soc. Metals, Metals Park, (1986), 361.
- [2] H. Okamoto and T. B. Massalski, eds., Phase Diagrams of Binary Gold Alloys, ASM International, Metals Park, (1987), 266.
- [3] O. Jäentsch, U. S. Patent, 4,717,688, (1988).
- [4] Soo Hong Lee and Martrin A. Green, *J. Electronic Mater.*, **20**(1991), 8.
- [5] F. Kresse, G. G. Baumann and O. Jäentsch, *J. Cryst. Growth*, **104**(1990), 744.
- [6] A. Gustafsson, P. O. Hansson and E. Bauser, *J. Cryst. Growth*, **141**(1994), 363.

- [7] 张仕国、江鉴,第九届全国半导体集成电路、硅材料论文集,西安,(1995),54.
- [8] E. Bauser, Thin Films Growth Techniques for Low Dimensional Structures, eds. by R. F. C. Farrow, S. S. P. Parkin, P. J. Dobson et al., Plenum, Mew York, (1987), 171.
- [9] Tokuzo Sukegawa, Masakazu Kimura and Akira Tanaka, *J. Cryst. Growth*, **108**(1991),598.
- [10] T. Sukegawa, M. Kimura and A. Tanaka, *IEEE Electron Device Lett.*, **EDL - 10**(1989),20.
- [11] R. K. Smeltzer, *J. Electrochem. Soc.*, **122**(1975),1666.
- [12] B.J. Baliga, *IEEE Trans. Electron Devices*, **ED - 27**(1980),368,1168.
- [13] B.J. Baliga, *J. Electrochem. Soc.*, **127**(1980),1168.
- [14] S. H. Lee, S. Healy, T. Young and M. A. Green, *Mater. Lett.*, **9**(1990),53.
- [15] A. M. Barnett, D. H. Ford and R. H. Hall, Proceedings of 9th E. C. Photovoltaic Solar Energy Conference, Kluwer Academic, Dordrecht (1991), 679.
- [16] A. W. Blakers, J. H. Werner, E. Bauser et al., *Appl. Phys. Lett.*, **60**(1992),2752.
- [17] T. F. Cizek, T. H. Wang, R. W. Barrows et al., *J. Cryst. Growth*, **128**(1993),314.
- [18] F. H. Horn, *Phys. Rev.*, **97**(1955),1521; H.J. Queisser, *J. Appl. Phys.*, **32**(1961),1776.
- [19] A. Gruhle, H. K. Ibbel, U. König et al., *IEEE Electron Device Lett.*, **ED - 13**(1992),206.
- [20] G.L. Patton, J. H. Comfort, B. S. Meyerson et al., *IEEE Electron Device Lett.*, **EDL - 11**(1990),171.
- [21] T. Tatsumi, H. Hirayama and N. Aizaki, *Appl. Phys. Lett.*, **52**(1988),859.
- [22] S. Luryi, T. P. Pearsall, J. Temkin et al., *IEEE Electron Device Lett.*, **EDL - 7**(1986),104.
- [23] J. S. Park, R. P. G. Karunasiri and K.L. Wang, *Appl. Phys. Lett.*, **60**(1992),103.
- [24] N.L. Rowell, J. P. Noel, D. C. Houghton et al., *Appl. Phys. Lett.*, **58**(1991),957.
- [25] S. Satpathy, R. M. Martin and C. G. Van der Walle, *Phys. Rev. B*, **36**(1988),13237.
- [26] B. W. Dobson and J. Y. Tsao, *Appl. Phys. Lett.*, **51**(1981),1325.
- [27] D.J. Robbins, L. T. Canham, S.J. Barnett et al., *J. Appl. Phys.*, **71**(1992),1407.
- [28] J. M. Baribeau, T. E. Jackma, D. C. Houghton et al., *J. Appl. Phys.*, **63**(1988),5738.
- [29] H. M. Manasevit, I. S. Gergis and A. B. Jones, *J. Electron. Mater.*, **12**(1983),637.
- [30] E. H. Lee and M. A. Awail, *Mater. Res. Soc. Symp. Proc.*, **67**(1986),259.
- [31] Y. Ohmachi, Y. Shinoda and S. Oku, *Mater. Res. Soc. Symp. Proc.*, **67**(1986),65.
- [32] H. P. Trah, *J. Cryst. Growth*, **102**(1990),175.
- [33] B. Y. Tsauer, M. W. Geis, J. C. C. Fan et al., *Appl. Phys. Lett.*, **38**(1981),779.
- [34] Y. Akasaka, *Microelectron. Eng.*, **8**(1988),219.

永磁材料的微粒取向和织构函数*

高汝伟

(山东大学物理系,济南 250100)

摘要 以铁基稀土永磁材料为例,论述了由大量细微颗粒组成的磁性材料的性能与颗粒取向的关系,介绍了一些测定微粒取向的研究方法(例如,奇异点探测技术,剩余磁极化强度测试方法,退磁曲线方法以及X射线衍射技术等),简述了几种不同的表示微粒取向程度的织构函数,比较高斯分布函数的两种不同的表示方法。

关键词 永磁材料,晶粒取向,织构函数,高斯分布

* 国家自然科学基金资助项目。

1995年9月20日收到初稿,1995年11月15日收到修改稿。