

光刻与等离子体刻蚀技术*

刘之景

(中国科学技术大学天文与应用物理系 合肥 230026)

刘晨

(中国科学技术大学电子工程与信息科学系 合肥 230027)

摘要 介绍了光刻与等离子体刻蚀技术的特点与进展,阐述了等离子体刻蚀的物理机制与前沿问题.

关键词 光刻,等离子体刻蚀,物理机制

LITHOGRAPHY AND PLASMA ETCHING TECHNOLOGY

Liu Zhiqing

(Department of Astronomy and Applied Physics, University of Science and Technology of China, Hefei 230026)

Liu Chen

(Department of Electron Engineering and Information Science, University of Science and Technology of China, Hefei 230027)

Abstract The characteristics and progress of lithography technique and plasma etching technology are summarized. Their physical mechanisms and current research problems are also explained.

Key words lithography, plasma etching, physical mechanism

1 引言

巴丁、布拉顿和肖克莱 (Bardeen, Brattain, Shockley) 于 1947 年发明了第一支晶体管, 1960 年德克萨斯仪器公司 (Texas Instruments) 制造了第一块集成电路 (IC), 以后的发展突飞猛进, 高登·莫尔 (Gordon Moore) 观察到集成电路元件密度从 1960 年到 1987 年逐年加倍, 并预计到 2000 年芯片上元件数可达到 10 亿个. 高登·莫尔在得到元件数目发展规律的同时, 揭示出元件临界尺寸不断减小. 动态随机存储器 (DRAM) 的价格逐年下降, 这就给工业提供了一个强刺激, 微电子工业迅速革新的记录历史上无与伦比. 表 1 给出了 IC 发展趋势^[1].

表 1 IC 发展趋势

年	1995	1998	2001	2004	2007	2010
技术指标						
特征尺寸/ μm	0.35	0.25	0.18	0.13	0.10	0.07
DRAM 集成度/bit	64M	256M	1G	4G	16G	64G
芯片面积/ mm^2	190	280	420	640	960	1400
晶面直径/mm	200	200	300	300	400	400
逻辑互连层数	4—5	5	5—6	6	6—7	7—8

在标志着一个国家综合实力的集成电路工业中, 衡量其水平的 DRAM 3 年更新一代, 储存容量提高 4 倍, 特征尺寸下降 30%, 芯片面积增加 60%. 1998 年, DRAM 达到 256M bit, 特征尺寸为 $0.25\mu\text{m}$. 预计本世纪末 DRAM 达

* 1998-12-03 收到初稿, 1999-01-26 修回

到 1 G bit, 芯片面积达 706cm^2 (12in 圆片), 集成度为每立方厘米几千万只晶体管. 到 2010 年, DRAM 达到 64 G bit, 特征尺寸为 $0.07\mu\text{m}$. 新一代器件将采用多层交互连接, 各层之间要求更平坦的高品质低温沉积介质膜, 表面封装采用钝化保护膜工艺, 并希望实现全硅光电子集成和新材料新工艺集成. 智能剥离 SOI (silicon on insulator) 技术和 LIGA (德文 lithographic galvanofornung abformung) 工艺被认为是 21 世纪硅集成电路技术. 以集成电路为基础, 以计算机为代表的信息电子产业已发展成为世界上最大的产业. 半导体工业经过 50 多年的发展, 到 2000 年半导体集成电路总市场额将达到 3000 亿美元, 而整个信息电子产业将达到 3 万亿美元. 到目前为止, 还没有一种科技工业可以代替半导体集成电路的作用, 在未来二三十年内, 它仍然是信息社会的基础和知识经济的燃料. 光刻和等离子体刻蚀是集成电路制造的关键加工技术, 它还被应用于材料芯片和生物芯片 (DNA 芯片) 的加工. 下面介绍光刻技术的特点和进展, 等离子体刻蚀的原理、应用和前沿问题.

2 光刻

光刻是一种图像复印同刻蚀相结合的技术, 它有光学、电子束、离子束、X 射线和扫描隧道显微镜 (STM) 纳米光刻等方法. 光学光刻的原理和印像片相同, 涂在硅片上的光刻胶相当于相纸, 掩模相当于底片. 用特定波长的光照射光刻胶, 光刻胶有感光性和抗蚀性即正负性两种类型. 正胶曝光部分在显影液中被溶解, 没有曝光的胶层留下; 负胶的曝光部分在显影液中不溶解, 而没有曝光的胶层却被溶解掉. 经过显影, 则显出光刻图形, 即集成电路的图形 (见图 1). 光学光刻是由投影光学系统和掩模版相结合来产生光刻图形的. 曝光方式普遍采用分布复重投影式曝光, 即将一组图形重复上百次制作在一大片硅片上. 以 i 线 365nm 波长的近紫外光刻蚀和准分子激光步进机、激光扫描投

影光刻机为代表的现代光学曝光技术, 由于在生产效率、大批量生产、工业应用基础和技术成熟程度等方面占有明显优势, 仍然是当前和今后一个长时期光刻加工的主流技术. 然而, 光学光刻存在着极限分辨率较低和焦深不足的问题. 所以光学光刻的发展潜力受到人们的怀疑. 近年来光学光刻技术的进步和高经济效益, 使光学光刻的极限线宽进一步下降, 所以光学光刻至今仍在大批量生产中占主导地位. 正在发展的新一代光学光刻技术主要包括相移掩模技术和 193nm ArF 准分子激光光刻技术. 前者可以提高光刻分辨率和改善焦深, 后者在激光透镜材料、光学系统、光致抗蚀剂的光吸收等问题上的研究都取得了很大进展, 已经刻蚀出了 $0.12\mu\text{m}$ 图形线宽, 而且 $0.10\mu\text{m}$, $0.088\mu\text{m}$ 和 $0.07\mu\text{m}$ 的光刻可能性也有报道^[2-5].

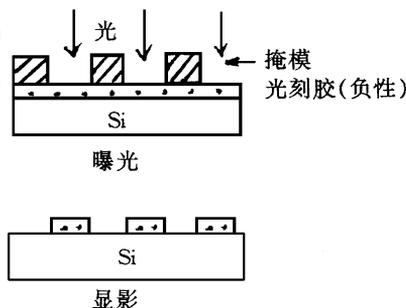


图 1 光刻原理示意图

电子束光刻是利用电磁场将电子束聚焦到感光胶上而无需掩模, 它的分辨率可达 $0.10\mu\text{m}$ 到几个纳米. 离子束光刻使用离子源曝光, 它分为聚焦离子束曝光、掩模离子束光刻和离子束溅射光刻. AL G1000 型离子束投影曝光机可达到 $0.18\mu\text{m}$ 光刻, 曝光深度大于 $1.5\mu\text{m}$, 可满足 1 GB 芯片需要. X 射线光刻是深亚微米光刻技术之一. 它的优点是分辨率高、焦深大、反射衍射的影响小, 分辨率优于 $0.1\mu\text{m}$, 特别是同步辐射 X 射线光刻能加工大规模集成电路平面微结构和复杂构造的三维立体结构和器件. LIGA 技术就是光刻、电铸和注塑成型的三维同步辐射 X 射线光刻技术, 它可以制作各种微器件微装置 (如微传感器、微电机等), 在科技和产业部门都有应用前景. 微立体光刻成

物理

型技术可以加工任意形状的立体构件。STM 原理简单,结构小巧,有极高的分辨率(竖直和水平方向分别为 0.01nm 和 0.1nm)被用于纳米加工和测量。它可在样品表面直接刻写、淀积和进行单原子操作,称为纳米印刷术。另外这个家族的近场光学显微镜也可以进行纳米级光刻。在微电子和纳米电子技术中,在半导体器件、薄膜、材料和微机械加工中,光刻都占有重要地位。目前光刻技术正向着更精密、高效和实用化的方向发展。

3 等离子体刻蚀

刻蚀是利用显影后的光刻胶图形作为掩模,在 SiO_2 、 Si_3N_4 、金属、多晶硅等衬底上腐蚀掉一定深度的薄膜物质,得到与光刻胶图形相同的集成电路图形。光刻和刻蚀技术决定着集成电路图形的精细程度。随着集成电路的集成度提高和元件线宽减小,刻蚀技术由原来的化学“湿刻”转换为等离子体“干刻”。湿刻是指用液体化学溶剂腐蚀掉样品表面一定深度的物质。此方法是各向同性刻蚀,线宽一般在 $3\mu\text{m}$ 以上,刻蚀精度差,不均匀,污染环境等。干刻是指用气相刻蚀剂与表面作用,刻蚀产物为挥发性气体并被抽走。干刻有等离子体刻蚀、离子束刻蚀等。

等离子体刻蚀是在等离子体存在的条件下,以平面曝光后得到的光刻图形作掩模,通过溅射、化学反应、辅助能量离子(或电子)与模式转换等方式,精确可控地除去衬底表面上一定深度的薄膜物质而留下不受影响的沟槽边壁上的物质的一种加工过程。该过程通常为各向异性且按直线进行。它还具有刻蚀速率高、均匀性和选择性好以及避免废液料污染环境等优点。正因为如此,它得到了广泛的工业应用。在现代工艺水平的超大规模集成电路制造中,等离子体刻蚀成为必须的主要加工技术,它与平面曝光、等离子体化学沉积、掩模、清洗、聚合等技术一起被广泛用于微电子器件、薄膜、材料加工等方面。等离子体刻蚀技术虽然给信息产业带来

了巨大的利润和产值,但它存在一些不足之处。例如元件极限线宽被认为是 $0.10\mu\text{m}$,这是由于平面曝光分辨率的限制,如前面光刻中所述。

现在让我们分析一下刻蚀过程中等离子体的作用和刻蚀的物理机制^[5,6]。等离子体是含有足量的带电粒子以致其动力学行为受电磁力支配的任何一种物质状态。而用于刻蚀的等离子体一般为气态,其带电粒子数密度约为 $10^9 \sim 10^{12}$ 个/ cm^3 。负粒子主要是电子,由于它的质量小,速度快,故能量转移小。电子温度 T_e 一般为几个电子伏(eV),处于高温(几万 K),远远大于离子温度和中性粒子温度。高温态的电子与室温态中性气体反应生成活化自由基,再与衬底上的材料结合生成易挥发的气体产物,同时刻蚀了基片。在刻蚀过程中,等离子体的主要作用是:(1)产生原子种类,如 Cl 和 F,它们是通过气体 CF_4 和 CCl_4 的辉光放电产生活化自由基。Cl 和 F 都是有效的刻蚀剂。例如: $4\text{F} + \text{Si} \rightarrow \text{SiF}_4(\text{气体})$, $4\text{F} + \text{SiO}_2 \rightarrow \text{SiF}_4(\text{气}) + \text{O}_2(\text{气})$ 。结果 Si 和 SiO_2 被刻蚀,产物为 SiF_4 和 O_2 气体,可以被抽去。(2)发生有效刻蚀,例如在氩等离子体中放入氯原子,由于等离子体与氯的协同作用,使得对硅的刻蚀率既远大于单独的气体,又远大于单独的等离子体,这是因为在等离子体条件下,使得氯与硅的化学反应不仅可以发生,而且可以快速进行。

(3)产生各向异性刻蚀,且按直线进行。湿化学刻蚀一般是各向同性的,即各个方向刻蚀速率都一样。例如刻蚀 $1\mu\text{m}$ 厚的薄膜时,上部刻蚀宽度却有 $3\mu\text{m}$ 。随着元件尺寸变小,纯化学湿刻就暴露出它的局限性,于是化学的湿刻转换为等离子体的干刻。与离子轰击方向垂直的平面薄膜被刻蚀,与离子运动方向平行的边壁上物质免遭腐蚀,故等离子体刻蚀是按直线进行的各向异性的刻蚀。

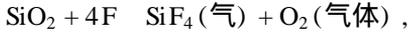
在 ULSI 中,被刻蚀的材料通常有四类:硅(Si)、电介质(SiO_2 , SiN_x)、金属(Al, W, Mo)和光刻胶。在使用氯刻蚀时,等离子体首先将 Cl_2 分离成原子 Cl,它与硅产生如下反应:



这里 SiCl_4 气体可以被抽掉,而 SiCl_2 聚合成 $[\text{SiCl}_2]_n$. 如果需要增加 SiCl_2 的量,则可以通过添加剂氢原子而达到:



硅的氧化物也可以被 F 和 Cl 刻蚀. 例如用 F 刻蚀,我们可使用 CF_4 等离子体产生如下反应:



同时,通过 $\text{Si} + 4\text{F} \rightarrow \text{SiF}_4(\text{气})$,硅可以更快地被刻蚀. 光刻胶通常是一种有机聚合物(例如聚甲基丙烯酸甲脂 PMMA),它可以被 F 和 O 刻蚀,刻蚀后产物为 CO_2 气体和水蒸气或 CF_4 气体.

金属铝(Al)、钼(Mo)、钨(W)、钽(Ta)等可用 CCl_4 , CF_4 , SF_6 气体放电刻蚀. 例如 Al 被 CCl_4 和 O_2 刻蚀的反应如下:



等离子体刻蚀有 4 种基本方法(见图 2):

- (1) 溅射法;
 - (2) 化学法;
 - (3) 能量离子增强法;
 - (4) 能量离子防护法.
- 溅射是由于能量离子的撞击而引起表面物质的原子急速蒸发和向外喷射的纯物理过程. 这种方法选择性差,易引起器件损伤. 在化学方法刻蚀中,等离子体使中性原子

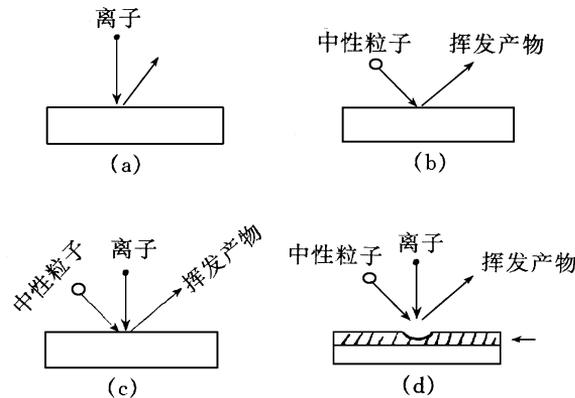


图 2 等离子体刻蚀的 4 种基本方法

- (a) 溅射法;
- (b) 化学法;
- (c) 能量离子增强法;
- (d) 能量离子防护法

基活化,从而产生了刻蚀剂. 例如氩等离子体使氯分子 Cl_2 分解成氯原子,活化的 Cl 与表面的硅(Si)结合生成易挥发的 SiCl_4 ,从而使 Si 被 Cl 刻蚀. 不过化学法刻蚀是各向同性的. 能量离子增强刻蚀方法是将一定能量的离子通量垂直轰击被刻蚀的物质表面,器件边壁上离子通量甚小. 能量离子的作用一方面使得化学反应容易发生,另一方面使得这种反应具有方向性(各向异性). 例如一个非点接触的单晶硅表面在室温下不被氯原子刻蚀,然而,当表面同时暴露于一种能量离子通量和氯原子中时,则可以迅速发生反应,刻蚀率显著增加,从而增强了刻蚀. 又因为离子通量主要轰击电场垂直的表面,故与离子运动方向垂直的表面被刻蚀,而与离子运动方向平行的侧壁却免遭腐蚀. 能量离子防护刻蚀法是将一种防腐剂镀于衬底表面形成一种保护膜,它与活化中性粒子刻蚀剂不起作用,但适合的离子通量可以破坏这种保护膜. 由于这膜表面与离子通量成直角,所以化学反应在竖直方向上发生,而边壁上的防腐剂保护衬底免遭腐蚀,因而刻蚀是各向异性的.

为了某种特殊应用,考虑一组完整的加工参数要求是非常重要的,它包括刻蚀的各向异性、选择性、硅片横向均匀性、表面质量和加工的重复性. 对于商业应用的一块硅片的加工,每一层薄膜必须在 2—3min 内刻蚀,最小刻蚀率要求为:光阻剂 $0.50\mu\text{m}/\text{min}$,氧化物 $0.01\mu\text{m}/\text{min}$,多晶硅 $0.10\mu\text{m}/\text{min}$ (中等). 选择性是指同时刻蚀薄膜和其下的衬底的速率之比. 比值大,选择性好. 例如,选择性: $\text{Si}/\text{SiO}_2 = 100$,光阻剂/硅 = 5. 刻蚀均匀性是指被刻蚀的各个部分的薄膜沉积均匀,刻蚀速率均匀,不会造成刻蚀未尽或刻蚀过度. 有关加工各项要求可参照技术标准说明书.

为了提高刻蚀质量,通常采用高密度等离子体源. 理想的等离子体源应具有以下特征: (1) 大面积上的均匀性; (2) 简单和紧凑性; (3) 低压高密度(压力为 $0.01 \rightarrow 1 \text{ Torr}$, $1 \text{ Torr} = 133\text{Pa}$,等离子体数密度 $10^9 \rightarrow 10^{12} \text{ cm}^{-3}$); (4) 高效性. 附加磁场可以有效控制离子、电子轨

道和能量. 最流行的等离子体源有: 反应离子刻蚀源 (RIE)、电子回旋共振源 (ECR)、感应耦合等离子体源 (ICP) 和螺旋波 (Helicon) 源等. 这里仅对抗 RIE 源的工作原理稍加说明. 图 3 是 RIE 源的结构简图. 频率为 13.56MHz 的射频

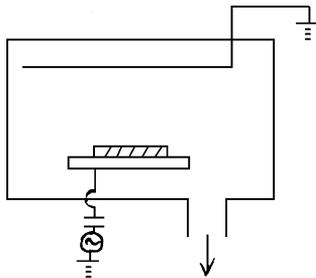


图 3 反应离子刻蚀原理图

电压加在两块平行电极上, 样片放在阴极上, 阳极与反应器壁接地. 阴极面积小, 而阳极面积大, 形成非对称性辉光放电系统. 在等离子体区域与电极之间形成等离子体鞘层, 小面积电极一边具有大的鞘层电压, 因此离子在阴极鞘层区域被加速. 高能离子垂直轰击样片靶面, 造成溅射, 于是靶面被刻蚀. 离子对刻蚀起了主要作用. 反应离子刻蚀以物理溅射为主, 兼有中性活化自由基参加的化学反应. 因此反应离子刻蚀也称为反应离子溅射刻蚀. 它的特点是刻蚀速率快, 且有各向异性, 最小限宽达 $0.2\mu\text{m}$,

缺点是容易造成器件损伤.

在等离子体刻蚀加工中, 由于能量离子、电子和光子轰击, 会引起器件损伤, 改变了器件的机械和电性能, 器件损伤有原子位移损伤、污染损伤、载荷损伤和辐射损伤等. 如何有效地减小和避免这些损伤, 乃是微电子器件加工中的前沿研究问题之一. 另外的前沿问题还有: 元件极限尺寸 $0.10\mu\text{m}$ 的突破、尘埃污染、离子迟滞和微负荷效应、小介电常数的电介质、静电夹头 (预防芯片加热变凸)、新的芯片半导体材料和新封装工艺等的研究.

参 考 文 献

- [1] Burger R M, Gaze J A, Seidel T. Solid State Technology, 1995, 38(2): 42—46
- [2] Levenson D M. Solid State Technology, 1995, 38(9): 81—82
- [3] Langston J C, Dao G T. Solid State Technology, 1995: 38(3): 57—60
- [4] Maeda K *et al.* Proc SPIE, 1995, 2438: 465
- [5] 韩安云. 半导体情报, 1998, 35(3): 1—17
- [6] Chen F F. Phys. Plasmas, 1995, 2(6): 2164—2175
- [7] Flamm D L, Herb G K. In eds. Manos D M, Flamm D L. Plasma Etching. New York: Academic Press, INC. 1989, 1—90

正电子迁移率的测量*

郁伟中 袁佳平

(清华大学现代应用物理系 北京 100084)

摘 要 综述了在半导体和金刚石中的正电子迁移率的 6 种不同测量方法(角关联方法、多普勒方法、寿命谱方法、注入剖面法、扩散常数法和慢正电子法), 给出了自 1957 年以来国内外的所有测量数据, 并对数据进行了综合分析.

关键词 正电子湮没, 正电子迁移率, 半导体, 金刚石

* 国家自然科学基金资助项目

1998 - 11 - 09 收到初稿, 1999 - 02 - 10 修回