

# 一种新型 SOI 结构——SiGe - OI 材料研究进展\*

安正华<sup>†</sup> 张 苗 门传玲 谢欣云 沈勤我 林成鲁

(中国科学院上海微系统与信息技术研究所信息功能材料国家重点实验室 上海 200050)

**摘 要** SOI(silicon on insulator, 绝缘层上的硅)技术和 SiGe(silicon germanium, 锗硅)技术都是微电子领域的前沿技术. SiGe - OI(SiGe - on - insulator, 绝缘层上的锗硅)新型材料是最近几年来才出现的一种新型 SOI 材料, 它同时具备了 SOI 技术和 SiGe 技术的优势, 因而成为当前微电子研究领域的最前沿课题之一. 文章结合中国科学院上海微系统与信息技术研究所的工作, 综述了 SiGe - OI 材料研究情况和应用前景, 详细介绍了其主要的制备方法, 最后报道了作者在 SiGe - OI 材料研究上的一些实验结果.

**关键词** 绝缘层上的硅, 锗硅, 绝缘层上的锗硅

## A NEW SOI STRUCTURE——SiGe-OI

AN Zheng-Hua ZHANG Miao MEN Chuan-Ling XIE Xin-Yun SHEN Qin-Wo LIN Cheng-Lu

(State Key Laboratory of Functional Materials for Informatics, Shanghai Institute of Microsystem and Information Technology,

Chinese Academy of Sciences, Shanghai 200050, China)

**Abstract** Silicon on insulator(SOI) and SiGe are both promising materials to the microelectronics including due to their potential in low voltage, low power, high speed applications and compatibility with mature Si technology. A new SOI structure, SiGe-OI, which appeared recently integrates the advantages of both SOI and SiGe, and has become one of the new frontiers in the microelectronics field. We review the resent research on SiGe-OI, its applications and fabrication, including some results of our own work.

**Key words** SOI, SiGe, SiGe-OI

## 1 引言

集成电路技术发展到今天, 器件的工作频率和集成度都已经得到了巨大的提高. 但是, 随着电路系统规模的不断扩大, 功能的不断完善, 系统对器件性能的要求也越来越高, 已有的进步并不能使人们感到满足. 人们对集成电路速度性能和集成度的追求是永无止境的. 然而, 传统的体硅集成技术已经发展相当成熟, 似乎已经快走到尽头. GaAs 是一种很好的高频器件材料, 但是, GaAs 在工艺上与 Si 工艺不兼容, 其集成规模难以与发展成熟的 Si 集成工艺相比, 电路的成本也非常昂贵. 显然, 人们并不愿意抛弃 Si 集成工艺基础, 而不顾成本地发展 GaAs 技术. 那么, 要想维持技术的高速更新步伐, 下一步该怎么办呢?

显然, 可以在体硅集成技术基础上从器件制作材料和器件结构两方面进行突破. 在器件所采用的材料方面, SiGe 是非常合适的选择, 这不仅是因为 SiGe 材料在工艺上与 Si 工艺可以相兼容, 而且 SiGe

材料是一种高速、低噪音的性能优异的材料, SiGe HBT(异质结双极晶体管)的巨大成功就充分证明了这一点. 更令人振奋的是, SiGe 材料可以与 Si 材料形成各种具有应变的异质结构, 通过调节 SiGe 材料的组分还可以调节应变大小、能带结构. 这些可调的应变异质结结构为器件的设计提供了新的自由度, 可以实现器件性能的优化, 这无疑是器件和电路设计者梦寐以求的. 在器件结构上, SOI 材料由于将顶层制作器件的 Si 薄层与衬底材料实现了介质隔离, 可以克服体硅器件严重的寄生效应, 所以理所当然地成为未来器件所采用的技术. 尤其是集成电路技术发展到深亚微米级以后, 体硅器件的短沟道效应的影响非常严重时, 采用 SOI 技术可以明显地减小短沟道效应的影响, 进一步实现低压、低耗、高速的

\* 国家重点基础研究专项经费(批准号:G20000365), 国家自然科学基金(批准号:No.69906005)和上海市青年科技启明星计划(批准号:No.01QMH1403)资助项目

2001-07-09 收到初稿, 2001-08-31 修回

<sup>†</sup> 通讯联系人, E-mail: anzhenhua@mail.sim.ac.cn

目标.所以 SiGe 和 SOI 在未来微电子技术的发展中都具有举足轻重的地位.工业巨头 IBM 公司已将这两种技术和 Cu 连线作为未来几年内发展的重点,保持其在微电子行业中的领先地位.

SiGe-OI 新型材料是最近几年来才出现的一种新型 SOI 材料,它同时具备了 SOI 材料和 SiGe 材料的优势,其应用前景令人神往,因而成为当前微电子研究领域的最前沿课题之一.利用这种材料制造的 SiGe/Si 异质结场效应管器件(HFET)性能突出,尤其是 SiGe 异质结调制掺杂场效应管(HMODFET)的性能可以与 GaAs 器件相媲美<sup>[1]</sup>.

## 2 SiGe-OI 新材料及其研究背景

SOI 材料最初主要应用于军工抗辐照电路上.1998 年 8 月,IBM 公司宣布以 SOI 技术成功地研制了高速、低功耗、高可靠性的微电子主流产品——微处理器,这标志着 SOI 技术正式进入民用微电子领域.IBM 的成功掀起了各国对 SOI 技术的开发热潮.世界其他著名微电子公司如 Motorola,AMD,TI 以及 Mitsubishi,Philip,Allied Signal,Canon,NTT,Sharp 等紧跟 IBM 的步伐,纷纷宣布投入或计划投入巨资进行 SOI 技术及相关 IC 产品的设计和制造,加速 SOI 技术的研究和开发.作为芯片制造领头羊的 Intel 公司最近也开始强力支持 SOI 技术,并认为 SOI 技术是实现高速低功耗的重要手段,其切入点为高速宽带移动通信领域.显然,SOI 的春天即将到来.

另一方面, SiGe 技术蓬勃发展.在短短的 20 年内,人们对 SiGe 的研究从材料生长发展到器件制造一直到最后的集成化,技术发展神速.这使得硅基材料有了应用于高频领域的可能, SiGe 器件正在打破 GaAs 在高频领域的垄断地位. IBM, Motorola, Siemens 等公司已成功开发出应用于便携式通信系统的 SiGe 射频电路.最新报道称 IBM 公司已经制造出工作频率为 210GHz 的 SiGe 器件.目前已经商品化的主要有 SiGe HBT,它在速度和噪声性能上比 Si 器件有很大优势,成本也比 GaAs 等 III-V 族半导体便宜得多.然而, SiGe 材料更为诱人的的是使器件设计者所崇尚的 Si 基能带裁剪技术成为可能,它的出现为设计高性能尤其是高速的异质结器件提供新的自由度,设计者可以通过调节材料组分以及异质结存在的应变等来控制带隙和带阶,应变的 Si 和 SiGe 结构使器件性能得到很大的提高<sup>[2]</sup>.利用这一特点制造的 SiGe 异质结场效应管 MOSFET(SiGe HMODFET)和 SiGe 异质结 MODFET(SiGe HMODFET)具有很好的

器件性能<sup>[1]</sup>.IBM 公司今年 6 月 8 日宣布采用应变 Si 技术可以将其芯片处理速度提高 35%.

尽管 SiGe HMODFET, SiGe HMODFET 等应变异质结场效应管器件性能优异,但是它们能否推广很大程度上取决于无应变 SiGe 衬底的制备<sup>[1]</sup>. SiGe-OI 材料正是可以满足这一需求的新型材料.采用 SiGe-OI 制造的 SiGe HMODFET, HMODFET 等 FET 不仅具有 SiGe 器件高速、低噪音等高性能的特点,而且还具有 SOI 技术的优势,如高速、低压、低耗、短沟道效应改善等等.

将 SiGe 技术和 SOI 技术结合在一起形成的 SiGe-OI 新型材料实际上是将传统的 SOI 结构中的顶层 Si 用 SiGe 层代替.其结构如图 1 所示,根据制备方法的不同可以得到两种不同的 SiGe-OI 结构,如图 1(a)(b)所示.

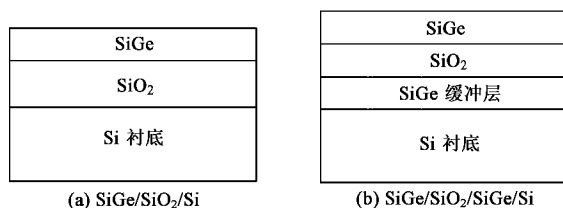


图 1 SiGe-OI 材料的结构示意图

## 3 SiGe-OI 材料的制备

高质量 SiGe-OI 材料的制备是其能否广泛应用的关键. SiGe-OI 材料是伴随 SiGe 材料制备技术和 Si-SOI 技术的日渐成熟而产生的.注氧隔离(separation by implantation of oxygen, SIMOX)和智能剥离(Smart-cut)是两种成功应用于 Si-SOI 材料制备的技术. SiGe-OI 材料制备可以引入这两种成熟的技术.另外,利用 Si-SOI 材料,尤其是薄膜 Si-SOI 材料,通过其他技术途径也可以形成 SiGe-OI 结构.

### 3.1 SiGe-OI 的注氧隔离制备方法(SiGe-SIMOX)

早在 20 世纪 90 年代初, Y. S. Tang<sup>[3]</sup>和 J. E. Castle<sup>[4]</sup>等人就分别进行了 SiGe-SIMOX 的初步研究.但是由于 SiGe 层的 Ge 组分很高,厚度较大,且没有 Ge 组分递变的 SiGe 缓冲层,所以 SiGe 层本身的质量难以保证. O 注入的剂量和能量都较大,对 SiGe 层的损伤严重.同时,过高的 Ge 组分本身就限制了 SiGe-OI 结构的形成<sup>[3]</sup>.直到 1998 年以后,日本的 S. Fukatsu, Yukari Ishikawa, N. Shibata 等人进行了低能、低剂量的 SiGe-SIMOX,取得了可喜的进展<sup>[5-8]</sup>.

东芝公司也较为成功地制备了 SiGe - OI 材料,并在此材料上成功地生长了张应变的 Si 层<sup>[9,10]</sup>.不过,目前的研究还仅限于将原有的 Si - SIMOX 工艺应用到 SiGe 材料上,并没有针对 SiGe 材料进行工艺上的优化.

SiGe - SIMOX 比常规的 Si - SIMOX 多一步外延工艺,即首先得在 Si 衬底上外延生长高质量的 SiGe 层,然后再进行与 Si - SIMOX 工艺类似的工序.具体流程如图 2 所示.

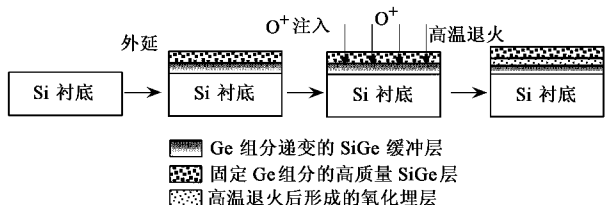


图 2 利用 SIMOX 工艺制备 SiGe - OI 结构的流程

SiGe 外延时,为了得到高质量的 SiGe 层,一般先生长 Ge 组分递变的 SiGe 缓冲层,以减少因晶格失配产生的缺陷密度.然后进行后续的 SIMOX 工艺.实际上不生长递变 Ge 组分的 SiGe 缓冲层,而是以假晶生长的方式外延厚度在临界厚度以下的 SiGe 层,也可以得到高质量的 SiGe 层.但是,直接利用这种假晶生长的很薄的 SiGe 材料进行 SIMOX 研究的目前还没有.一旦可以实现,必将大大减少此工艺的成本,因为 SiGe 外延生长的费用本身就很昂贵.目前,我们正在进行这方面的探索性研究.

后续的 SIMOX 工艺与传统 Si 的 SIMOX 工艺类似.不同之处是:注氧时的温度不能太高,要低于 SiGe 外延生长的温度,一般比 Si - SIMOX 注氧时温度要低,约为 550℃ 左右,而对 Si 应为 650℃ 左右.随后的高温退火过程一般在 1200℃ 以上的高温下,含有少量氧气的 Ar 或 N<sub>2</sub> 气氛下退火 5h 左右,使注入的 O 离子聚集形成氧化埋层.因为 O 优先与 Si 结合,与 Ge 结合很少,所以氧化埋层仍以 SiO<sub>2</sub> 为主,多余的 Ge 会在氧化埋层的上下界面形成 Ge 富集区.但由于高温下 Ge 扩散很快,所以退火后,氧化埋层下的 SiGe 层中 Ge 的含量会下降,而埋层以上的 SiGe 层由于氧化埋层的阻挡作用,仍能保持高 Ge 组分,从而形成所需的 SiGe/SiO<sub>2</sub>/SiGe/Si 结构[如图 1(b)所示].

### 3.2 SiGe - OI 的智能剥离制备方法 (Smart - cut)

Smart - cut 技术是由法国 LETI 公司的 M. Bruel 等人提出的,现已成功地应用于 Si - SOI 材料的商

业批量生产.由于利用 Smart - cut 技术制备 SiGe - OI 结构的工艺要求和成本都很高,所以人们在这方面的研究不多.直到最近,IBM 公司的 L. J. Huang 等人才较为成功地用此方法制备了 SiGe - OI 结构材料<sup>[11]</sup>.

用 Smart - cut 技术制备 SiGe - OI 材料的工艺流程如图 3 所示.主要包括四个步骤:(1) SiGe 外延生长:为得到高质量的 SiGe 无应变层,需要先外延递变 Ge 组分的 SiGe 缓冲层,然后再生长 SiGe 层.(2) 离子注入:室温下,以一定能量向 SiGe 片中注入一定剂量的 H<sup>+</sup>,用以在高质量 SiGe 中产生气泡层.(3) 键合:将离子注入过的 SiGe 片与另一片含有热氧化层的 Si 片经严格的清洁处理(甚至抛光)后,在室温下键合.(4) 两步热处理:第一步热处理使键合后 SiGe 片从注 H<sup>+</sup> 气泡层处裂开,从而将上层高质量的 SiGe 层转移到另一片含氧化层的 Si 衬底上,形成 SiGe - OI 结构,第二步是高温处理,加强键合的强度.

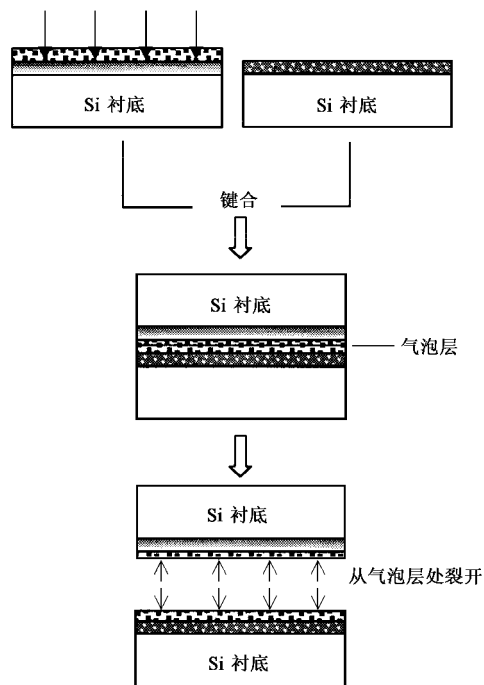


图 3 用智能剥离方法制备 SiGe - OI 材料的工艺流程

### 3.3 利用 Si - SOI 材料制备 SiGe - OI 材料

制备 SiGe - OI 材料的方法还可以通过利用制备好的高质量 SOI 材料,尤其是超薄 SOI 材料. B. Holländer 等人利用 Ge 注入到 SOI 的顶层 Si 中来形成 SiGe - OI 结构<sup>[12]</sup>.还可以直接在超薄 SOI 材料上生长 SiGe 或者 Ge,再结合热处理形成所需要的 SiGe - OI 结构.但是这些方法形成的 SiGe - OI 结构中的

SiGe 层质量都不如注氧隔离和智能剥离好,难以满足器件应用的要求,尤其是微电子器件的应用要求.

#### 4 SiGe - OI 材料的典型应用

随着集成电路技术的高速发展,集成电路的加工特征线宽不断缩小,集成密度和速度不断提高,功耗不断降低,这就相应地对器件本身提出了高速、低功耗的要求.SiGe 器件是一种高速器件,尤其是利用无应变 SiGe 层上外延生长得到的张应变 Si 层作为器件的沟道时,载流子的迁移率都有很大提高,所以可以利用无应变 SiGe 来制造高速异质结构的 MOSFET,MODFET 器件.K. Ismail 等人报道了 MODFET 中张应变的 Si 中的电子和压应变 SiGe 中的空穴的迁移率比无应变 Si 层中的电子空穴迁移率提高 3—5 倍<sup>[13,14]</sup>.在 CMOS 器件中,应变 Si 中的电子空穴迁移率的提高也达到 60%—80%<sup>[15]</sup>.SiGe - OI 材料正是可以用来制备 SiGe 异质结 MOSFET,MODFET 的衬底材料.图 4(a)是利用 SiGe - OI 材料制备的 n 型 SiGe 异质结 MODFET 的示意图<sup>[16]</sup>,由图可见,该器件是以张应变的 Si 层作为沟道,器件与衬底材料之间也实现了介质隔离,所以性能尤佳.

另外, SiGe - OI 材料在光电集成方面也有广阔的应用前景.图 4(b)是未来实现光电集成后的一种芯片结构示意图.由此可见, SiGe 材料与 SOI 技术在未来光电集成领域的应用器件非同一般.

#### 5 中国科学院上海微系统与信息技术研究所 SiGe - OI 材料研究方面的进展

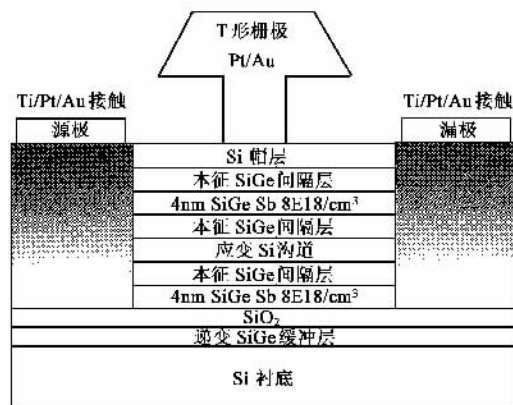
鉴于 SiGe - OI 材料有很好的应用前景,我们利用我所在 SOI 技术上雄厚的技术基础,在国内首先开展 SiGe - OI 材料制备的研究.目前取得了一些进展.

##### 5.1 SiGe 材料的注氢行为和剥离行为

图 5 左半部分是我们向具有缓冲层的 SiGe 材料中注氢并进行热处理以后的 SEM 照片,注氢层在缓冲层中.右半部分是没有生长 SiGe 层的 Si 衬底注氢热处理后的照片.注氢的条件都是 62keV,剂量  $6 \times 10^{16}/\text{cm}^2$ .从照片可以看出, SiGe 部分产生的剥离坑比 Si 产生的要大得多.这表明,只要 SiGe 表面的粗糙度足够小,通过注氢键合更容易大面积转移 SiGe 薄层,因而有利于 Smart-cut 工艺的进行.这为 SiGe - OI 材料的 Smart-cut 制备方法奠定了基础.

##### 5.2 SiGe 材料的注氧行为及其退火行为研究

我们采用 Riber SIVA32 SiGe MBE 系统,在 Si



(a)

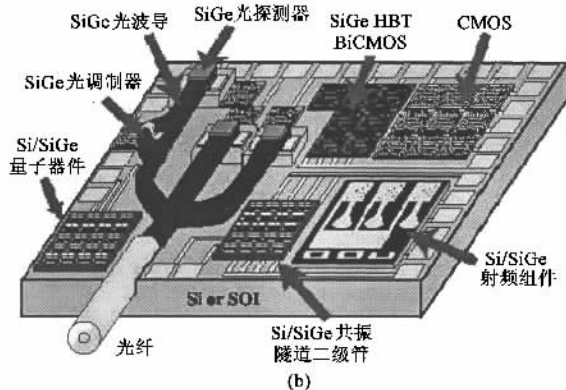


图 4

(a)在 SiGe - OI 材料上制作的 n - MODFET 示意图;  
(b)未来光电集成系统芯片示意图

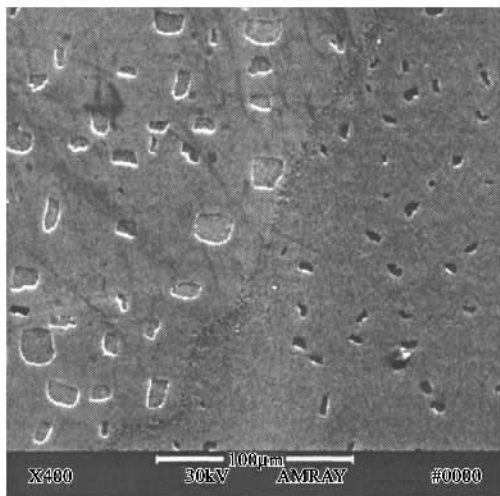


图 5 SiGe 和 Si 中注氢热处理后形成剥离坑的 SEM 照片比较

(100)衬底上直接外延了 100nm SiGe 层,根据 AES 的结果,可以确定 Ge 的含量为 30%.然后采用 45keV 的能量注入  $\text{O}^+$ ,剂量为  $3 \times 10^{17}/\text{cm}^2$ .根据 Trim 的模拟结果,45keV  $\text{O}^+$  离子在  $\text{Si}_{0.70}\text{Ge}_{0.30}$  中的注入深度为 87.4nm,图 6(a)是 SiGe 样品中刚刚注入物理

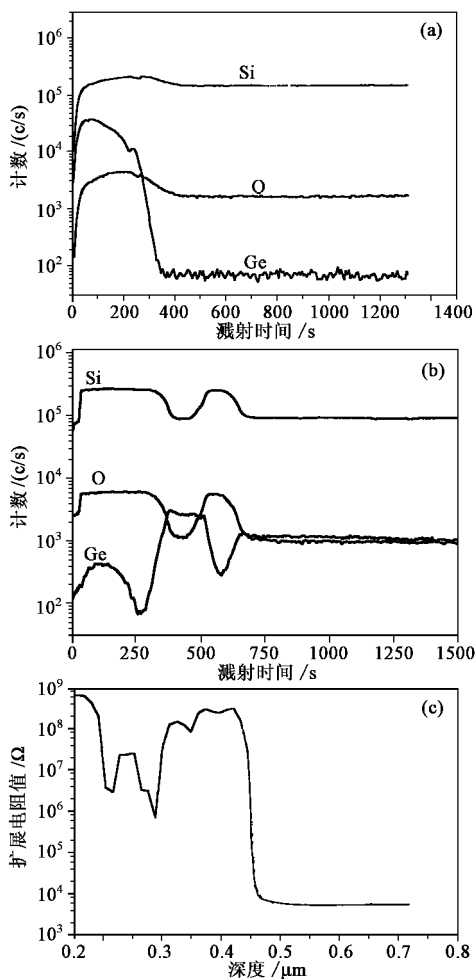


图 6

(a)  $O^+$ 注入后样品的 SIMS 分析 (b) 经高温退火后样品的二次离子质谱分析 (表层含 100nm 氧化层) (c) 高温退火后样品的扩展电阻分析

$O^+$  后的 SIMS 分析结果, 由图可见, 在 SiGe 中形成了一个富 O 层。

最后进行退火处理, 退火之前先生长了 100nm  $SiO_2$  作为退火时的保护层。退火在石英管退火炉内进行, 1250℃ 保温 5h, 退火气氛为  $Ar + 5\% O_2$ 。高温退火后的 SIMS 结果如图 (a) 所示。

在图 (a) 中, 最表层是退火保护层  $SiO_2$ , 随后是 SiGe 层, SiGe 下是富 O 层经退火后形成的氧化埋层。由图可见, SiGe 层中的 Ge 含量较均一, 衬底 Si 中也含 Ge, 这是由于氧化埋层两边 Ge 含量的梯度很大, 高温退火时 Ge 扩散到衬底 Si 中。由于氧化层对 Ge 的排斥作用, 所以氧化层本身的 Ge 含量很低。由图还可见, 表层氧化层中含有 Ge, 并且 Ge 具有一定的分布。这可能是由于退火气氛中的  $O_2$  和  $H_2O$  等扩散进表层氧化层与从 SiGe 层中扩散过来的 Ge

反应, 形成  $GeO_2$ , 由于氧化层只排斥 Ge 而不排斥  $GeO_2$ , 所以在表层中形成一个 Ge 的峰值分布。图 6 (c) 是退火后样品的扩展电阻分布图, 其结论与 SIMS 结果一致。只是 SiGe 扩展电阻值还不够稳定。进一步的研究正在进行之中。

## 6 结语

SiGe-OI 材料是近年来日渐成熟的 SOI 技术和蓬勃发展的 SiGe 技术相结合而产生的一种新型材料。它既拓展了传统 SOI 技术, 也为突破 Si 器件极限、进一步提高 SiGe 器件性能提供了新的技术途径, 尤其可作为衬底材料, 制备性能优异的 SiGe 异质结构的场效应管器件, 同时还是未来实现光电集成的良好的选择材料。目前 SiGe-OI 材料的制备方法还是以注氧隔离和智能剥离两种技术为主。随着 SiGe-OI 材料制备技术的不断成熟, 其应用也将得到迅速推广。中国科学院上海微系统与信息技术研究所凭借其在 SOI 技术上的领先地位, 在国内首先开展了有关 SiGe-OI 材料方面的研究, 已取得了一些结果, 进一步的研究正在进行之中。

## 参 考 文 献

- [1] Paul D J. *Thin Solid Films*, 1998, 321 :172
- [2] Xie Y H. *Materials Science and Engineering*, 1999, 25 :89
- [3] Tang Y S, Zhang J P, Hemment P L F *et al.* *J. Appl. Phys.*, 1999, 67 :7151
- [4] Castle J E, Liu H D, Watts J F *et al.* *Materials Science and Engineering*, 1992, B12 :199
- [5] Ishikawa Y, Shibata N, Fukatsu S. *Thin Solid Films*, 2000, 369 : 213
- [6] Fukatsu S, Ishikawa Yukari, Saito T *et al.* *Appl. Phys. Lett.*, 1998, 72 :3485
- [7] Ishikawa Y, Saito T, Shibata N *et al.* *Nucl. Instrum. and Methods in Physics Research B*, 1999, 147 :43
- [8] Ishikawa Y, Shibata F S. *Appl. Phys. Lett.*, 1999, 75 :983
- [9] Sugiyama N, Mizuno T, Takagi S *et al.* *Thin Solid Films*, 2000, 369 :199
- [10] Mizuno T, Takagi S, Sugiyama N *et al.* *IEEE Electron Device Letters*, 2000, 21 :230
- [11] Huang L J, Chu J O, Cannaperi D F *et al.* *Appl. Phys. Lett.*, 2001, 78 :1267
- [12] Holländer B, Mantl S, Michelsen W *et al.* *Nucl. Instrum. and Methods in Physics Research B*, 1994, 84 :218
- [13] Ismail K, Nelson S F, Chu J O *et al.* *Appl. Phys. Lett.*, 1993, 63 : 660
- [14] Ismail K, Chu J O, Meyerson B S. *Appl. Phys. Lett.*, 1994, 64 : 3124
- [15] Welsler J J, Hoyt J L, Gibbons J F. *IEEE Electron Device Lett.*, 1994, 15 :100
- [16] König U, Zeuner M, Höck G *et al.* *Solid-State Electronics*, 1999, 43 :1383