

微纳加工技术在微纳电子器件领域的应用^{*}

刘明[†] 陈宝钦 谢常青 王丛舜 龙世兵 徐秋霞 李志钢 易里成荣 涂德钰

(中国科学院微电子研究所 纳米加工与新器件集成技术实验室 北京 100029)

摘要 微纳加工技术推动着集成电路不断缩小器件尺寸和提高集成度,光学光刻技术依然是目前的主流微纳加工技术,同时有多种替代技术如电子束直写、极紫外光刻和投影电子束技术,文章介绍了自上而下的微纳加工技术的进展及其在微纳器件研制的重要作用。

关键词 自上而下的纳米加工, 纳米器件

Applications of micro/nanofabrication on micro/nano electrical devices

LIU Ming[†] CHEN Bao-Qian XIE Chang-Qing WANG Cong-Shun LONG Shi-Ping

XU Qiu-Xia LI Zhi-Gang YILI Cheng-Rong TU De-Yu

(Microfabrication & Nano-Technology Lab, Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China)

Abstract Micro/nano fabrication is the dominant factor in increasing the number of components per chip and further shrinking the size of devices. Until now, optical lithography has been the mainstream technology for the integrated circuit industry. For dimensions smaller than 45nm it is still undecided what is the best exposure method. Options include electron beam direct writing and projection, and extreme ultraviolet (EUV) exposure. Recent progress in top-down nano-fabrication processes such as optical, electron beam and EUV lithography, and their applications in manufacturing nano-devices are reviewed.

Keywords top-down fabrication, nano-device

1 引言

自从1958年美国德克萨斯公司试制了世界上第一块集成电路起,近50年来世界集成电路产业经历了小规模、中规模、大规模、超大规模和特大规模集成电路的发展阶段。单块半导体硅晶片上集成的元器件数目越来越多,集成电路的功能和速度飞速提高,并遵循著名的摩尔定律:集成电路的性能每18个月提高一倍,其加工图形特征尺寸每3年更新一代,缩小 $\sqrt{2}$ 倍。目前,在深亚微米超微细加工工艺的支持下,硅片上制作CMOS的图形特征尺寸已达到 $0.13\mu\text{m}$ — 90nm ,CPU的速度达到每秒数千兆次的水平。微纳加工技术的不断进步,推动着集成电路不断缩小器件尺寸和提高集成度。在半导体制造工

业领域,微纳加工技术是衡量半导体制造技术发展水平的重要标准。

随着技术的不断进步,集成电路越来越追求小尺寸、高生产率和高集成度。而通常情况下,这些就是业内经常采用的衡量微细加工水平的指标。半导体集成电路的CD(特征尺寸)表征了集成电路中的最细线宽,是标志着微细加工能力的主要指标。通常我们提及的 $0.25\mu\text{m}$ 、 $0.18\mu\text{m}$ 等工艺节点就是指该指标。集成电路生产的衬底基片的尺寸(一般指硅片的大小)表明了微细加工的工业化的生产能力,即生产率。集成电路的集成度(每个chip上所包含

^{*} 国家自然科学基金(批准号:60276019,90207004,60236010,60290081)资助项目

2005-10-17 收到

[†] 通讯联系人, Email: liuming@ime.ac.cn

的晶体管数目),表明了微细加工最终的目标产品的规模与性能。目前,工业上应用的最先进的微细加工技术水平达到了90nm,采用12英寸硅片,集成度达到超大规模集成电路(super large scale integration, SLSI)的水平。

1964年Gorden Moore提出了著名的摩尔定律,前瞻性地预见到了半导体制造工业飞速发展的这一历史过程,并且在可以预见的未来,这一规律将持续到2010年。图1为摩尔定律在Intel公司CPU产品方面的应用。在这一过程中,微纳加工技术的进步为推动产业的发展起了重要的作用。

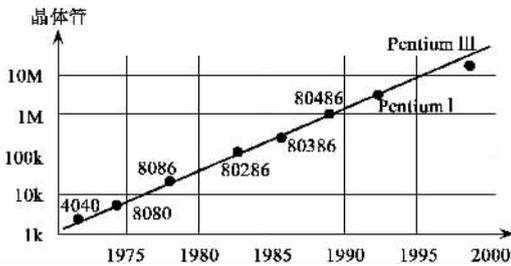


图1 摩尔定律

微纳加工技术可以简单地分为曝光技术与刻蚀技术。曝光技术以光学曝光技术为代表,将设计的掩膜图形无偏差地转移到基片上,是半导体制造技术中最为复杂先进的技术之一。长期以来,制约半导体制造工业发展的最关键的技术因素就是曝光技术。作为半导体制造技术的先导,曝光技术往往是半导体制造技术发展的瓶颈,同时曝光技术的突破也往往带来半导体制造技术的整体性突破。

2 微纳电子器件研究领域的微纳加工技术

集成电路超精细微纳加工工艺包括光刻、刻蚀、氧化、扩散、掺杂、溅射、化学机械抛光(CMP)等工艺,涉及上百道工序,工艺非常复杂,设备要求极高。其中,实现超微图形成像的光刻技术一直是推动集成电路(IC)工艺技术水平发展的核心驱动力。而且,一条集成电路生产线上光刻机约需要30台,其投资占生产线总投资的30%以上。因此,光刻机成为集成电路装备中最为重要的关键装备。

目前,传统的Stepper(步进式曝光机)^[1]技术已经完全成熟,而且随着分辨率增强技术(RET)的使用,不断向更高分辨率延伸。0.25 μm 、0.13 μm 生产

线采用的主要是248nm氪氟(KrF)准分子激光器步进(扫描)式曝光机;采用193nm氩氟(ArF)准分子激光器步进扫描式曝光机^[2]也已经推出了商业化样机,结合RET将作为100nm工艺的主流光刻设备;随着浸没(immersion)技术的研究,有望将193nm的光刻技术推进到65nm到45nm的技术节点。

但是,由于更短波长的激光难以找到合适的透射材料制造光学透镜,传统光学光刻在不久的将来将达到其技术终点。国外纷纷投入巨资研发下一代光刻机(NGL),如电子束投影光刻机(EPL)^[3]、极紫外光刻机(EUVL)^[4]等。EPL和EUVL将于2007年前后完成,可用于大生产的商品样机开发,并将逐步进入光刻机市场。EUVL将有可能从45nm切入,一直可以延伸至35nm以至更高分辨率,因而将成为光刻机未来的发展方向。

EUVL由于生产效率高、分辨率延伸余地大等特点,被认为是最有发展前途的替代技术。美国由INTEL、IBM、MOTOROLA等多家大型公司和研究机构联合组建的联合研究体投入20亿美元研发经费,已于2001年研制出了EUVL的I型样机,预计研制出商品化样机至少还需4—6年;在日本政府的大力资助下,尼康、理光、富士通等多家IC装备的大型公司共同参与的ASET计划也正在进行EUVL的研究,并计划于2007—2008年推出EUVL的商业化样机。虽然EUVL的原理和基础技术已经研究清楚,但是,真空下的气浮或高速超精密磁浮工件台技术、热效应与温度控制技术等方面的技术困难将严重阻碍EUVL的研发进展,从而推迟其进入生产线的时间。

除光刻机外,世界各大IC装备厂商目前主要为90nm—0.25 μm 的生产线提供所需包括材料制造、芯片制造以及封装在内的配套装备。

3 微纳加工技术在微纳电子器件中的应用

微纳加工技术是指在硅片表面(包括各种薄膜)用图形复印和腐蚀的方法制备出一定的图形结构的过程。微纳加工技术包括图形复印(lithography)和薄膜腐蚀(etching)两大步。图形复印是在光致抗蚀剂上产生平面图形,腐蚀则是在薄膜或硅上产生实际的平面图形。图2给出了微细加工工艺基本流程。

性要求为 $2.5\text{nm}/^\circ\text{C}$ 。

等离子体去残胶: 用 O_2 等离子体对抗蚀剂层进行刻蚀, 使得图形边沿垂直, 轮廓清晰。

坚膜: 对抗蚀剂层进行烘烤, 使得抗蚀剂层强度增加, 以作为掩蔽层进入后道工艺。

光刻工艺仅仅是将平面图形复制在光致抗蚀剂上, 为得到实际的图形结构, 必须在光致抗蚀剂的掩蔽下腐蚀掉一定的薄膜或硅本身。腐蚀工艺的基本内容就是把经过曝光、显影后抗蚀剂下的材料除去的过程。腐蚀工艺要完整精确重现抗蚀剂上的图形, 必须作到 (1) 图形转移过程中的高保真性 (2) 高选择比, 这指某一腐蚀工艺只对特定的材料起作用, 对于抗蚀剂与其他材料的腐蚀作用很小 (3) 在整个硅片上的均匀性。

微纳加工技术和集成电路技术相辅相成, 相互促进。纳米电子器件对微纳加工技术提出了更高的要求。目前平面工艺的 MOS 器件依然是微电子领域器件研究的主旋律, 寻求 CMOS 技术替代方案, 开展新型纳米器件研究对美、欧、日等电子技术领先的国家已经成为很紧迫的任务。在某些领域, 这些新器件和电路将在未来取代目前以经典物理为基础的集成电路, 其中最有代表性的是共振隧穿二极管 (RTD) 和单电子器件 (SET)。

单电子器件的发展和微纳加工技术的进步密不可分, 早在 1996 年, Ishikuro 等人采用普通光学光刻技术与各向异性湿法腐蚀技术在 SIMOX (separation by implanted oxygen) 衬底上制作 MOSFET 型单电子晶体管 (SET) [5]。制作过程如下: 热氧化, 湿法腐蚀 SiO_2 , 减薄 Si 膜至 40nm , 用 LPCVD 淀积 10nm Si_3N_4 , 沿 110 方向腐蚀 Si_3N_4 形成一个台面作为下一步对硅作各向异性腐蚀的掩模; 然后在 75°C 下, 用 TMAH (四甲基氢氧化铵) 沿台面边缘腐蚀形成光滑的硅 (111) 面, 热氧化 (111) 面, 用电子束光刻 (EBL) 横跨台面光刻一条 100nm 宽的线条 (此线宽即为沟道长度); 再用化学方法腐蚀掉线上的 Si_3N_4 , 用 TMAH (一种化学试剂的名称) 在台面边缘内侧腐蚀形成 100nm 长的三角形 Si 量子线, 接着进行栅氧化, 对源、漏、栅进行 P^+ 离子注入, 蒸发铝电极, 完成 SET 制作, 量子线的宽度约为 10nm 。测试显示, 给 SET 加 5mV 偏压, I_D 随 V_G 的振荡, 在 300K 时, 较微弱; 在 170K 时, 变得明显; 在 42K 时, 出现尖脉冲。他们进一步改进了源、漏区设计方法, 增加了一对源、漏区, 用自对准工艺分别注入磷离子和硼离子, 形成单电子晶体管和单空穴晶体管的源、漏

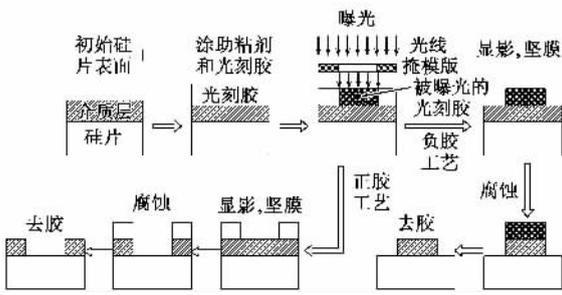


图2 微细加工工艺基本流程

微纳加工中曝光工艺是最关键的技术, 在这一工艺中, 抗蚀剂首先被涂在圆片上, 光通过掩模照射使得抗蚀剂有选择地被曝光。而曝光前后对抗蚀剂层的工艺处理是非常重要的, 有时甚至比曝光本身更加难以控制。曝光工艺作为一个整体, 涂覆抗蚀剂层的硅片在曝光系统中进行曝光只是其中重要的一步, 而其前后任何一步工艺步骤出现偏差都会导致最终曝光结果的失败。曝光前后的工艺处理过程如图 3 所示。

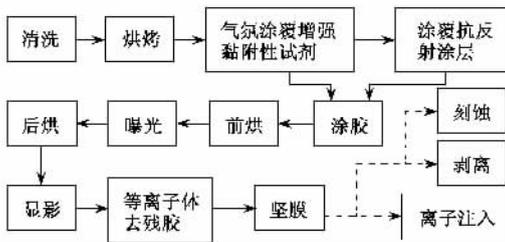


图3 曝光工艺过程

曝光工艺作为一个整体, 在各个工艺环节之间都存在着密不可分的关系, 下面仅从抗蚀剂的角度对各个工艺环节进行分析。

清洗: 保证衬底的清洁, 使得抗蚀剂层不受粘污。

烘烤: 将衬底表面的水分蒸发, 提高抗蚀剂与衬底之间的黏附性。

气氛涂覆增强黏附性试剂: 提高抗蚀剂与衬底之间的黏附性。

涂覆抗反射涂层: 吸收曝光光线, 减少驻波效应; 减少衬底表面不均匀, 减小焦深要求。

涂胶: 均匀涂覆抗蚀剂。

前烘: 蒸发抗蚀剂中的溶剂, 使抗蚀剂凝固在衬底表面。

后烘: 化学放大胶的重要工艺, 决定了光生化学反应的放大程度, 直接决定了曝光效果。其温度灵敏

区,在同一量子点和量子线(长 90nm、宽 5nm、高 5nm)结构上同时形成单电子晶体管和单空穴晶体管.在 20K 下,测量了单电子晶体管和单空穴晶体管特性^[6].

此外, Kim D H^[7]等人采用普通光学光刻和掩膜侧墙技术制备出了 30nm 宽的 SOI 纳米线,并以此为基础,制作出了具有两个侧墙耗尽栅的单电子晶体管,在 77K 温度下观测到了明显的单电子隧穿现象. Stephen Chou^[8,9]等人采用顶层硅膜 60nm 厚的 SIMOX 衬底,先生长 30nm 厚的 SiO₂,刻蚀 SiO₂ 形成 SET 的有源区,用 EBL 在 PMMA 上形成量子点和量子线的图形,显影后用反应离子刻蚀(RIE),将图形转移到硅膜上,去掉图形上的 SiO₂,再生长栅氧化层,淀积不掺杂多晶硅,光刻形成量子点上的不掺杂多晶硅覆盖层和栅极引出线,并以此为掩膜作自对准源、漏区离子注入、退火,完成 SET 的制作,库仑岛的尺寸可达到 40nm.若要制作单电子晶体管,则注入磷离子,若要形成单空穴晶体管,则注入硼离子.测量结果表明:电子型 SET 最高工作温度为 170K,平均库仑间隙 36meV.他们还以此为基础,在量子点和控制栅之间制作一个多晶硅点,制备出能在室温下工作的单电子存储器^[10-12].

Sakamoto 等人为了减小 Si/SiO₂ 界面态和氧化层中固定电荷形成的势垒对量子点和量子线的影响,将 SOI 的顶层硅膜减薄到 50nm 后,用大剂量的磷离子注入和退火,使硅膜简并,再用 EBL 直写(采用 Calixarene 负性电子抗蚀剂)工艺制作出 SET,岛直径为 45nm,在 15—3.5K 下观测到相同的振荡周期,呈现单岛 SET 特性^[13]. Koster 等人^[14]也采用电子束光刻、反应离子刻蚀和热氧化的方法在 BESOI 衬底上制作出了单电子晶体管,这种方法也是与 MOS 工艺兼容的.

4 结束语

微纳加工技术的研究与开发在每一代集成电路技术的更新换代中都扮演着技术先导的角色.随着加工尺寸向 65nm 逼近,寻求更短波长光源、新的透

镜材料和更高数字孔径光学系统的加工技术成为首先需要解决的问题,同时,由于光刻尺寸要小于光源波长,使得移相和光学邻近效应矫正等波前工程技术成为光学光刻的另一项关键技术.

电子束曝光设备为纳米加工技术提供了有利的技术支持,在新一代量子器件的制作和研究中发挥了重要作用,对高分辨电子器件的需求,推动了电子束曝光技术的发展和运用.电子束直接曝光技术和 STEM 相结合,在 PMMA 抗蚀剂层已取得线宽 10nm 的刻蚀水平,STM 实现了对原子和分子的直接操纵和材料表面刻蚀,纳米级电路的出现,ULSI 电路和量子效应器件的问世,必将对 21 世纪电子、计算机和信息科学技术产生更深刻的影响,电子束曝光仍将在主流领域起重要作用.

参 考 文 献

- [1] Rai - Choudhury P. Handbook of Microlithography, Micromachining, and Microfabrication. SPIE Press, 1997
- [2] Shaver D. Vac. J. Sci. Technol. B, 1992, 10(6): 2989
- [3] Berger S D, Gibson J M, Camarda R M. J. Vac. Sci. Technol., 1991, B9(6): 2996
- [4] Gwyn C W, Voss R, Unbach C. J. Vac. Sci. Technol., 1998, B16(6): 3142
- [5] Ishikuro L, Fujii T, Saraya T. Appl. Phys. Lett., 1996, 68 (25): 3585
- [6] Saitoh M, Murakami T, Hiramoto T. IEEE Transactions on Nanotechnology, 2003, 2(4): 241
- [7] Kim D H, Sung S K, Kim K R *et al.* J. Vac. Sci. Technol. B, 2002, 20(4): 1410
- [8] Leobandung E, Guo L, Chou S Y *et al.* Appl. Phys. Lett., 1995, 67(16): 2338
- [9] Leobandung E, Guo L, Wang Y *et al.* J. Vac. Sci. Technol. B, 1995, 13(6): 2865
- [10] Guo L, Leobandung E, Chou S Y. Appl. Phys. Lett., 1997, 70(7): 850
- [11] Guo L, Leobandung E, Zhuang L *et al.* Vac. Sci. Technol. B, 1997, 15(6): 2840
- [12] Guo L, Leobandung E, Chou S Y. Science, 1997, 275 : 649
- [13] Sakamoto T, Kawaura H, Baba T. Appl. Phys. Lett., 1998, 72(7): 795
- [14] Köster T, Hadam B, Hofmann K *et al.* J. Vac. Sci. Technol. B, 1997, 15(6): 2836