

基于交叉结构的分子电子器件 及其逻辑电路的研究进展*

涂德钰 王丛舜 刘明[†]

(中国科学院微电子研究所 纳米加工与新器件集成技术实验室 北京 100029)

摘要 随着大规模集成电路的特征尺寸进入到纳米级,传统的硅基集成电路技术面临挑战,新材料及新结构的研究成为热点,纳电子学分支之一的分子电子器件正在蓬勃发展.场效应晶体管(FET)和交叉结构是目前主要的分子电子器件的结构,而交叉结构有利于集成受到广泛关注.文章概述了基于交叉结构的分子纳米器件工作原理、工艺流程,并着重介绍了逻辑功能的实现方法及其研究进展.最后,总结了交叉结构的前景及所面临的困难.

关键词 交叉,纳米压印,逻辑电路,分子电子学

Molecular electronic devices and Logic circuits based on crossbar structures

TU De-Yu WANG Cong-Shun LIU Ming[†]

(Microfabrication & Nano-Technology Lab, Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China)

Abstract As very large integrated circuits reach a critical dimension of a few tens of nanometers, conventional silicon based technology is facing a big challenge. New materials and architectures are becoming a hot topic, and much effort is being put into developing molecular electronic devices as a part of nanoelectronics. The current primary architectures of molecular electronic devices are field effect transistors and crossbar switches, and crossbar structures are attracting world-wide attention due to their easy integration. The principles and processing of molecular electronic devices based on crossbar architecture are; the implementation of logic circuits based on crossbars, and recent progress in this area are described. The prospects and problems of crossbar circuits are also summarized.

Keywords crossbar, nanoimprinting, logic circuits, molecular electronics

1 引言

1965年,戈登·摩尔提出了著名的摩尔定律(Moore's law),预言半导体每年集成度与速度提高一倍^[1],后来修正为微处理器每18个月里,集成度提高一倍,成本降低一半.当前大规模集成电路在摩尔定律的指引下,集成度不断提高,特征尺寸迅速减小,进入十纳米量级,进而导致生产工艺要求越来越苛刻,整个工艺的研发与生产线投资成本呈几何级数上升.为了解决这一难题,延长摩尔定律的寿命,科学家们提出了各种有可能取代Si基CMOS器件的方案,包括碳纳米管场效应晶体管^[2-6],纳米线晶体管^[7-9],单电子晶体管^[10],量子原胞自动机^[11,12],

神经网络^[13,14],以及分子逻辑器件^[15]等等.早在20世纪40年代末期,根据分子导电理论,Robert S. Mulliken以及Albert Szent-Gyorgi就提出了分子电子学的概念^[16].随后,各种有机分子器件陆续出现,例如,分子导线,分子二极管,分子场效应晶体管等^[17].近年来,分子电子学在纳米科技的带动下,迅猛发展,有关分子器件的大规模集成的研究也提上日程.交叉结构是一种理想的集成结构,其简单的结构容易实现大规模集成.下面从交叉结构的特点、制备、存储器及其逻辑电路的实现等几个方面介绍当

* 国家高技术研究发展计划(批准号2004AA302G13)、国家自然科学基金(批准号90401002,60236010)资助项目

2005-04-14收到初稿,2005-06-15修回

[†] 通讯联系人, Email: liuming@ime.ac.cn

前交叉电路的研究进展.

2 交叉结构的特点与制备

2.1 交叉结构的特点

大规模集成电路发展到今天,集成度的提高使功耗和散热问题越来越严重,同时特征尺寸的缩小使器件的成本迅速提高,而且载流子传输的量子化更加明显,传统的等比例缩小理论不再适用,许多的科学问题有待进一步深入研究.相比于传统的CMOS器件,分子器件在集成度、功耗、成本上具有得天独厚的优势.而相比于有机FET结构,交叉结构的集成度更高,速度更快.交叉结构的分子器件特点主要有以下几点(1)交叉结构是一种二维结构,结构十分简单,工艺流程较少,这对于提高器件的成品率相当重要,有效地降低了器件的成本(2)纳米级的交叉结构可以通过微米级的线条进行寻址,使其易于与其他器件集成(3)通过电配置交叉结构可以实现存储与逻辑功能(4)纳米电路在制备过程中难免出现缺陷,而交叉结构是一种容错(defect-tolerant)的结构(5)交叉结构是一种天生的并行结构,可有效改善器件的工作效率.

顾名思义,交叉电路有两组平行线垂直交叉而成,中间夹有特定功能的有机材料,形成一个交叉的阵列,如图1所示.其中,上下两组交叉通常为金属材料,作为电极,中间夹层有机材料通常具有开关特性.通过上下电极施加不同的偏压,控制交叉点中间材料处于不同的电阻状态,实现开关功能.

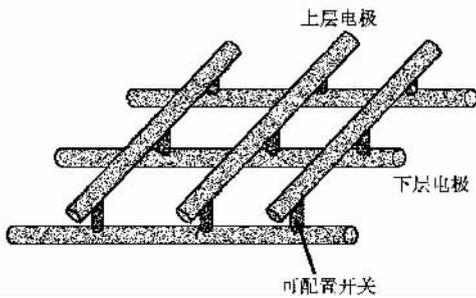


图1 交叉结构电路

这种交叉结构器件的性能主要取决于中间夹层的有机材料,其机理可分为如下几种(1)分子内或分子间的氢转移,即电负性较大的原子能与其所连的氢发生一定的作用,类似于化学键,作用力介于化学键与分子间作用力(2)二聚化反应,即两个分子之间的聚合反应,一般来讲,具有不饱和键的物质容易发生这种反应(3)顺-反式异构,顺式指的是两

个大的基团在双键的同侧,反式则指的是两个大的基团在双键的异侧,顺-反式异构指的就是顺式与反式之间的相互转化(4)电荷转移,即在两种或一种化合物之间,电荷从一个原子转移到另一个原子,或者从一部分转移到另一部分(5)酚型-醌型转变,苯环上连着羟基称为酚,连着双键氧成为醌,在一定条件下酚型化合物会发生异构,以醌型的形式存在^[18].此类有机材料按照特性则可以分为两类,负微分效应和双稳态效应,如果按照厚度来区分,则可分为单层或薄膜两种.

1999年,耶鲁大学的Reed研究小组发现含有硝胺氧化还原中心的单层分子具有负微分效应^[19],其分子结构如图2所示.

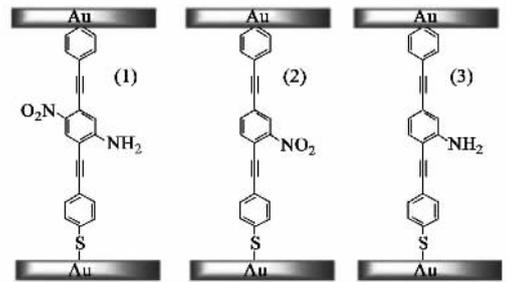


图2 具有负微分电阻的单层分子

近几年惠普实验室与UCLA的科学家合作对双稳态特性的单层分子进行大量研究,发现了三种具有该特性的材料,分别称之为“catenane”、“pseudorotanex”、“rotanex”,其结构如图3所示^[21,23].由于此类分子中氧化态与还原态存在能级差别,在还原态时电子可越过势垒,发生共振隧道效应而导电,在氧化态时不发生共振隧穿而具有高阻,从而实现开关功能.

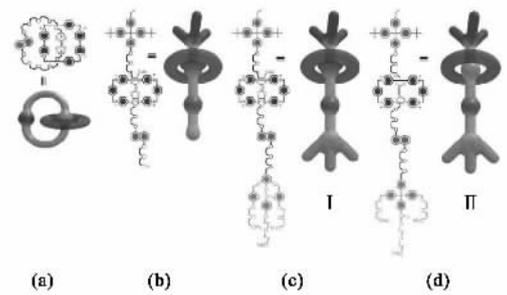


图3 双稳态单层分子结构

(a) Catenane结构 (b) pseudorotanex结构 (c)和(d)分别为两极(I)和双稳态(II)的rotanex结构

复旦大学的华中一在1999年研究发现 PAR

($C_{11}H_9N_3O_2$), PAN ($C_{15}H_{11}N_3O$) 和 GHA ($C_{14}H_{12}N_2O_2$) 三种有机单分子材料在室温下也具有电双稳态特性. 在薄膜厚度为 60nm 时, 阈值电压为 4—6V, 转变时间为 5—10ns^[24].

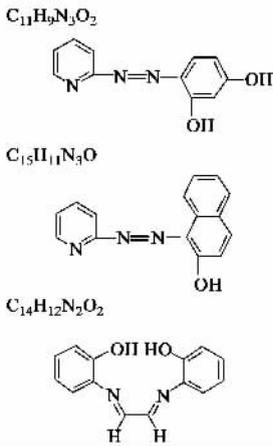


图4 双稳态薄膜分子的结构

此外, 金属有机的络合物 CuTCNQ、AgTCNQ 等材料也具有光电双稳态特性, 这种材料最早在 1979 年被报道^[25]. 国内的化学所和复旦大学也对此进行了大量的研究, 取得到很好的成果^[26-27]. 但是这种材料的薄膜比较疏松, 因此其夹心层结构很容易漏电, 可重复性有待进一步提高.

2.2 交叉结构的制备

通常交叉电路中间夹层的分子膜采用自组装 (self-assembled), L-B (Langmuir-Blodgett), 蒸镀等方法成膜.

交叉电路电极的工艺流程一般为光刻、蒸镀金属、剥离. 其中光刻可以采用光学光刻、电子束光刻、纳米压印等手段, 但是由于光学光刻得到线条较宽, 限制了器件集成度的提高, 电子束光刻则有可能会对夹层有机材料造成伤害, 导致器件失效, 所以较好的方法是采用纳米压印技术.

2003 年惠普实验室与 UCLA 合作, 采用纳米压印技术在 $1\mu m^2$ 的面积上制备出 8×8 的纳米交叉阵列 (如图 5 所示), 其中线宽约为 40nm^[28]. 首先在 Si 衬底上热生长 SiO_2 , 通过电子束光刻和反应离子刻蚀得到纳米压印所用模版. 模版在一定的温度和压力下压印得到下电极图形, 接着通过蒸镀金属和剥离即可得到下电极. 然后采用 L-B 方法生长单层分子膜. 在蒸镀一层很薄的 Ti 作为保护层之后, 即可采用同样的压印方法得到上电极. 最后,

RIE 刻蚀去掉 Ti 保护层以及多余的有机膜, 仅留下每个交叉点下的有机单层膜^[29].

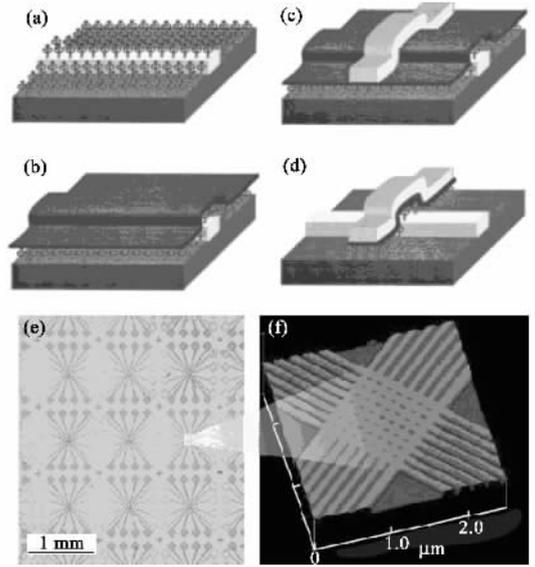


图5 8×8 交叉阵列的制作

2004 年惠普实验室的该研究小组进而制备出了 34×34 阵列, 线宽达 35nm, 间距为 100nm, 如图 6 所示^[30]. 与上述 8×8 阵列所采用的热压印工艺不同的是, 此 34×34 阵列采用紫外固化 (UV-cured) 压印, 可有效防止热压印的高温高压对器件性能产生的影响.

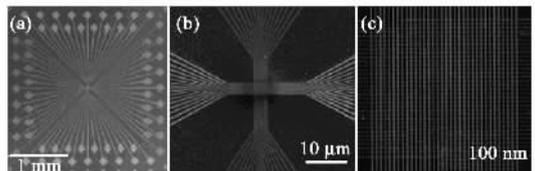


图6 34×34 交叉阵列

由此可以看出, 相比电子束光刻, 纳米压印工艺与有机材料的兼容性较好, 能够避免高能电子束所造成的损伤, 并且生产速度比电子束光刻要高得多. 但是, 纳米压印也存在着模版与抗蚀剂的粘连问题、均匀性较差、对准套刻较为困难等问题有待进一步改善.

3 交叉结构存储器

分子存储器是利用有机分子材料作为有源材料, 实现数据的写入、读取、擦除等功能.

耶鲁大学的 Reed 利用具有负微分电阻的聚苯撑材料实现的分子存储器, 其储存时间大于 15 分

钟,读写时间为 $80\text{ns}^{[20]}$,读写工作如图 7 所示. 南加州大学的 Chongwu Zhou 随后制备聚苯撑分子的阵列存储器^[33],如图 8 所示.

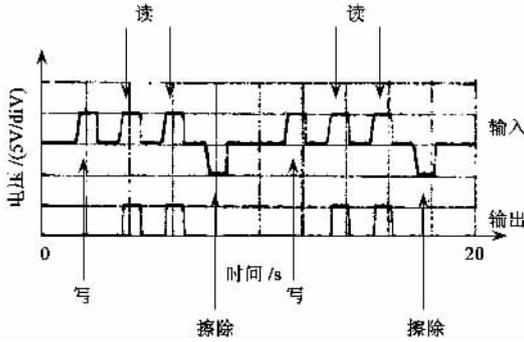


图 7 聚苯撑分子存储器读写工作图

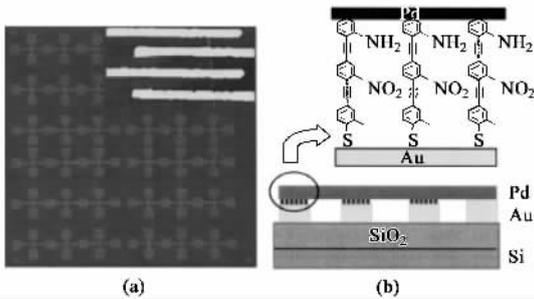


图 8 聚苯撑分子阵列存储器

UCLA 与惠普实验室合作,利用 rotanex 分子研制成功 64 位交叉结构存储器,密度达 $6.4\text{Gbits}/\text{cm}^2^{[28]}$. 写入电压为 3.5V ,读取电压为 0.5V ,该 64 位存储器写入“HPinvent”对应的 ASCII 码值,如图 9 所示. 最近,惠普实验室发表了 1000 位的分子存储器,每个交叉点的面积仅为 $0.009\mu\text{m}^2$,其存储密度达 $25\text{Gbits}/\text{cm}^2^{[30]}$,预计在不久的将来分子存储器即可到 $1\text{Tbits}/\text{cm}^2$ 的存储密度.

4 交叉结构逻辑电路

交叉电路除了可实现存储功能外,还能够实现各种逻辑功能. 目前,一般可通过以下的几种方法实现逻辑运算,如现场可编程门阵列 (FPGA),二极管阵列,类 CMOS 结构,锁存器等.

4.1 现场可编程门阵列

随着专用集成电路 (ASIC) 芯片的发展,因而出现了现场可编程逻辑器件 (FPLD),其中应用最广泛的当属现场可编程门阵列 (FPGA) 和复杂可编程逻辑

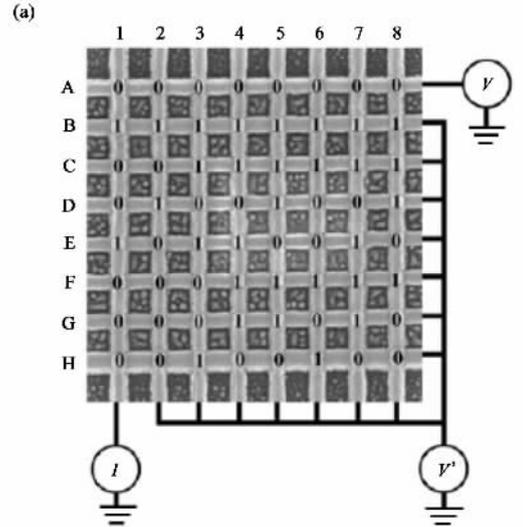


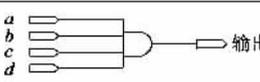
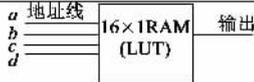
图 9 惠普 64 位交叉结构存储器

器件 (CPLD). FPGA 的核心部件为查值表 (look-up table, LUT) 本质上就是一个 RAM, 所以将交叉结构的存储器应用于 LUT 即可实现逻辑运算功能. 目前 FPGA 中多使用 4 输入的 LUT, 所以每一个 LUT 可以看成是一个有 4 位地址线的 16×1 的 RAM. 当用户通过原理图或 HDL 语言描述了一个逻辑电路以后, PLD/FPGA 开发软件会自动计算逻辑电路的所有可能的结果, 并把结果事先写入 RAM, 这样, 每输入一个信号进行逻辑运算就等于输入一个地址进行查表, 找出地址对应的内容, 然后输出即可, 如表 1 所示.

4.2 二极管阵列

由于有机双稳态材料具有的开关特性, 类似于二极管, 所以交叉通过在每个交叉点配置适当的偏压也可实现运算功能. 比如, 采用一个 6×4 的交叉阵列可实现与门的逻辑功能, 如图 10 所示. 如果利用更大的阵列即可实现更复杂的运算功能, 例如加法器等. 从图中我们可以看出, 由于二极管不能提供

表 1 四输入与门原理

实际逻辑电路		LUT的实现方式	
			
a, b, c, d 输入	输出	地址	RAM 的内容
0000	0	0000	0
0001	0	0001	0
....	0	0
1111	1	1111	1

反相功能(即非门),所以每路输入都需要一个互补的输入组成一对输入实现完整的逻辑功能.

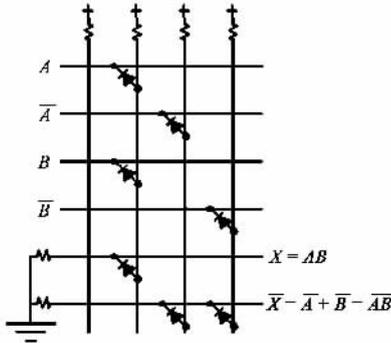


图 10 二极管阵列的与门

4.3 类 CMOS 结构

将 p 型与 n 型的碳纳米管或者半导体纳米线的场效应晶体管组成类似于 CMOS 结构,并与双稳态开关的交叉阵列结合,也可实现逻辑运算功能.图 11 是一个与或非门的结构图^[31],交叉结构中左上角为 p 型 FET,右上角为 n 型 FET,下部为可配置的双稳态开关.借助半导体纳米线 FET,可以解决双稳态开关特性交叉电路无法实现信号反相的难题.这类结构的另一个优点是可采用叠层结构进一步提高集成度,如图 12 所示.图中采用两种夹层材料,一种为有机双稳态材料,实现开关功能,另一种为绝缘介质,作为半导体纳米线场效应晶体管的栅介质材料.

4.4 锁存器(latch)

锁存器是芯片内部的存储元件,其激励输入可控制元件的状态.传统的锁存器由三端器件晶体管组成,可实现电压值与逻辑信号间的转换.而交叉锁存器结构则由两个两端器件双稳态开关组成,如图

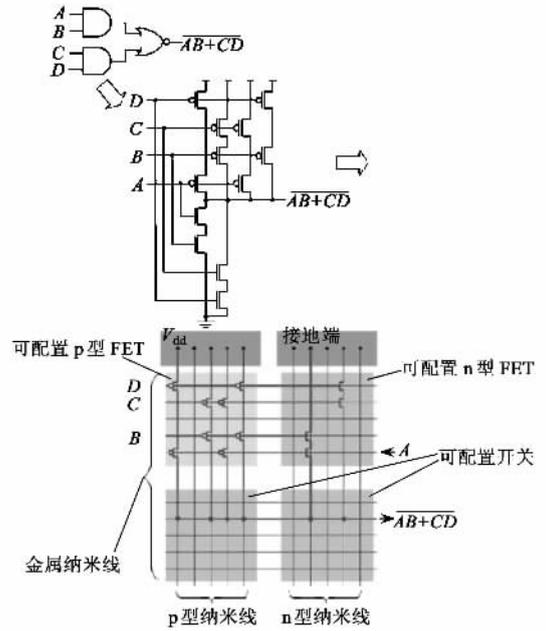


图 11 类 CMOS 结构的与或非门原理图

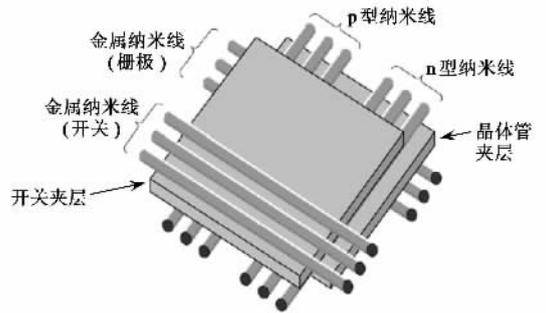


图 12 类 CMOS 的多层交叉结构

13 所示^[32].图中 L 是信号线, C_A, C_B 是控制线, S_A, S_B 是两个方向相反的双稳态开关.将信号线与控制线相连.交叉锁存器的特别之处就在于在控制线不同的偏压下,两个开关可以处于无条件开启、关闭与有条件开启、关闭四个状态,相应的信号线也有强 1、强 0、弱 1、弱 0 共四个状态.通常无条件开启和关闭用来写入数据,而有条件开启与关闭则用来实现逻辑信号的恢复与反相.

锁存器结构解决了长期以来两端开关器件无法实现逻辑信号的恢复和反相难题,理论上可以实现任何逻辑功能,使得交叉结构取代晶体管成为可能.

5 结束语

本文回顾了近年来基于交叉结构的分子纳米电路的研究进展,包括材料、工艺、结构各个方面,并且

参 考 文 献

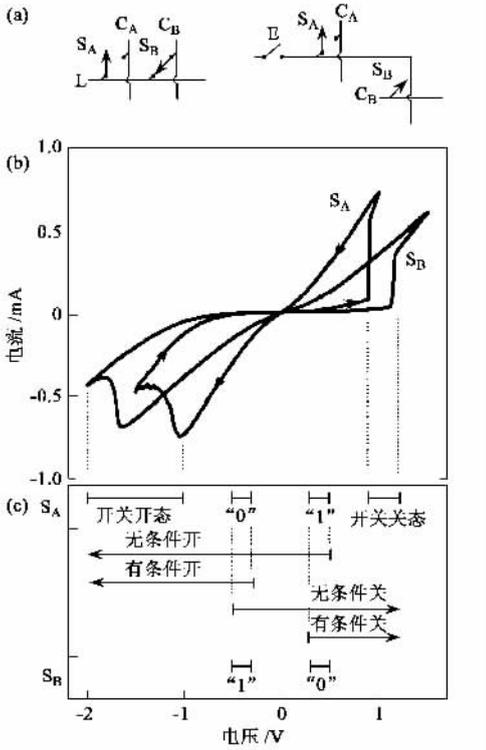


图 13 交叉锁存器

系统地介绍了其逻辑功能的实现方式. 交叉电路以其简单的结构, 高达 $1\text{Tbits}/\text{cm}^2$ 的集成度为分子电子学描绘出美好的前景. 但是有机分子材料的电子迁移率较低, 通常的有机场效应晶体管的迁移率仅为 $10^{-4} - 3\text{cm}^2/\text{Vs}$, 最高的才为 $15\text{cm}^2/\text{Vs}$ ^[34], 比 Si 低 1—2 个数量级, 更是远低于 GaAs 等高迁移率半导体材料. 一般有机半导体材料的稳定性不高, 对温度、湿度、光照等条件较为敏感, 适应环境能力较差; 而且在化学合成与生长过程中均匀性欠佳, 易产生一些固有缺陷, 使得器件需要利用冗余来进行容错设计, 会部分抵消分子器件带来的集成度优势. 另外, “bottom-up”与“top-down”两种工艺的兼容性也是一个很棘手的问题, 有机材料在器件的加工过程中可能会受到抗蚀剂、显影液、丙酮、乙醇等化学试剂的污染, 也有可能受到高温、紫外光、高能电子束, 甚至 X 射线等造成损伤. 综上所述, 以上种种问题留给了我们提出了很大的挑战, 有待我们进一步解决和完善.

致谢 作者非常感谢中国科学院化学研究所的姬濯宇博士、胡文平教授、刘云祈教授、以及 UCLA 的 Yong Chen 教授和惠普实验室的 Wei Wu 博士, 与他们关于分子器件的讨论使本文作者受益匪浅.

[1] Moore G E. *Electronics*, 1965, 38 :114

[2] Tans S J, Verschueren A R M, Dekker C. *Nature*, 1998, 393 :49

[3] Martel R, Schmidt T, Shea H R *et al.* *Appl. Phys. Lett.*, 1998, 73 :2447

[4] Bachtold A, Hadley P, Nakanishi T *et al.* *Science*, 2001, 294 :1317

[5] Wind S J, Appenzeller J, Martel R *et al.* *J. Vac. Sci. Technol. B*, 2002, 20 :2798

[6] Javey A, Guo J, Wang Q *et al.* *Nature*, 2003, 424 :654

[7] Zhong Z, Wang D, Cui Y *et al.* *Science*, 2003, 302 :1377

[8] Wu Y, Xiang J, Yang C *et al.* *Nature*, 2004, 430 :61

[9] Hochbaum A I, Fan R, He R *et al.* *Nano Lett.*, 2005, 5 :457

[10] Chen R H, Korotkov A N, K Likharev K. *Appl. Phys. Lett.*, 1996, 68 :1954

[11] Tougaw P D, Lent C S. *J. Appl. Phys.*, 1994, 75 :1818

[12] Caldwell W A, Nguyen J H, Pfrommer B G *et al.* *Science*, 1997, 277 :930

[13] C Mead. *Proceedings of the IEEE*, 1990, 78 :1629

[14] Hopfield J J, Tank D W. *Science*, 1986, 233 :625

[15] Aviram A, Ratner M A. *Chem. Phys. Lett.*, 1974, 29 :277

[16] Mulliken R S, Szent-Gyorgi A. *J. Chim. Phys.* 1949 :46 :497

[17] Ellenbogen J C, Love J C. *Proceedings of the IEEE*, 2000, 88 :386

[18] 付磊, 刘云圻, 朱道本. *半导体学报* 2003 24 卷增刊 22[Fu L, Liu Y Q, Zhu D B. *Chinese Journal of Semiconductor*, 2003, 24(Supplement) 22(in Chinese)]

[19] Chen J, Reed M A, Rawlett A M *et al.* *Science*, 1999, 286 :1550

[20] Reed M A, Chen J. *Appl. Phys. Lett.*, 2001, 78 :3735

[21] Collier C P, Wong E W, Belohradsky M *et al.* *Science*, 1999, 285 :391

[22] Collier C P, Mattersteig G, Wong E W *et al.* *Science*, 2000, 289 :1172

[23] Collier C P, Jeppesen J O, Luo Y *et al.* *J. Am. Chem. Soc.*, 2001, 123 :12632

[24] Hua ZY, Chen GR, Xu W *et al.* *Applied Surface Science*, 2001, 169 :447

[25] Potember R S, Poehler T O, Cowan D O. *Appl. Phys. Lett.*, 1979, 34 :405

[26] Liu S, Liu Y, Wu P *et al.* *Chem. Mater.* 1996, 8 :2779

[27] 严学俭, 李旭, 张群等. *半导体学报* 2003 24 卷增刊 :114 [Yan X J, Li X, Zhang Q *et al.* *Chinese Journal of Semiconductor*, 2003, 24(Supplement) :114(in Chinese)]

[28] Chen Y, Jung G Y, Ohlberg D A A *et al.* *Nanotechnology*, 2003, 14 :462

[29] Chen Y, Ohlberg D A A, Li X *et al.* *Appl. Phys. Lett.*, 2003 82 :1610

[30] Jung G Y, Ganapathiappan S, Ohlberg D A A *et al.* *Nano Lett.*, 2004, 4 :1225

[31] Snider G, Kuekes P, Williams R S. *Nanotechnology*, 2004, 15 :881

[32] Kuekes P J, Stewart D R, Williams R S. *J. Appl. Phys.*, 2005, 97 :034301

[33] Chao L, Zhang D H, Lei X L *et al.* *Appl. Phys. Lett.*, 2003, 84 :645

[34] Sun Y M, Liu Y Q, Zhu D B. *J. Mater. Chem.*, 2005, 15 :53