

阻变式存储器存储机理*

王永 管伟华 龙世兵 刘明[†] 谢常青

(中国科学院微电子研究所 纳米加工与新器件集成技术实验室 北京 100029)

摘要 阻变式存储器(resistive random access memory, RRAM)是以材料的电阻在外加电场作用下可在高阻态和低阻态之间实现可逆转换为基础的一类前瞻性下一代非挥发存储器.它具有在32nm节点及以下取代现有主流Flash存储器的潜力,成为目前新型存储器的一个重要研究方向.但阻变式存储器的电阴转变机理不明确,制约它的进一步研发与应用.文章对阻变式存储器的体材料中几种基本电荷输运机制进行了归纳,总结了目前对阻变式存储器存储机理的理论模型.

关键词 非挥发性 阻变式存储器(RRAM) 综述 空间电荷限制电流(SCLC),细丝

The storage mechanism of resistive random access

WANG Yong GUAN Wei-Hua LONG Shi-Bing LIU Ming[†] XIE Chang-Qing

(Key Laboratory of Nano-Fabrication and Novel Devices Integrated Technology, Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China)

Abstract Resistive random access memories (RRAMs) are one of the most promising next-generation non-volatile memory devices, based on reversible switching between high and low resistance states by the application of an external electric field. They have been widely studied as a remarkable new type of memory device, due to their potential for scaling down beyond the 32nm node limit to replace current mainstream flash memory devices. However, controversy about the resistance switching mechanism of RRAMs has severely limited their further development and application. In this article certain essential models of the charge-transportation in the bulk material are described, and present theories explaining the resistance switching mechanism are also reviewed.

Keywords non-volatile, resistive random access memory (RRAM), review, space charge limited current (SCLC), filament

1 引言

随着便携式消费电子被越来越广泛的使用,对大容量非挥发性存储器的需求也越来越迫切.传统的可擦除编程只读存储器(EPROM)和电可擦除编程只读存储器(E²PROM)已远远不能满足现今的市场需求,而基于浮栅结构的快闪(flash)存储器也由于较高的操作电压和复杂的电路结构一直被业界所诟病,于是各种新型的下一代非挥发性存储器应运而生,如铁电存储器(FeRAM)^[1]、磁存储器(MRAM)^[2]、相变存储器(PRAM)^[3]、阻变式存储器(RRAM)^[4]等.在这些新型非挥发性存储器当中,FeRAM, MRAM以及PRAM的存储机理已经被研究

非常透彻,但是对阻变式存储器阻变机制的认识仍然存在很大分歧,没有统一的理论解释.尽管如此,相比其他非挥发存储器,阻变式存储器以其低操作电压、低功耗、高写入速度、耐擦写、非破坏性读取、保持时间长、结构简单、与传统CMOS(互补金属氧化物半导体)工艺相兼容等优点而被广泛研究^[5],表1列出了各种存储器的性能比较^[6].

* 国家重点基础研究发展计划(批准号2006CB302706)和国家自然科学基金(批准号90607022, 90401002, 90207004, 60236010, 60506005, 60390071)资助项目.

2008-03-06收到初稿,2008-03-18收到修改稿

[†] 通讯联系人, liuming@ime.ac.cn

表 1 各种存储器的性能比较^[6]

存储器	DRAM	SRAM	FLASH	PRAM	FeRAM	MRAM	RRAM
非挥发性	否	否	是	是	是	是	是
编程功率	低	低	高	低	低	高	低
编程电压	低	低	高	-	低	中	低
读取电压范围	100—200mV	100—200mV	Delta 电流	-	-	20—40%	10—10 ⁶
写入时间	50ns	8ns	1μs	10ns	30ns	30ns	10ns
擦除时间	50ns	8ns	1—100ms	50ns	30ns	30ns	30ns
读取时间	50ns	8ns	50ns	20ns	30ns	30ns	20ns
编程能量	中	高	高	低	低	中	低
高密度集成难点	电容容量	晶体管数目	栅氧厚度/高压	光刻	强诱电体面积	编程电流	光刻

阻变式存储器的读写机制是:采用简单的结构,如1D1R(一只二极管和一个阻变器)或1T1R(一只晶体管和一個阻变器),如图1所示,利用高电压改变材料的阻值的大小,即擦/写要存储的信息,然后用一个适当的小电压读取存储的信息。

阻变式存储器所用的阻变材料有很多种,如二元金属氧化物、钙钛矿结构三元化合物、硫系化合物、有机半导体,其中二元金属氧化物因它的组成结构简单,与传统CMOS工艺相兼容而进入阻变式存储器主流研究领域。

本文通过对阻变式存储器的体材料中几种基本电荷输运机制的介绍,总结了目前对阻变式存储器阻变机理的一些理论模型。

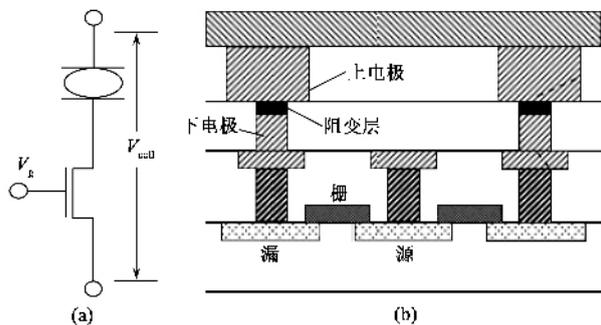


图1 1T1R结构以及RRAM的结构示意图^[7](V_g 为栅电压, V_{cell} 为存储器单元的工作电压)

2 RRAM 存储机理

根据不同材料结构,RRAM的存储机理有多种解释.本文根据体效应(bulk-limited)和电极限制效应(electrode-limited)将阻变机理分成两大类^[8],其中体效应是指发生在体内的电阻转变现象,相应的机理包含S-V(Simmons-Verderber)理论,P-F(Poole-Frenkel)效应,SCLC(space charge limited current,中译名为空间电荷限制电流)理论,Filament(细丝)理论,而电极限制效应是指在电极与薄膜材料的界面处由表面态导致电阻转变的机理。

2.1 体效应(bulk-limited)

2.1.1 S-V理论

Simmons和Verderber在1967年提出S-V理论,解释了在SiO₂薄膜中产生负阻的现象^[9].在电化学反应过程中,金原子在电场作用下,从电极扩散到SiO₂层中,形成深能级电子陷阱局域态,如图2(a)所示。

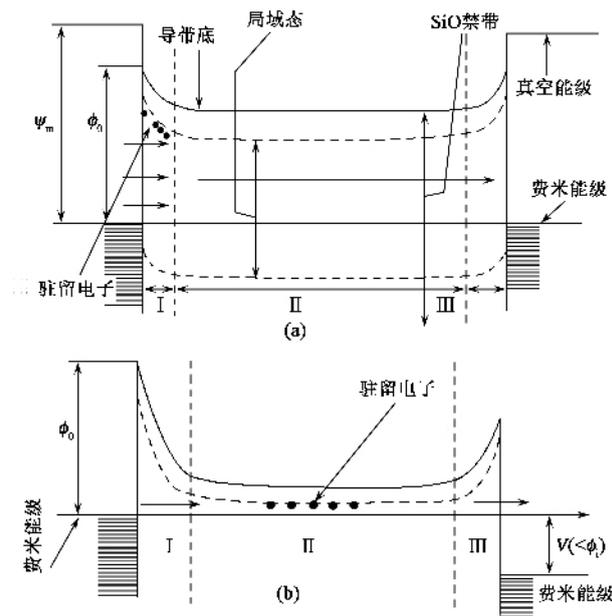


图2 S-V理论的能带示意图^[9](ϕ_0 为势垒高度, ψ_m 是金属的功函数, V 为外加电压, ϕ_1 为局域态顶部能量)

在外加电压的作用下,电子进入局域态并以隧穿的方式穿过局域态到达正电极,此时SiO₂薄膜处于低阻态.而在能带弯曲的I区,由于陷阱能级的差异,导致了隧穿难度的加大,因此有少量电子驻留在这里。

继续加电压至 V_{max} ,能带弯曲加大,使局域态能带的顶部接近于费米能级,这时局域态内部的电子隧穿通道减少,从而隧穿难度加大,导致电流急剧下

降, SiO 薄膜进入到负微分电阻区(NDR).

再增加电压至 V_{min} , 隧穿现象趋于停止, 电流降至最低点. 若此时迅速撤去外加电压, 能带弯曲处陷阱中的电子不能及时释放出来, 在声子的作用下, 电子逐渐隧穿到 II 区的局域态能带顶部并驻留下来, 形成附加电子势垒, 阻碍电子进入局域态, 如图 2 (b) 所示, SiO 薄膜进入高阻状态, 此时加一个较小的电压就可以读取储存的信息.

从高阻到低阻的转变则需要加电压至 V_{th} , 局域态能带顶驻留的电子在电场的作用下被释放出来, SiO 材料重新回到低阻态. S - V 理论的 $I - V$ 曲线呈字母 N 形, 为单极性, 如图 3 所示.

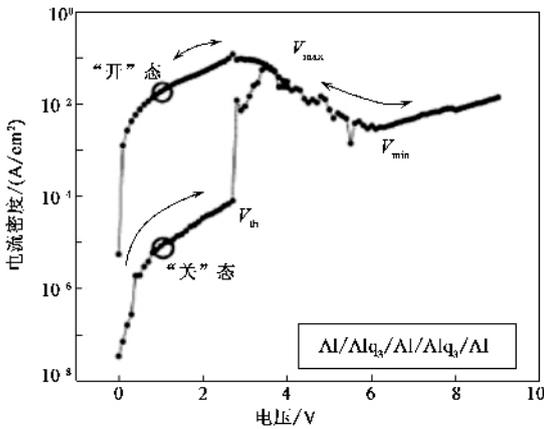


图 3 Al/Alq₃/Al/Alq₃/Al 的电流电压关系图^[10]

2.1.2 P - F 效应

P - F 效应或者称为场助热电离效应(field-assisted thermal ionization), 是一种发生在体内的类似于肖特基势垒的效应^[8]. 绝缘体材料在生长过程中发生分解或受污染时必然带来大量的陷阱, 这些陷阱在体内产生类似于界面处的库仑势垒, 严重限制了漂移电流和扩散电流, 而相邻陷阱间的距离比较大, 隧穿现象又很难发生, 因此这时只能通过陷阱俘获或释放电荷的方式来控制导带中电子浓度, 从而决定了电导的大小^[11], 所以 F - P 效应的本质原因是由于电子浓度的变化, 而不是由于迁移率的改变^[12]. 在镜像力和电场的作用下, 陷阱态的势垒会降低, 如图 4 所示, 电荷跃迁出陷阱的几率增大, 从而导致电导增大, 电流急剧上升, 其 $I - V$ 特性曲线有如下关系^[6]:

$$J = J_0 \exp\left(\frac{\beta_{PF} V^{1/2}}{2kT}\right), \quad (1)$$

式中 $\beta_{PF} = \frac{e^3}{\pi \epsilon_0 K}$, J_0 为低电场下的电流密度, e 为电子的电量, μ 为电子迁移率, V 为外加电压, k 为玻尔

兹曼常数, T 为温度, ϵ_0 为真空介电常数, K 为相对介电常数. 如果不考虑温度的影响, 上式可定性看作如下关系:

$$\ln(I/V) \sim V^{1/2}. \quad (2)$$

P - F 效应是一种体效应, 产生这种效应的前提就是: 在界面处形成非阻挡接触, 或者即使界面处是阻挡接触, 但是势垒很薄, 可以通过隧穿的方式向体内注入大量电子^[11]. 同时体内一般要有以下两种状况^[13]: 材料中的陷阱是正电性的(空态时呈正电性, 吸引一个电子时不带电), 或者材料中存在大量的施主或受主中心.

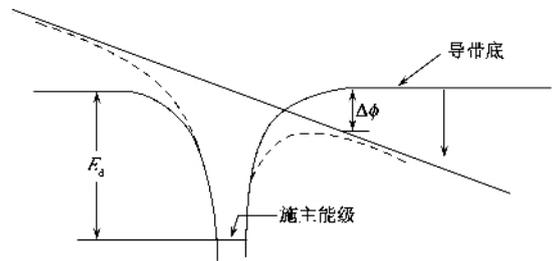


图 4 施主效应的 P - F 效应^[8] (E_d 为施主能级的深度, $\Delta\phi$ 为势垒降)

2.1.3 SCLC 理论

在宽禁带材料中(如金属氧化物), 导带中电荷非常少, 这时电流受导带中电荷的限制, 即产生空间电荷限制电流效应, 与此相关的理论称为 SCLC 理论^[8].

图 5 为 SCLC 理论的电流电压关系原理图. 在低压下(即外加电压小于图 5 中的 V_x 时), 由阴极注入的电荷数量非常少, 浓度远小于材料的本征热载流子浓度, 因此穿越材料中的主要是本征漂移电流, 而由于材料制备过程中不可避免地存在陷阱(traps), 使得注入的少量电子填充到陷阱里面成为不可动载流子, 导带中电子并没有增加, 对电导没有影响, 因而电流跟外加电场成线性关系, $I - V$ 特性曲线近似地服从欧姆定律.

当电压增加至 V_{TFL} 时, 注入的电子已经填满所有的陷阱, 这时电流随电压上升而急剧增大, 一般误认为这是击穿现象, 见图 5, 一般有如下公式^[14]:

$$J = \frac{9\epsilon\mu V^2}{8L^3} \left(\frac{\theta}{1+\theta}\right), \quad (3)$$

这里 θ 为导带中电子浓度与陷阱中电子浓度之比, ϵ 为介电常数, μ 为电子迁移率, V 为外加电压, L 为薄膜材料的厚度.

电压继续升高到 V'_{TFL} , 使注入的可移动载流子浓度等于材料本征热载流子浓度时, $I - V$ 特性曲线服从 Mott - Gurney 定律. 由于 $V > V'_{TFL}$ 时导带中的

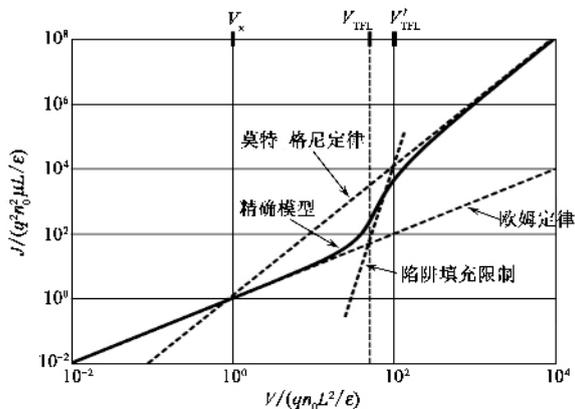


图5 SCLC的电流电压关系原理图^[14](V_{TFL} 和 V'_{TFL} 为缺陷填充阈值电压)

电子浓度远远大于陷阱中电子浓度,即 $\theta \gg 1$,电流电压关系式变成:

$$J = \frac{9\epsilon\mu V^2}{8L^3} \quad (4)$$

此时薄膜材料呈低阻态,撤去所加电压,由于陷阱仍然处于被电子充满状态,所以保持低阻状态.

再加一个大的反向电压,这时陷阱中的电子被激发出来,撤去所加电压,由于陷阱没有被填充,故又回到高阻状态^[15].

所以SCLC理论中的 $I-V$ 特性曲线是双极性的.由于低阻态时陷阱中充满电子,高阻态时陷阱中没有填充电子,所以低阻态受温度影响较大,高温特性较差^[16].

2.1.4 Filament(细丝)理论

许多材料^[17-21]在外加电压以及限流的作用下电导会急剧变大,而在高功率的作用下电导又会急剧下降,呈现单极性, Kim等人^[22]把这种现象归结于细丝(Filament)的产生和断裂(如图6所示)^[23].

产生细丝的解释有两种:一种认为,金属氧化物在外加电压下会发生分解反应,产生金属原子形成导电金属细丝^[24];另一种认为,掺杂有机物当中的金属纳米颗粒在高电场的挤压下重新排列形成细丝^[25].当电流强度增加到一定程度时,细丝就会熔断,材料重新回到高阻态.此外,还有文献^[9]把Filament当成一种导电通道,当薄膜材料中的陷阱密度达到 10^{19} cm^{-3} 时,相邻陷阱间的间距非常小,以致于相互之间产生影响,在外加电压下,势垒会大大降低,电子可以很轻松地越过势垒,从而极大地降低了电阻,使薄膜材料发生了从绝缘态到金属态的转变.这种转变也有文章将其称为相邻势垒跳跃(correlated barrier hopping)机理^[26].

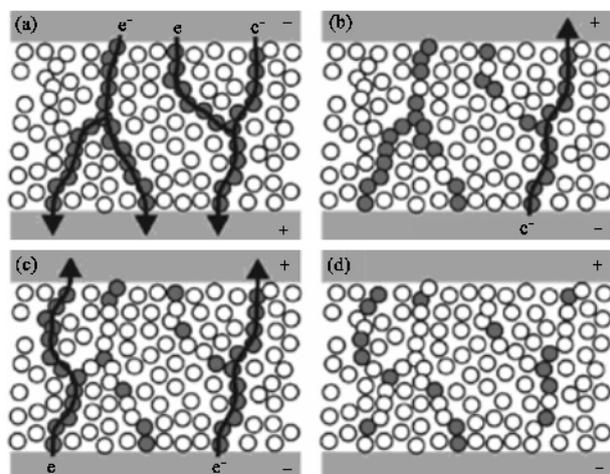


图6 Filament的形成与断裂示意图^[23]

由Filament产生的开态电流一般跟电极面积无关,因为产生的导电通路只在一些特定的区域发生,一旦导通之后,其他区域就不会再产生导电通路,其原子力显微镜(AFM)下的分布电阻如图7所示^[27],图上的尖峰对应着导通区域.

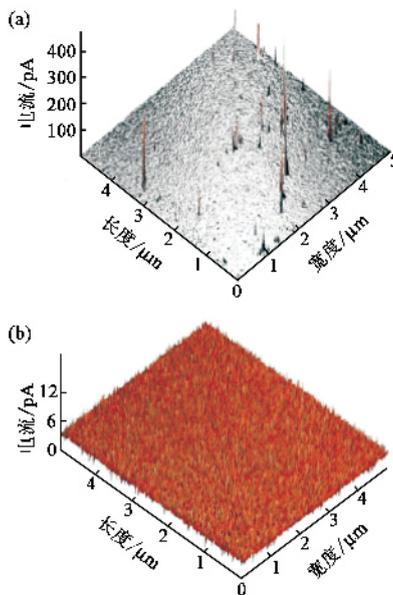


图7 低阻(a)和高阻(b)时的分布电阻AFM图^[27]

2.2 电极限制效应(electrode-limited)

处在金属电极和薄膜材料的交界处会存在着大量的界面态,这些界面态产生于材料淀积的过程中,或是因为在电压驱使下,薄膜材料中的原子迁移到电极中,导致界面处形成空位. Fujii^[28]等人认为,在Ti/Pr_{0.7}Ca_{0.3}MnO₃界面处就是由于在正电压下Ti吸引了大量的氧离子进入电极而产生带正电的空位.当这些带正电的空位被电子充满时,界面处电子

耗尽程度减小,能带弯曲程度降低,肖特基势垒宽度变大,因此电子穿过势垒变得困难,薄膜材料呈现出高阻态,如图8(a)所示.当加一个反向的大电压时,氧离子填充回空位或界面态充满电子,界面处电子耗尽程度增大,能带弯曲程度增加,肖特基势垒宽度变小,因而电子隧穿过势垒的几率增大,呈现出低阻态,如图8(b)所示.

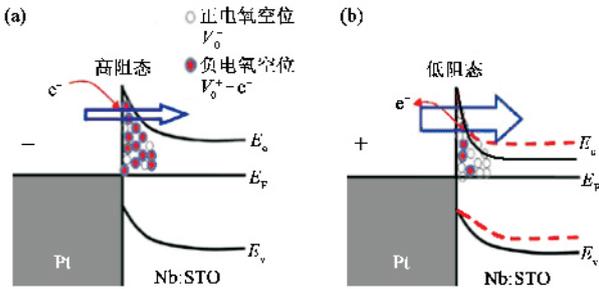


图8 界面处俘获和释放电荷后导致肖特基势垒变化的示意图

表2总结了各种电阻转变机制的电流电压特性关系.

表2 各种转变机制的电流电压特性关系

机制	电流 - 电压特性
S - V 理论	具有负阻特性
P - F 效应	$\ln(I/V) \sim V^{1/2}$
SCLC 理论	$I \sim V^2$
Filament 理论	$I \sim V$, 跟电极面积无关
表面态	与电极材料和电极面积有关

3 结束语

目前对于阻变式存储器的阻变机理有着各种各样的分类, Waser 从阻变产生起源来分类^[29], Sawa 等人根据阻变现象发生的位置把整个 MIM 三明治结构划成几个小区域 (domain) 来分类^[30]. 本文从产生阻变现象的位置把阻变机理分为体内和电极与电极界面处两大类, 其中体效应是指发生在体内的电阻转变现象, 相应的机理包含 S - V 理论, P - F 效应, SCLC 理论, Filament 理论, 而电极效应是指在电极与薄膜材料的界面处由表面态导致电阻转变的机理. 此外, 在同一种材料结构中, 也往往有几种机理共同参与作用^[31]. 因此, 对阻变式存储器存储机理解释众说纷纭, 不能用清晰完整的理论统一起来, 这在很大程度上影响了对进一步的研发和应用. 但是尽管如此, 阻变式存储器以其结构简单、低功耗、可缩小化、与传统 CMOS 工艺相兼容等许多优点,

在未来将会成为最有希望的下一代非挥发性存储器之一.

参 考 文 献

[1] Blom P W M *et al.* Phys. Rev. Lett. ,1994 73 :2107
 [2] Tehrani S. Status and Outlook of MRAM Memory Technology (Invited). In :Electron Devices Meeting ,2006. IEDM'06. International Conference on 2006. 1
 [3] Koh G H , Hwang Y N *et al.* PRAM process technology. In : Integrated Circuit Design and Technology ,2004. ICICDT'04. International Conference on 2004. 53
 [4] Hsu S T , Zhuang W W *et al.* RRAM switching mechanism. In : Non-Volatile Memory Technology Symposium ,2005. 1
 [5] Kim K R *et al.* Journal of the Korean Physical Society ,2006 , 49 :S548
 [6] Zhang W W *et al.* Novel Colossal Magnetoresistive Thin Film Nonvolatile Resistance Random Access Memory (RRAM). In : Electron Devices Meeting. San Francisco 2002. 193
 [7] Chen A *et al.* Non-volatile resistive switching for advanced memory applications. In :Electron Devices Meeting. San Francisco , Washington , D. C. 2005. 746
 [8] Simmons J G. J. Phys. D :Appl. Phys. ,1971 ,4 :613
 [9] Simmons J G , Verderber R R. Proc. Roy. Soc. A. 1967 , 301 : 77
 [10] Bozano L D , Kean B W *et al.* Appl. Phys. Lett. ,2004 , 84 : 607
 [11] Doo Seok Jeong , Cheol Seong Hwang. J. Appl. Phys. ,2005 , 98 :13701
 [12] Frenkel J. Phys. Rev. 1938 , 54 :647
 [13] Simmons J G. Phys. Rev. ,1967 , 155 :657
 [14] <http://my.ece.ucsb.edu/mishra/classfiles/SCLtransport.pdf>
 [15] Xia Y D , He W Y *et al.* Appl. Phys. Lett. ,2007 , 90 : 022907
 [16] Chen A *et al.* Appl. Phys. Lett. ,2007 , 91 :123517
 [17] Lee H Y , Chen P S *et al.* Japanese J. Appl. Phys. ,2007 , 46 :2175
 [18] Sim H , Choi D *et al.* IEEE Electron device Letters ,2005 , 26 : 292
 [19] Seo S , Lee M J *et al.* Appl. Phys. Lett. 2005 , 86 :093509
 [20] Muralikrishnan B *et al.* A Low Power Non-Volatile Memory Element Based on Copper in Deposited Silicon Oxide. In : Non-Volatile Memory Technology Symposium ,2006. NVMTS 2006. 7th Annual. San Mateo , California ,2006. 104
 [21] Choi B J , Jeong D S *et al.* J. Appl. Phys. , 2005 , 98 : 033715
 [22] Kim K M *et al.* Appl. Phys. Lett. ,2007 , 90 :242906
 [23] Lin C C *et al.* IEEE Electron Device Letters ,2006 , 27 :725
 [24] Morgan D V , Howes M J. Phys. Stat. Sol. (a) ,1974 , 21 : 191
 [25] Tondelier D , Lmimouni K *et al.* Appl. Phys. Lett. ,2004 , 85 :5763
 [26] Lunkenheimer P , Loidl A. Phys. Rev. B ,1991 , 44 :5927
 [27] Lee D *et al.* Appl. Phys. Lett. ,2007 , 90 :122104
 [28] Fujii T *et al.* Appl. Phys. Lett. 2005 , 86 :012107
 [29] Waser R. Non-volatile memory concepts based on resistive switching. In : Applications of Ferroelectrics ,2007. ISAF 2007. Sixteenth IEEE International Symposium on 2007. 43
 [30] Rozenberg M J *et al.* Thin Solid Films ,2005 , 486 :24
 [31] Kim K M *et al.* Appl. Phys. Lett. ,2007 , 91 :012907