

# 硅基混合集成技术的研究进展<sup>\*</sup>

李显尧<sup>1,2,†</sup> 袁韬努<sup>1,2</sup> 邵士茜<sup>1,2</sup> 施祖军<sup>1,2</sup> 汪毅<sup>1,2</sup> 俞育德<sup>3</sup> 余金中<sup>3</sup>

(1 华中科技大学光电子科学与工程学院 武汉 430074)

(2 武汉光电国家实验室(筹) 武汉 430074)

(3 中国科学院半导体研究所集成光电子学国家重点实验室 北京 100083)

**摘要** 硅基光电子集成技术(PICs)为高速宽带光互连和光通信的发展提供了一种低成本的有效方案,受到人们的高度重视.目前将 III-V 族和锗等半导体化合物集成到硅衬底的方法主要分为两类:异质结外延生长和异质材料的键合.低温下晶片键合的方法克服了异质结外延生长中的生长温度高、晶格失配和材料热膨胀系数非共容性的缺点,为大规模的异质(不同半导体材料)集成提供了可能.文章综述了近几年来一些常用的键合方法,并对低温键合方法的发展动向做了展望.

**关键词** 半导体物理学,硅基键合技术,综述,混合集成

## Silicon hybrid integration

LI Xian-Yao<sup>1,2,†</sup> YUAN Tao-Nu<sup>1,2</sup> SHAO Shi-Qian<sup>1,2</sup>  
SHI Zu-Jun<sup>1,2</sup> WANG Yi<sup>1,2</sup> YU Yu-De<sup>3</sup> YU Jin-Zhong<sup>3</sup>

(1 College of Optoelectronic Science and Engineering, Huazhong University of Science and Technology, Wuhan 430074, China)

(2 Wuhan National Laboratory for Optoelectronics, Wuhan 430074, China)

(3 State Key Laboratory on Integrated Optoelectronics, Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China)

**Abstract** Recently, much attention has concentrated on silicon based photonic integrated circuits (PICs), which provide a cost-effective solution for high speed, wide bandwidth optical interconnection and optical communication. To integrate III-V compounds and germanium semiconductors on silicon substrates, at present there are two kinds of manufacturing methods, i. e., heteroepitaxy and bonding. Low-temperature wafer bonding which can overcome the high growth temperature, lattice mismatch, and incompatibility of thermal expansion coefficients during heteroepitaxy, has offered the possibility for large-scale heterogeneous integration. In this paper, several commonly used bonding methods are reviewed, and the future trends of low temperature wafer bonding envisaged.

**Keywords** semiconductor physics, silicon-based bonding technology, summary, hybrid integration

## 1 引言

现代微电子技术从 20 世纪 50 年代诞生以来,极大地推动了现代科学技术的进步和社会经济的飞速发展.随着人们对高速、海量信息传输的要求越来越高,基于金属线的电互连会出现难以克服的功耗

问题和带宽限制;当线宽减小到纳米尺度时,相邻导线的量子隧穿效应成为电子器件发展的瓶颈.光互连将光子作为信息载体,具有抗干扰能力强、传输速率快等优点而被认为是解决该难题的有效方案之

<sup>\*</sup> 国家自然科学基金(批准号:60806016)资助项目

2010-05-11 收到

<sup>†</sup> 通讯联系人. Email:lixianyao2008@126.com

一.同时,由于Si的集成电路工艺已十分成熟,以Si衬底为基片,在同一芯片上集成光子有源器件和无源器件,实现光信息高速传输的硅基光互连,成为近年来人们所关注的新兴课题.

在硅基光互连中,由于硅的间接带隙结构,通常认为晶体硅的发光效率低,不适合做高效的激光器、发光二极管等有源器件<sup>[1]</sup>.而III-V族化合物(如InP,GaAs)和锗半导体材料属于直接带隙材料,易发射和吸收光,还具有高迁移率等特性,因此在高速光电器件领域中得到广泛的应用.将III-V族和锗等半导体材料制造的光电子器件与硅材料制造的光电子器件集成到一起,就可以实现硅基单片光电子集成.

III-V族与Si材料之间存在较大的晶格失配,在硅晶片上外延生长获得的III-V族半导体材料通常含有很高的位错密度,使得材料特性劣化,制作出的器件抽运阈值高,工作稳定性差.Ge和Si材料之间也存在4.2%的晶格失配<sup>[2]</sup>,如何解决Ge和Si之间的失配问题也是近年的研究热点之一.为了集成大晶格失配的异质材料,人们经过研究,提出了低温晶片键合的方法<sup>[1]</sup>.与传统的高温键合(1000°C)方法相比,低温键合可以克服III-V族和Ge等半导体材料与Si材料的晶格热失配问题<sup>[4]</sup>,广泛用于光电子器件、微机械智能系统和三维器件等.

III-V族和Ge半导体材料与硅材料的低温键合技术通过直接键合或有中间层的键合等方法,可实现芯片-晶片(die to wafer)的高强度键合,为后续的硅基光互连奠定了基础.本文对几种常用的低温键合方法进行简单的概述和比较.

## 2 直接键合

低温直接键合技术是指键合温度小于400°C的直接键合技术.该技术将抛光后表面非常平整的两晶片,通过表面清洁、表面处理和预键合后,再经过退火处理,在键合界面发生物理化学反应,形成共价键的连接<sup>[5]</sup>.实现低温直接键合的关键是对晶片的表面进行活化处理,使得在预键合中,晶片之间能产生牢固的吸合力.目前较常用的活化处理方法主要有等离子体表面活化和亲水性处理.其中发展得最快也最有效的方法是使用等离子体表面活化技术.

### 2.1 等离子体表面活化键合

表面活化处理的等离子体是由低压气体射频放电产生.它由电子、离子、分子分解出的原子及自由

激子等组成.等离子体与晶片表面的相互作用主要体现在物理和化学作用两个方面<sup>[6]</sup>.物理作用指的是通过高能粒子对晶片表面进行轰击,导致溅射和表面缺陷的形成.而化学作用是指等离子体中具有化学活性的粒子与晶片表面发生化学反应.

一般认为,等离子体对晶片表面的机械撞击及溅射可增加表面悬挂键,对晶体表面赋予能量,使其离开原来的成键原子,形成悬挂键,如图1所示.此外,经过等离子体活化处理后,可有效地清除晶片表面的碳氢化合物,同时生成许多不饱和的断裂化学键,使表面的化学活性大大增加,晶片间更容易完成晶片的预键合,从而降低退火温度的要求,实现低温条件下的高强度键合.

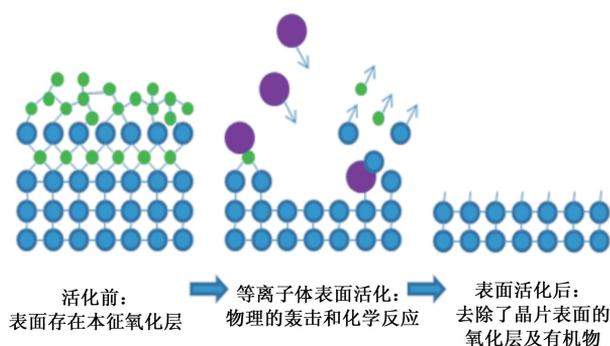


图1 等离子体表面活化原理

利用O<sub>2</sub>等离子体对InP和Si(或SOI)的待键合表面进行活化处理后,Pasquariello和Hjort在2002年成功地实现了InP/Si的低温直接键合<sup>[6,7]</sup>.他们的研究表明,经过O<sub>2</sub>等离子体表面活化处理后的键合强度比亲水或疏水处理后的高.观察O<sub>2</sub>等离子体活化处理后的Si晶片表面AFM图像,发现Si晶片表面在处理后就形成了一层超薄(小于5nm)的非常平整的氧化层.与用RCA-1或其他亲水性的湿法化学处理后在Si晶片表面形成的氧化层相比,经O<sub>2</sub>等离子体活化处理后所得到的氧化层的含氧量更高,其亲水性更强,因此,O<sub>2</sub>等离子体的表面活化处理容易实现比亲水性处理更强的Si-O-Si键合.

### 2.2 亲水性活化键合

亲水性活化是湿化学法表面活化中最常用的方法,其键合过程如图2所示,可分为晶片表面处理、预键合、退火处理和晶片成键4个步骤.晶片表面处理可分为晶片表面清洗和表面活化处理(晶片表面清洗是为了去除表面残留的有机物以及大颗粒,为表面活化处理做准备;表面活化处理是为了提高表面活性,对于亲水性键合,需要在表面形成大量的

Si-OH);预键合过程紧接着表面处理过程,它是将2个经表面活化处理后的晶片预贴合;退火过程则需要选择合理的退火压力、温度、环境和时间。

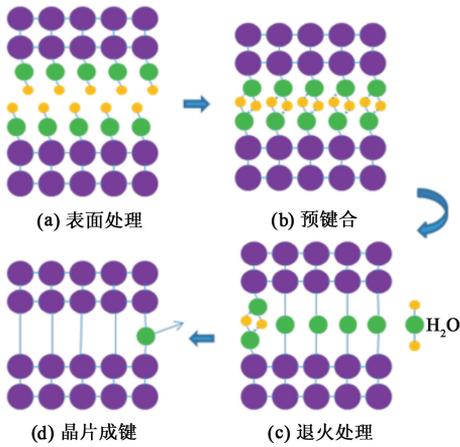
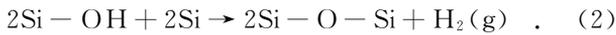


图2 亲水性表面处理键合机理图

晶片表面的亲水性活化处理,是通过将其浸入氧化性溶液,在晶片表面形成氧化层.因氧化层表面化学极性的作用而存在非桥键的羟基(-OH),由于羟基是亲水基,易于物理吸附水进而形成氢键,所以表面具有亲水性.以羟基为终端的晶片表面易吸附水分子,通过水分子之间的氢键作用和外界施加的压力作用,两晶片表面发生键合.键合中的反应机理见如下反应式:



从反应式中可以看出,在键合过程中会产生 $\text{H}_2\text{O}$ 和 $\text{H}_2$ ,随着 $\text{H}_2\text{O}$ 和 $\text{H}_2$ 在键合表面的积累,会在键合界面形成很多空洞,如图3所示。

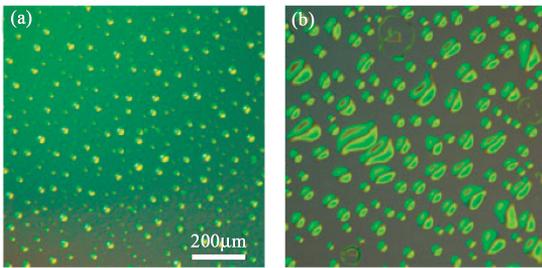


图3 在干涉显微镜下观察到薄InP外延片直接键合到SOI(300℃下退火处理2小时)上时形成了很多表面空洞,(a)和(b)分别是用不同供应商提供的III-V族半导体材料和SOI片键合的结果<sup>[8]</sup>

Liang和Roelkens等对上述键合中存在的问题提出了解决方案<sup>[8,9]</sup>.在InP与SOI晶片键合前,通过将SOI的上硅层刻透(刻蚀到中间 $\text{SiO}_2$ 层),在晶片表面形成阵列式的垂直出气渠道(VOC),如图4所示.对于SOI晶片而言,中间 $\text{SiO}_2$ 层的网状结构中只有43%的空间被Si和O原子占据,因此,

SOI的中间 $\text{SiO}_2$ 层(通常为0.3—3µm厚)可以提供较大的气体疏散空间,能有效地将反应后生成的气体( $\text{H}_2\text{O}$ 和 $\text{H}_2$ )从键合表面疏散出去,得到无空洞高强度的直接键合。

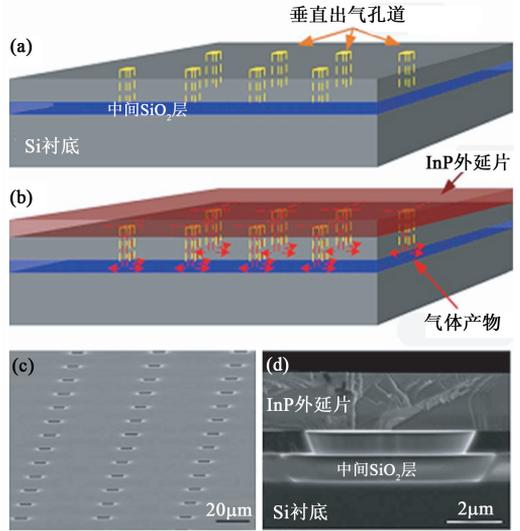


图4 (a)和(b)分别表示在InP外延片和SOI晶片表面接触前后的垂直出气渠道(VOC)示意图;(c)为刻蚀后VOC的扫描电子显微镜(SEM)侧视图;(d)为完成InP外延片和SOI的键合后的SEM截面图,它显示了无变形和分层的亲密键合<sup>[8]</sup>

可见,在直接键合中,表面活化处理是实现晶片高强度键合的关键.直接键合的方法在键合界面处没有引入其他中间层,而是由界面两侧的原子之间直接形成共价键,所以其界面只有很少的光散射和光损耗。

直接键合能实现晶片间的高强度键合,可用于硅基III-V族(或锗)材料的激光器、探测器等有源器件的制备.利用直接键合的方法,国内已经成功地研制出键合界面无SOI波导结构的硅基InP/InGaAs量子阱激光器和探测器<sup>[4]</sup>,而对于界面处有SOI波导结构的硅基直接键合,目前的制备工艺尚未成熟。

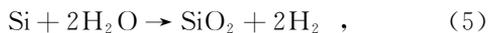
### 3 $\text{SiO}_2/\text{SiO}_2$ 中间层键合

在早期研究Si/SiO<sub>2</sub>和SiO<sub>2</sub>/SiO<sub>2</sub>键合的文献中,普遍认为Si/SiO<sub>2</sub>的键合强度比SiO<sub>2</sub>/SiO<sub>2</sub>的高<sup>[10]</sup>,所以Si/SiO<sub>2</sub>键合的应用较为广泛.但Benoit等在研究SiO<sub>2</sub>层厚度对SiO<sub>2</sub>/SiO<sub>2</sub>键合质量的影响时指出<sup>[10]</sup>,利用低温O<sub>2</sub>等离子体活化技术,可以实现与Si/SiO<sub>2</sub>键合具有相同键合强度的SiO<sub>2</sub>/SiO<sub>2</sub>键合.但SiO<sub>2</sub>/SiO<sub>2</sub>键合受SiO<sub>2</sub>层厚度的影响较大,对于不同厚度的SiO<sub>2</sub>键合层,需要对O<sub>2</sub>

等离子体活化的过程进行优化,其键合过程较为复杂.随后 Tong 等实现了低温、高强度(2.5J/m<sup>2</sup>) SiO<sub>2</sub>/SiO<sub>2</sub> 键合<sup>[11]</sup>.与以前的 SiO<sub>2</sub>/SiO<sub>2</sub> 键合不同的是,他们在键合前先用低浓度的 HF 溶液对键合的 SiO<sub>2</sub> 层作了特殊的处理,在键合的 SiO<sub>2</sub> 表面形成了 Si-F 和 Si-OH 团.由于 SiO<sub>2</sub> 表层存在缺陷,一些 F 离子可侵入到 SiO<sub>2</sub> 层中,引起 Si-O-Si 环的断裂(反应式见(3)式),并形成比 Si-O-Si 环更大的新环.与 Si-O-Si 环所构成的网状结构相比,新环的结构密度小,因而该结构具有更高的杂质疏散速率和更强的水分吸收能力<sup>[11]</sup>.



在室温条件下,键合 SiO<sub>2</sub> 表面发生聚合反应,反应式为



式中 M 代表的是具有高负电性的金属元素(如 III 族和 IV 族).利用低浓度的 HF 溶液对键合的 SiO<sub>2</sub> 层表面进行处理后,键合表面形成的稀疏结构对 H<sub>2</sub>O 和 H<sub>2</sub> 具有很好的疏散作用,因此容易实现低温下的晶片键合.通过改进上述键合方法,美国加州大学的 John E. Bowers 和他的研究小组实现了 60nm SiO<sub>2</sub> 中间层的 III-V/Si 半导体材料的高强度键合<sup>[12]</sup>,如图 5 所示.

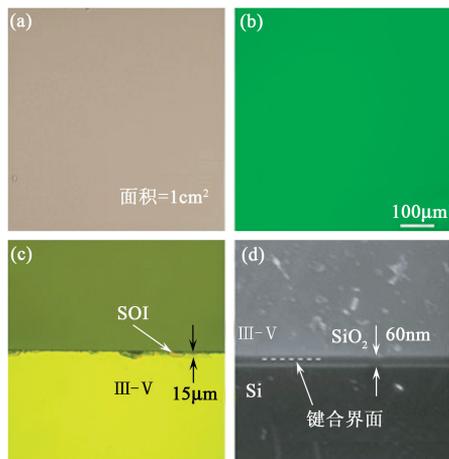


图 5 (a)面积为 1cm<sup>2</sup>,厚度为 2μm 的 III-V 族半导体材料外延层与 SOI 键合后的结果示意图;(b)干涉显微镜下无空洞的键合界面图;(c)切割后 15μm III-V 族半导体材料断裂层的顶部视图;(d)端面抛光后,60nm SiO<sub>2</sub> 中间键合层的 SEM 图<sup>[12]</sup>

SiO<sub>2</sub>/SiO<sub>2</sub> 中间层键合也可以看成是一种直接键合的方法,因此它也可用于制备硅基 III-V 族(或锗)材料的激光器、探测器等有源器件,但与直接键合不同的是, SiO<sub>2</sub>/SiO<sub>2</sub> 中间层键合可实现界面处有 SOI 波导结构的硅基集成.美国加州大学采用

倏逝波耦合的方法,已经实现了 SOI 波导结构上探测器和激光器<sup>[9]</sup>的制备,通过调整 SiO<sub>2</sub>/SiO<sub>2</sub> 键合层的厚度,就可以改变激光器(或探测器)与 SOI 波导之间的耦合效率.

与直接键合工艺相比较,增加 SiO<sub>2</sub> 作为键合中间层具有以下优势: SiO<sub>2</sub> 层结构经过低浓度的 HF 溶液特殊处理后具有多孔性,对键合过程中形成的气体(水蒸气和 H<sub>2</sub>)具有很好的疏散作用,因而能更好地控制键合界面空位的形成.

#### 4 苯并环丁烯(BCB)胶粘剂键合

苯并环丁烯(benzocyclobutene,简称 BCB)是一种目前较常用的圆片级有机粘结材料,通常用于微电子机械系统(MEMS)器件中的粘结工艺,近年来开始用于圆片级键合.它是一种有机高分子聚合物,综合性能优异,具有低的介电常数,长波范围内的光学损耗低<sup>[13,14]</sup>.在较低的温度下固化后,它具有非常好的化学稳定性、热稳定性和高的平整度.

在 BCB 中间层键合中,BCB 固化前是液态,因此键合中受界面粗糙度和洁净度的影响较小,键合得到的界面空位少,可以在有结构的晶片表面进行键合.与直接键合和 SiO<sub>2</sub>/SiO<sub>2</sub> 中间层键合相比,BCB 键合法在工艺难度和要求方面明显简单许多,能保持较好的键合界面平整度和较少的界面空位,且与 Si 材料的互补金属氧化物半导体(CMOS)工艺完全兼容.其键合过程如图 6 所示.

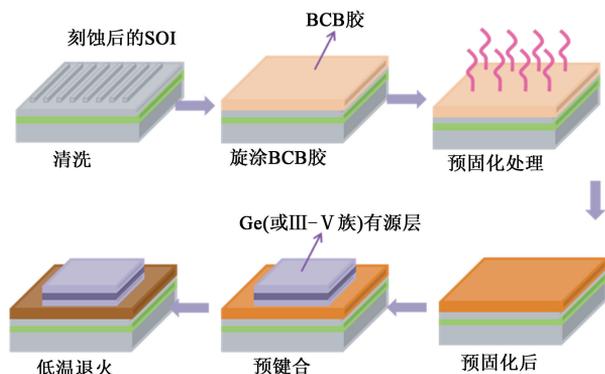


图 6 BCB 胶键合工艺

Ghent 大学近年来深入地开展了 BCB 作为 III-V/Si 半导体材料键合中间层的相关研究工作,并在此基础上成功地实现了激光器与 SOI 光波导的片上集成和光电探测器与 SOI 光波导的片上集成,如图 7 所示<sup>[15,16]</sup>.

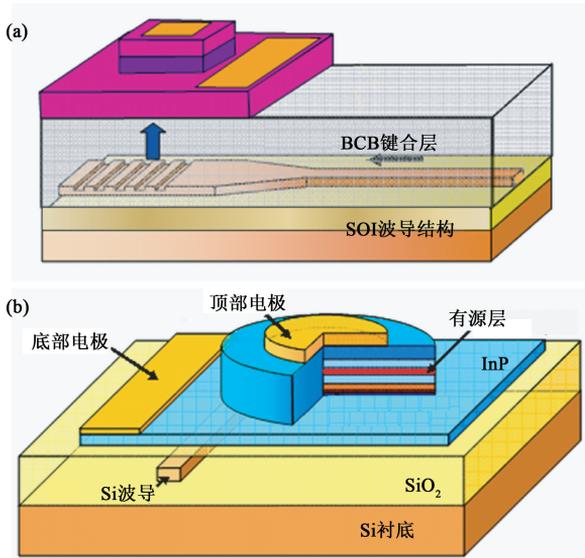


图 7 利用 BCB 键合实现的硅基光电探测器<sup>[15]</sup>(a)和微盘激光器<sup>[16]</sup>(b)

BCB 用于圆片级键合时有如下优点：(1) 固化温度较低；(2) 固化过程无杂质放出，且时间可调；(3) 固化后平整度高；(4) 具有良好的粘结性能<sup>[17]</sup>；(5) 可进行光刻、刻蚀和选择性粘胶；(6) 固化的 BCB 对可见光、红外光透明，可用于光学器件和光通信器件；(7) 固化的 BCB 能抵抗多种酸、碱和溶剂的侵蚀；(8) 折射率基本保持在 1.6 左右，在硅基器件中对光有很好的限制作用。

## 5 展望

直接键合工艺简单成熟，键合强度大。然而键合强度很大程度上依赖于晶片表面的洁净度、粗糙度，粗糙度需小于 1nm，并需要对晶片表面进行活化处理。同时在完成预键合后需要在超低真空条件下进行退火处理，整个工艺过程十分复杂，并且对设备有很高的要求。另外对键合材料的选择也有较大的限制。

SiO<sub>2</sub>/SiO<sub>2</sub> 中间层键合实际上也是一种直接键合的方法，不同的是它在键合之前分别在两个待键合晶片表面生长了一层 SiO<sub>2</sub>。它的优点在于键合强度大，能精确控制中间层的厚度，并对材料性能影响较小。然而与直接键合类似，SiO<sub>2</sub>/SiO<sub>2</sub> 中间层键合对热氧化和等离子体化学气相沉积 (PECVD) 的 SiO<sub>2</sub> 层的表面粗糙度要求高，对晶片表面要进行严格的处理，并且对环境要求高。

相比于直接键合和引入 SiO<sub>2</sub> 做中间层的方法，BCB 键合法在工艺难度和要求上都明显简单许多，而且还能保持较好的键合界面平整度和较少的界面

空位。同时，键合温度低，受界面粗糙度和洁净度的影响较小，键合得到的界面空位少。并且它还可以在有结构的晶片表面进行键合，利用这个特性，我们可以实现 SOI 波导结构和 III-V 族半导体材料有源器件的集成。这个方法也彻底突破了不同材料间键合的限制，能灵活自如地运用于各种器件的集成，同现有的工艺技术完全兼容，是一种十分具有发展前景的键合方法。

## 参考文献

- [1] 韩伟华, 余金中, 王启明. 半导体光电, 2000, 2: 77 [ Han W H, Yu J Zh, Wang Q M. Semiconductor Optoelectronics, 2000, 2: 77 ( in Chinese) ]
- [2] 李传波, 黄昌俊, 成步文等. 半导体光电, 2003, 2: 79 [ Li C B, Huang C J, Cheng B W *et al.* Semiconductor Optoelectronics, 2003, 2: 79 ( in Chinese) ]
- [3] Zhu Z H, Ejeckam F E, Qian Y *et al.* IEEE Journal on Selected Topics in Quantum Electronics, 1997, 3 (3): 927
- [4] 于丽娟, 赵洪泉, 杜云等. 半导体学报, 2007, 7: 1117 [ Yu L J, Zhao H Q, Du Y *et al.* Chinese Journal of Semiconductors, 2007, 7: 1117 ( in Chinese) ]
- [5] 李宁, 韩彦军, 郝智彪等. 半导体学报, 2001, 9: 1217 [ Li N, Han Y J, Hao Zh B *et al.* Chinese Journal of Semiconductors, 2001, 9: 1217 ( in Chinese) ]
- [6] Pasquariello D, Hjort K. IEEE Journal on Selected Topics in Quantum Electronics, 2002, 8(1): 118
- [7] Hjort K. Journal of Crystal Growth, 2004, 268(3-4): 346
- [8] Liang D, Bowers J E. Journal of Vacuum Science & Technology, 2008, 26(4): 1071
- [9] Roelkens G, Liu L, Liang D *et al.* Laser & Photon Reviews, 2010, DOI 10. 1002/lpor. 200900033
- [10] Benoit O, Zhang X X, Yannick B *et al.* Microsystems Technology, 2006, 12: 383
- [11] Tong Q Y, Fountain G, Enquist P. Applied Physics Letters, 2006, 89(4): 042110
- [12] Liang D, Fang A W, Park H *et al.* Journal of Electronic Materials, 2008, DOI: 10. 1007/s11664-008-0489-1
- [13] 黄伟平, 曾飏, 赵建青等. 合成材料老化与应用, 2008, 2: 39 [ Huang W P, Zhao F, Zhao J Q *et al.* Synthetic Materials Aging and Application, 2008, 2: 39 ( in Chinese) ]
- [14] Niklaus F, Stemme G, Lu J Q *et al.* Journal of Applied Physics, 2006, 99(3): 031101
- [15] Brouckaert J, Roelkens G *et al.* Optics Express, 2005, 13 (25): 10102
- [16] Van Campenhout J, Rojo-Romeo P *et al.* Optics Express, 2007, 15(11): 6744
- [17] 刘玉菲, 李四华, 吴亚明. 电子元件与材料, 2006, 2: 55 [ Liu Y F, Li S H, Wu Y M. Electronic Components and Materials, 2006, 2: 55 ( in Chinese) ]