

# 延续摩尔定律的代价

(复旦大学 陆叶、唐诚杰 编译自 James McKenzie. *Physics World*, 2023, (8): 30)

英特尔共同创始人戈登·摩尔(Gordon Moore, 图1)在今年与世长辞, 而他对半导体芯片晶体管密度持续增长的著名预测依旧闻名于世。詹姆斯·麦肯齐(James McKenzie)深入研究了这一60多年来仍然正确的预测, 也就是大家所熟知的“摩尔定律”, 但同时也提醒人们, 这一定律的延续正日益困难, 且成本不断攀升。

当台积电(TSMC) 2022年宣布计划兴建一座新的集成电路制造工厂之时, 引人注目的不仅仅是高达330亿美元的造价, 更重要的是这座即将在2025年于新竹启动的新工厂会被用于制造世界上第一款“2纳米”尺度的芯片。新芯片会比现有任何芯片更小、更快, 且能效提高30%。台积电的新芯片将帮助包括苹果公司在内的客户极大提升从智能手机到电脑等电子设备的性能。

不过半导体行业对能够制造出如此小尺度且性能强劲的芯片已经习以为常, 早在1965年戈登·摩尔就提出了被后世称为“摩尔定律”的著名预测, 即在集成电路(芯片)上的晶体管数量每年都会翻倍。摩尔在《电子学》杂志上预测, 到1975年, 工业界有能力在一个面积为一平方英寸(6.25 cm<sup>2</sup>)的硅芯片上制造25万个元器件。

虽然摩尔本人后来自谦地称这个预测只是一个“野心勃勃的推测”, 并且其在1975年将这个预测修改为每2年晶体管数量增加1倍, 但这样一个“推测”确实一直被事实验证至今。实际上摩尔定律从未被确立为一个科学“定律”, 更多的是对半导体行业发展的描述以及推动未来产业发展的路线。

## 展望未来

基础物理学告诉我们, 随着晶体管的变小, 其运行速度更快, 所需功率更低。简单的经济学原理也告诉我们, 当一个芯片上放置了更多的晶体管时, 每个晶体管所需的制造成本也更低。摩尔在他1965年发表的文章中提到“元器件的成本几乎与元器件数量成反比”。事实证明摩尔是个有远见的人, 他正确地预见到了半导体技术的迅猛发展, 虽然多年过去, 晶体管尺缩技术的具体细节已经有了很大的变化, 但摩尔对于集成电路发展的预测已经成为了现实。他成功预见到了数字手表、家用电脑、智能手机(或被她称为个人移动通讯设备)的出现, 以及用电话线传递多种信息、自动驾驶技术的问世。

在一次IEEE *Spectrum* 发起的摩尔定律50周年的采访中, 摩尔表示自己也很惊讶他的预测能够持续如此之久, “我从没想过有人能把这个定律记这么久”。对他来说, 摩尔定律的

延续是对半导体产业工程师创造力的赞美, 他们一次又一次地找到了新的方法来缩小晶体管尺寸, “我觉得只有几代(芯片)的持续, 在那之后(我们会)碰到一些壁垒, 但事实上这些壁垒不断地被打破。”



图1 于2023年3月去世的戈登·摩尔是英特尔联合创始人, 后担任英特尔首席执行官

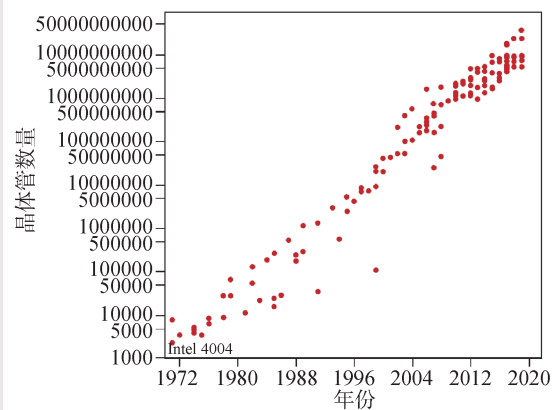


图2 芯片上的晶体管数目在英特尔1971年发布第一款CPU芯片4004后快速上升。“摩尔定律”表明这个数目每两年会翻一倍, 但继续这种趋势正变得越加困难

但在同一次采访中，摩尔也指出两个基本物理极限将最终阻止芯片进一步微型化。他回忆起物理学家斯蒂芬·霍金在访问硅谷时说过的话，“没有什么可以超过光速，而材料最终也是由有限大小的原子组成的。”换言之，芯片的速度和尺度都有限制。摩尔提出了一个警示：“这些是我看不到怎样才能绕过去的基本问题。而在接下去的几代芯片上，我们就会直面这些问题。”

那么，摩尔定律的终结真的要来了吗？

### 更小、更快、更好

计算机的核心是中央处理单元(CPU)，它是由晶体管连接在一起并形成能执行基本算术运算的集成电路。世界上第一款单芯片微处理器是英特尔在1971年发布的四位CPU，即Intel 4004。其拥有2300个晶体管，每个晶体管的尺寸为 $10\ \mu\text{m}$ ，售价为60美元。不过摩尔预测，集成电路上的晶体管数目会

迅速提升。

在80年代早期，产业界已经开始生产 $1\ \mu\text{m}$ 尺度的晶体管，单个芯片能容纳的晶体管数目也达到10万个，这个数字在90年代初已经达到了一百万，21世纪初则接近了千万，十年后更是已经过亿。最新的利用“5 nm工艺”生产的CPU可以容纳超过100亿个晶体管，2019年英特尔已经能在一平方毫米的芯片上制造一亿以上的晶体管了(图2)。(不过现在的工艺名称并不代表器件的实际尺寸，例如台积电的2 nm芯片并不代表晶体管的实际物理尺寸能到2 nm。)

现代集成电路制造是通过采用硅或其他半导体作为衬底，使用各种“光刻”技术逐层构建电路。制造工艺通常都涉及光或化学反应，除了极高的工艺制造水平之外，代工厂的洁净程度也令人称奇。

1971年英特尔生产的4004芯片采用“ $10\ \mu\text{m}$ 工艺”，也就意味着芯片上所有晶体管

之间的间距不超过 $10\ \mu\text{m}$ 。为了达到这样的小尺寸，英特尔率先使用了“光学掩模”技术，其本质上是一个大的、透明的玻璃板，部分被铬覆盖形成图形，蓝光通过掩模照射在晶片表面上。英特尔巧妙地使用光敏有机光刻胶覆盖了晶圆，当光线照射到这些有机层的时候就会产生反应，未被

曝光的区域则保持原样，之后可以使用溶剂溶解掉那些被光线照射到的部分，从而把掩模上的原始图案移到硅上(图3)，而完整地制造集成电路所需的器件都需要几步掩模工艺完成。

为了让集成电路晶体管尺缩延续，人们在掩模和晶圆之间引入了越来越精确的“投影透镜”。例如，在80年代，“步进式光刻机”的发展让 $2\ \mu\text{m}$ 芯片成为可能。步进式光刻机统治了90年代的光刻技术，直到250 nm尺度。

集成电路制造中最小尺度最终被两个因素所限制：首先是光刻胶的最大分辨率，其次是能够投影到晶圆上的图像最小尺寸。这个最小尺寸也被称为瑞利判据或衍射极限，由公式 $0.61\lambda/\text{NA}$ 给出，其中 $\lambda$ 是光的波长，NA是投影透镜的数值孔径。换句话说，光波长的一半定义了最小的投影尺寸。为了达到更小的尺度，光刻系统在多年的发展中逐渐转向了比蓝光(波长436 nm)波长更短的紫外光(波长365 nm)，以及后来的深紫外光(波长248 nm)，最新的光刻机则采用了ArF准分子激光(193 nm)作为光源。而数值孔径的提升，从早期系统的0.16到目前惊人的0.93，也很大程度上帮助了摩尔定律继续延续。

### 向2 nm进军

台积电的工厂是如何实现2 nm工艺呢？即使对于193 nm波长的光来说，这个尺度也远低于衍射极限。为了更小的尺度，大部分芯片制造厂都转向了荷兰ASML公司所开发的使用13.5 nm波长极紫外光的全新EUV光刻机，这种光源已经接近X射线的范围。这是令人难以置信的工程壮举，它极大地推动了技术发展，进一步逼近了物理理论

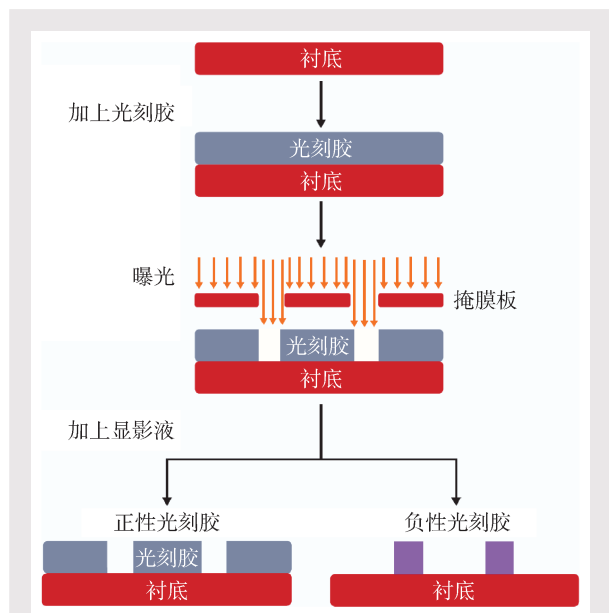


图3 光刻是制造更小晶体管的核心技术。这项技术通过在硅的表面涂覆能与光发生化学反应的光刻胶，结合有图形的掩膜板，进一步采用光照和显影来实现硅衬底表面的图形化

极限。在真空中用激光轰击锡的熔融滴，产生 EUV 光，随后被 Zeiss 提供的镜片反射。每台 EUV 光刻机超过 1.5 亿美元。尽管价格昂贵，但目前为止 ASML 公司已经售出了 140 多台这样的 EUV 光刻机，作为唯一的供应商，ASML 公司的技术能力事实上成为了半导体工业扩张的瓶颈。

根据《麻省理工科技》报道，第一代用 EUV 技术制造的芯片已经在谷歌、亚马逊等公司被用于翻译技术、搜索引擎、图像识别及人工智能等科技上。我们的日常消费品中也有 EUV 技术的身影，苹果和三星最新款的手机芯片都需要用到 ASML 的设备来制造。

当然，材料科学与晶体管设计方面的进步也帮助了摩尔定律继续延续，以“鳍式场效应晶体管”(FinFET)为例，它们在硅基底表面使用隆起的鳍式结构。FinFET 是 3D 堆叠式晶体管的先锋，一些半导体公司已经做出了 176 层掩模层的设备，而半导体工业发展路线表明，接下来几代器件可能采用超过 600 层掩模层的设备去制造。最新的 2 nm 工艺甚至使用了更高端的晶体管技术，也就是所谓的全环绕栅极技术(GAA)，IBM 公司已经采用这种晶体管技术制备了密度高达每平方毫米 3.3 亿个晶体管的芯片，而 IBM 声称这种技术能在指甲盖大小的芯片上容纳超过 500 亿个晶体管。这项技术将大大延长智能手机电池的寿命，减少数据中心的成本，且让笔记本电脑运行更快。

### 突破物理限制

事实上业界正在尝试一切可能的手段去延续摩尔定律。ASML 正在着力发展 1 nm 光刻技术，这是值

### 戈登·摩尔：个人经历

戈登·厄尔·摩尔于 1929 年 1 月 3 日出生在美国加州的佩斯卡德罗，1950 年在加州大学伯克利分校获得化学学士学位，之后在加州理工大学获得了化学博士学位，并在 1953—1956 年期间在霍普金斯大学应用物理实验室从事博士后研究，随后他离开了学术界并加入了由物理学家威廉·肖克利建立的肖克利半导体实验室(SSL)。

然而，肖克利不是一位容易相处的老板，他的管理风格颇为专制，很快摩尔和其他七位同事(后来被称为“八叛徒”)一起在 1957 年辞职，并创办了仙童半导体。也就是在 1965 年担任仙童半导体研究总监期间，摩尔提出了他著名的“摩尔定律”。1968 年，摩尔和鲍勃·诺伊斯离开了仙童并创建了著名的英特尔。摩尔在英特尔期间担任过多个高级职位，包括主席与首席执行官(CEO)。摩尔还是一位慷慨的慈善家，于 2000 年设立了戈登/贝蒂·摩尔基金会，并捐赠了 50 亿美元用于支持教育与环境项目。摩尔获得过很多荣誉，包括 2002 年乔治·布什总统授予的总统自由勋章(美国最高平民奖项)。



戈登·摩尔(右)和英特尔共同创始人，中间是发明了第一块集成电路的罗伯特·诺伊斯，左侧是于 1987 年至 1998 年担任英特尔 CEO 的安德鲁·格鲁夫

得期待的，毕竟 2 nm 工艺所生产的芯片相比 3 nm 工艺的芯片性能将提高 15%，同时能耗减少 25%。

摩尔定律当然尚未终结。虽然在 2 nm 的尺度物理上只有 10 个硅原子了，但是实际器件尺寸并不是 2 nm，两个栅极之间的距离可能达到 50 nm，所以我们还有继续尺缩的空间。

但另一方面，我们已经很难预见以后延续摩尔定律的关键创新是什么。2016 年，来自德国、日本和美国的研究人员制造了一个由酞菁分子(phthalocyanine)和仅 12 个铜原子组成的晶体管，其栅极尺寸为 0.167 nm，这可能是“摩尔定律的

绝对硬极限”。为了不同的应用设计不同类型的芯片也是一种可行的方法，例如利用图形处理单元(GPU)而不是 CPU 计算的 AI 技术，GPU 能够并行计算的特性提升了计算效率。

最后，将摩尔定律延续到多远可能是一个纯粹的经济问题。就像相比于 5 nm 工厂 150—200 亿美元的造价，台积电的最新工厂成本高达 330 亿美元，延续摩尔定律是一项风险极高的游戏。在这种情形之下，只有少数的几个玩家有开发下一代芯片技术的资本。它们没有放弃摩尔定律，但前面的道路将困难重重。